

# A13 アンプ基板 製作マニュアル

## <注意>

本キットをつかって生じた感電、火災等の一切のトラブルについては、当方は責任を負いませんのでご了承ください。また、基板、回路図、マニュアル等の著作権は放棄していませんので、その一部あるいは全体を無断で第三者に対して使用することはできません。

## 1. はじめに

この電源基板はデュアルオペアンプの 4580 の等価回路をベースにしたアンプ基板です。音質で定評のある MUSES オペアンプも同じ等価回路という情報もあり、そのポテンシャルの高さが期待できます。入力段は PNP、JFET のどちらの素子も使えるパターンにしています。回路定数を色々と変更してオリジナルのアンプを構成するのに適しているでしょう。また汎用的な差動アンプや LPF 付きアンプとして使用することも可能ですので差動出力の DAC との接続にもいいでしょう。



製作例

## 2. 仕様

表 主な仕様

機能	汎用アンプ
チャンネル数	2 (同じ配線パターン・シルクを同一基板上に2回路搭載)
特徴	・入力トランジスタはPNP, JFETのどちらも実装可能なパターン。 ・汎用差動入力、LPF組み込み可
電源電圧	回路定数に依存
基板	118mm×80mm、1.6mmt、70um銅箔厚、FR4

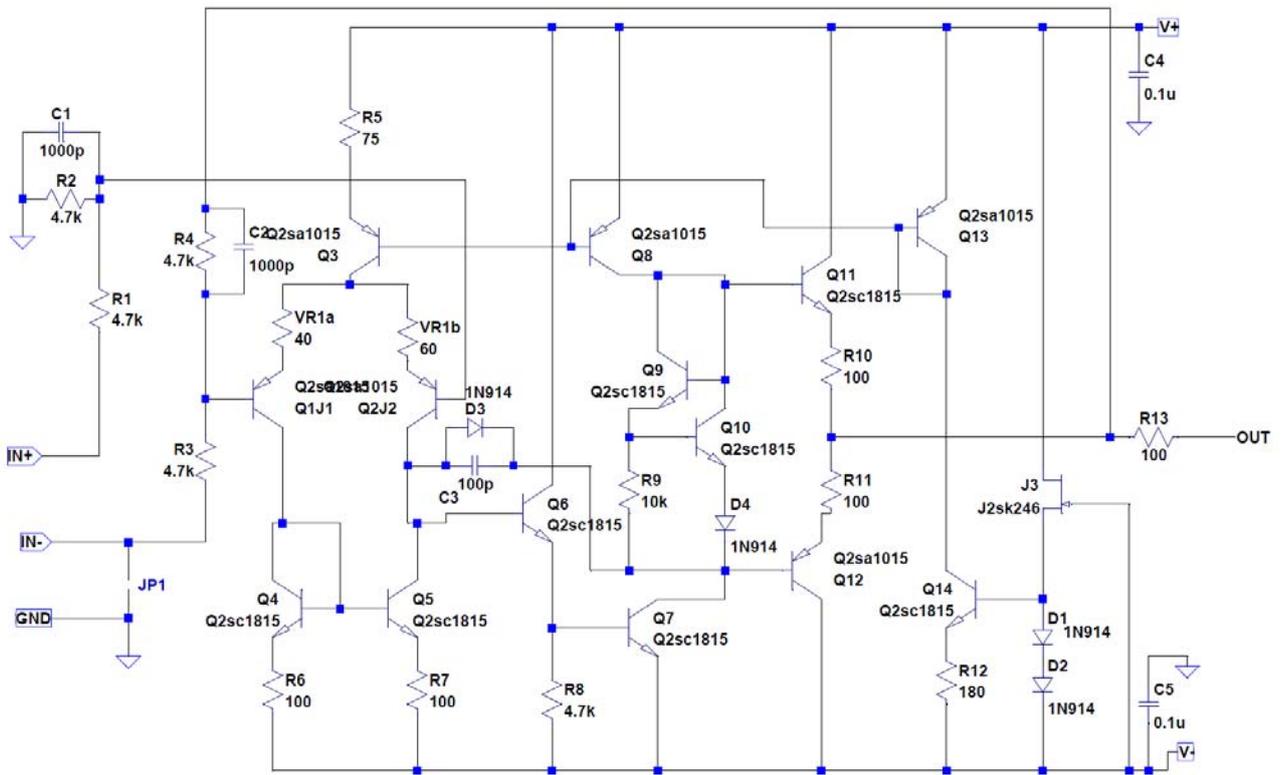
## 3. 端子機能

表 端子機能

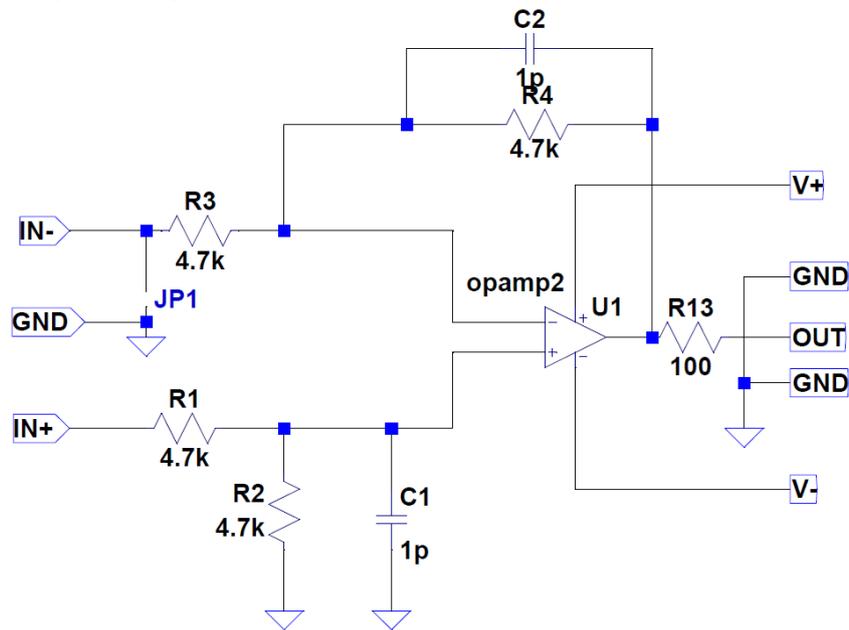
表示	説明	表示	説明
IN-	差動負入力	V+	正電源入力
GND	入力GND	GND	GND
IN+	差動正入力	OUT	出力
		GND	GND
		V-	負電源入力

#### 4. 回路図(1回路のみ)

(a)全体回路



(b)アンプ部を OPA に見立てた場合



## 5. 部品実装例

### (a) 小型アンプ

- 用途： 電圧出力用差動アンプ
- ゲイン： 1倍
- 電源電圧： 正負15－20V程度
- 基板上的設定項目： JP1 は開放
- 入力： IN+,IN-に信号を入れます。

表 部品表例

品名	番号	規格	仕様	個数	
抵抗	R1-4	金属被膜(1/4W)	4.7kΩ	4	
	R5	金属被膜(1/4W)	75Ω	1	
	R6,7	金属被膜(1/4W)	100Ω	2	
	R8	金属被膜(1/4W)	4.7kΩ	1	
	R9	金属被膜(1/4W)	10kΩ	1	
	R10,11	金属被膜(1/4W)	100Ω	2	
	R12	金属被膜(1/4W)	180Ω	1	
	R13	金属被膜(1/4W)	100Ω	1	出力保護抵抗
可変抵抗	VR1	1回転サーメット	100Ω	1	オフセット調整用
コンデンサ	C1,2		不要	-	
	C3	フィルムコンデンサ	100p	1	位相補償用
	C4,5	フィルムコンデンサ	0.1μF	2	パスコン
ダイオード	D1-4	SW用ダイオード	1N4148 など	4	汎用品
トランジスタ	Q1,2	PNP 小電力 TR	2SA1015 など	2	入力段 TR
	Q3	PNP 小電力 TR	2SA1015 など	1	
	Q4-7	NPN 小電力 TR	2SC1815 など	3	
	Q8	PNP 小電力 TR	2SA1015 など	1	
	Q9-11	NPN 小電力 TR	2SC1815 など	3	
	Q12,13	PNP 小電力 TR	2SA1015 など	2	
	Q14	NPN 小電力 TR	2SC1815 など	1	
	J3	N-FET	2SK30A など	1	

(\*1)  $I_c > 3A$ 、 $P_c > 30W$  程度のものを推奨。

#### ・調整方法

調整項目はオフセット電圧のみです。VR1を調整して、出力電圧(OUT)の電圧がゼロになるように調整します。

#### ・入力段トランジスタに JFET を使用する場合

上記の部品表例では入力段のトランジスタ(Q1,Q2)に PNP を指定していますが、2SJ103 などの JFET を使用することもできます。この場合は、J1,J2のシルクに実装します(Q1,Q2 ではない)。向きはどちらでもよいので、お互いを熱結合できるようにラベル面同士を合わせればよいでしょう。



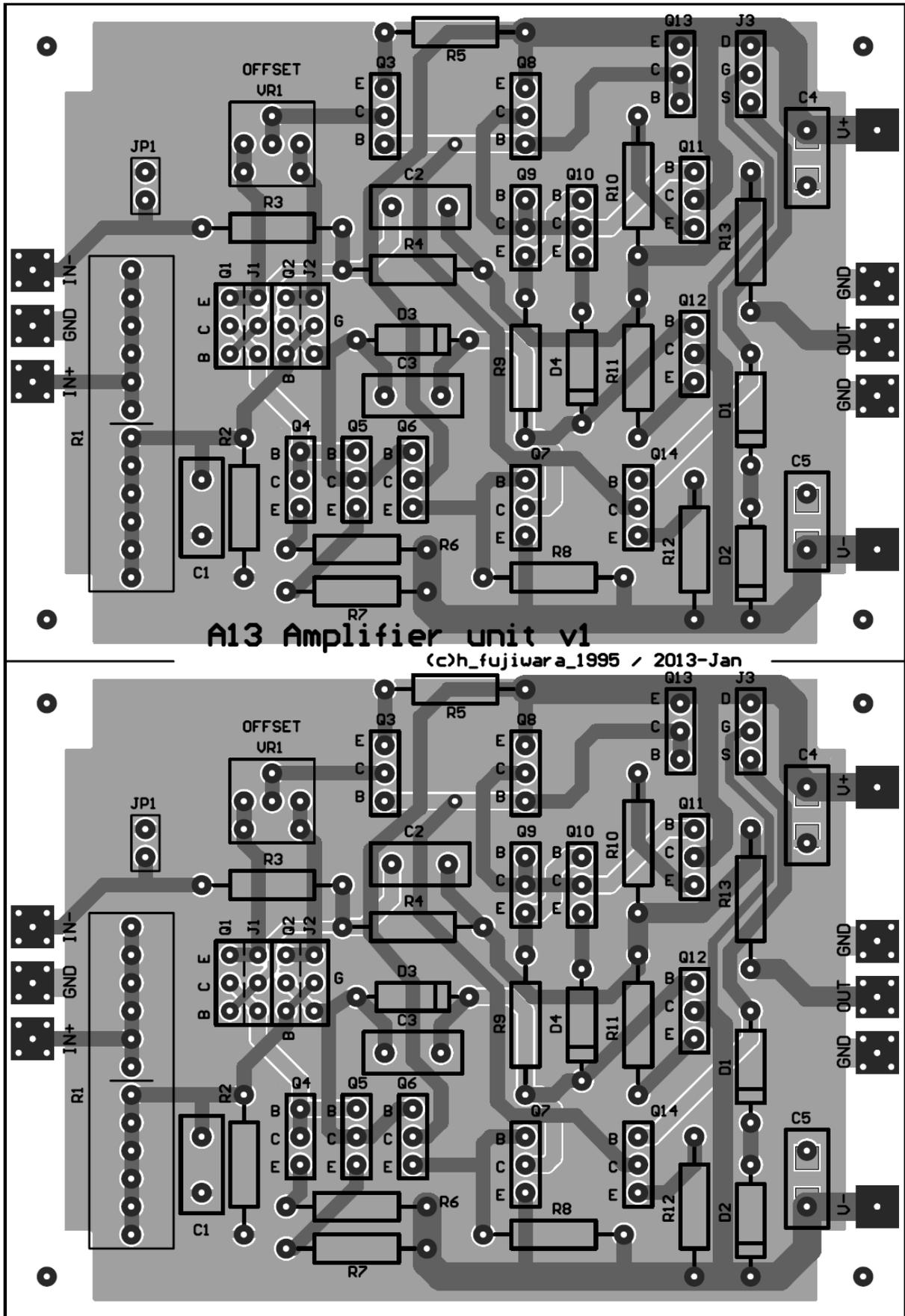
PNPトランジスタの実装例



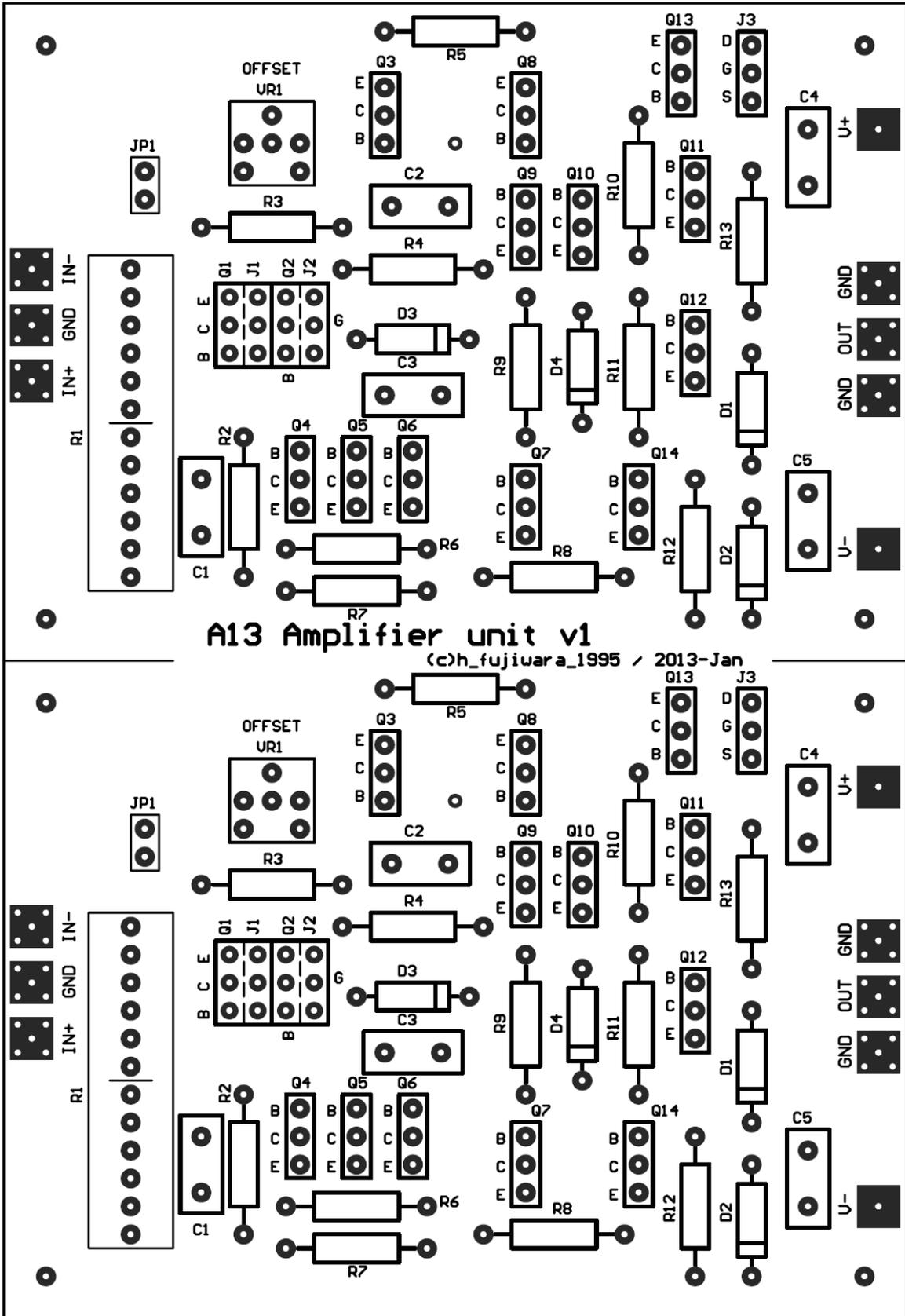
JFETトランジスタの実装例

# 5. 基板パターン

(i)配線パターン+シルク



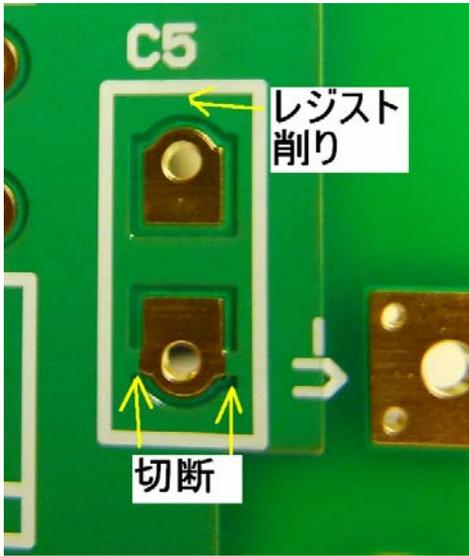
(ii)シルク



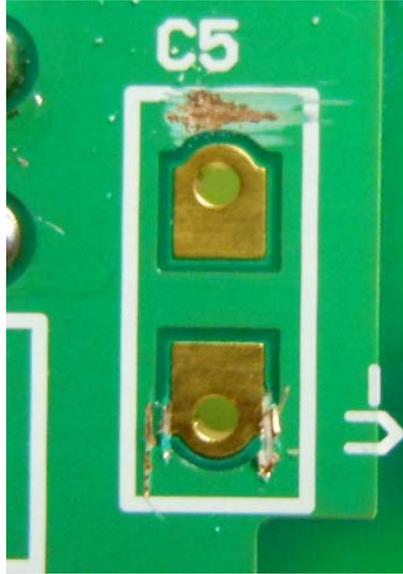
## 6. (重要)V1 基板での修正点

V1 基板では C5 の部分で V-電源ラインがベタ GND 面に接続されているミスがあります。

下図の様に、ベタ面への接続パターンを切断し、他方のランドの近くのレジストをカッター等で削り GND 接続させます。



C5: パターン切断とレジスト削る場所



修正例



修正後の部品実装例  
(チップコンデンサ実装)

図 修正方法

## 7. 編集記録

2013.2.2 R1

(以上)