

A7-beta アンプ基板 製作マニュアル

＜注意＞

本キットをつかって生じた感電、火災等の一切のトラブルについては、当方は責任を負いませんのでご了承ください。また、基板、回路図、マニュアル等の著作権は放棄していませんので、その一部あるいは全体を無断で第三者に対して使用することはできません。

1. はじめに

デスクリアンプ基板 A7 の回路を2回路分搭載したアンプ基板です。抵抗サイズを 600mil(約 15mm)として、大きめの部品も実装できるようにしています。また終段のトランジスタにはメタキャンタイプも取り付けられるランド配置にしています。プリとして、あるいはヘッドホンアンプとしても使用してもおもしろいでしょう。



図 完成例

2. 仕様

表 主な仕様

回路構成	2段差動増幅
回路数	2
必要電圧	15V程度(回路定数に依存)
基板	両面スルーホール FR-4(1.6mmt、70um 銅箔)、 基板サイズ: 120×81mm

3.全体回路

基板パターンの回路構成は下図のようになっています。入力段の定電流回路には FET をつかったものと、ツエナーを利用したもの2通りが選択できるパターンになっています。

なお基板バージョンV1では R-IN の片端が GND に接続されていませんので、R-IN を使用する場合は GND 接続のためのジャンパーを飛ばす必要があります。

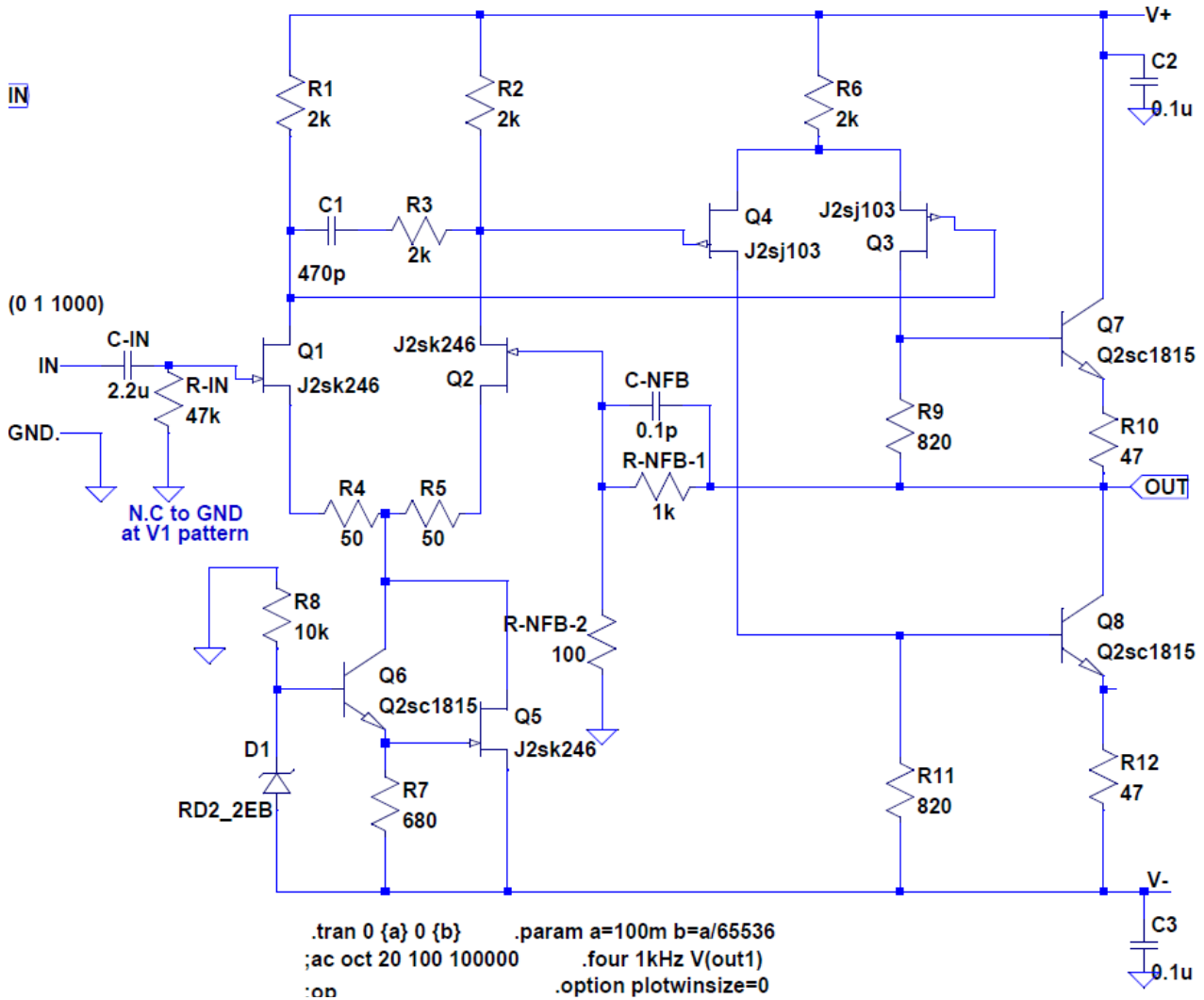


図 回路図

R-IN の片端をGNDに接続するためのジャンパー例を下図に示します。図中の赤線の2カ所をジャンパーします(基板バージョンV1のみ)

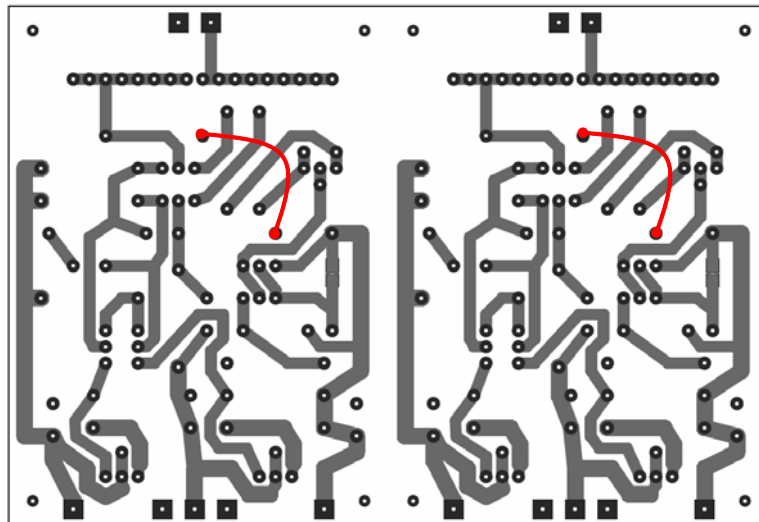


図 ジャンパー箇所(半田面)

4. 回路図および部品表

(1) 定電流回路にツエナーをつかう場合

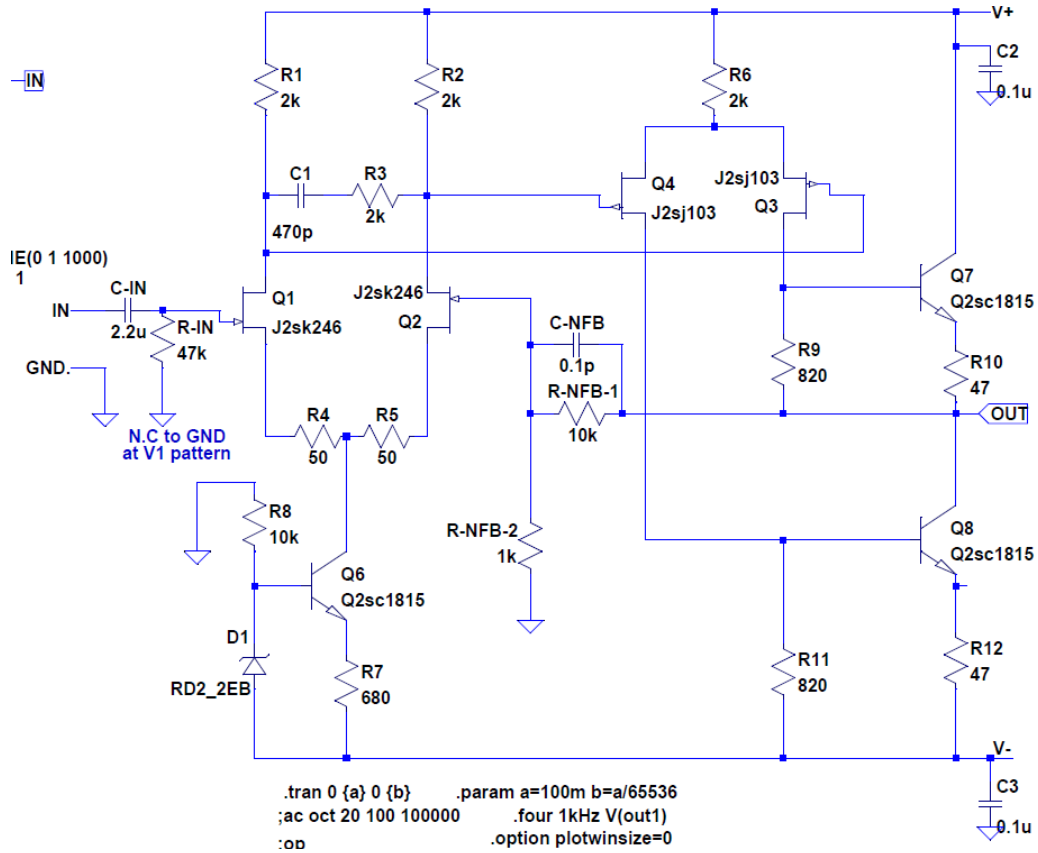


図 回路図(定電流回路にツエナーを使用)

表 部品表(電流回路にツエナーを使用) 1回路分

品名	番号	規格	仕様	個数	備考
抵抗	R1, 2, 3	金属被膜 1/4W	2kΩ	3	
	R4, 5	金属被膜 1/4W	47Ω	2	
	R6	金属被膜 1/4W	2kΩ	1	
	R7	金属被膜 1/4W	680Ω	1	
	R8	金属被膜 1/4W	10kΩ	1	
	R9, 11	金属被膜 1/4W	820Ω	2	
	R10, 12	金属被膜 1/4W	47Ω	2	
	R-NFB-1	金属被膜 1/4W	10kΩ		ゲイン 1 1 倍
	R-NFB-2	金属被膜 1/4W	1kΩ		
	R-IN	金属被膜 1/4W	47kΩ		
可変抵抗	VR1	1 回転サーメット	100Ω	1	
ダイオード	D1	ツエナー	2.0~2.5V 程度	1	(*1)
コンデンサ	C1	セラミック	220pF	1	位相補償用
	C2, 3	フィルム	0.1uF	2	
	C-IN	フィルム	0.47~2.2uF	1	
トランジスタ	Q1, 2	小電力 NFET	2SK30A	2	
	Q3, 4	小電力 PFET	2SJ103	2	
	Q5	-	-	-	なし
	Q6	小電力 NPN	2SC1815	1	
	Q7, 8	小電力 NPN	2SC3421 など	1	

(*1) D1 にはツエナーの代わりに LED をつかってもよいでしょう。この場合はアノードとカソードを反対にしてとりつけます。

(2)定電流回路に FET をつかう場合

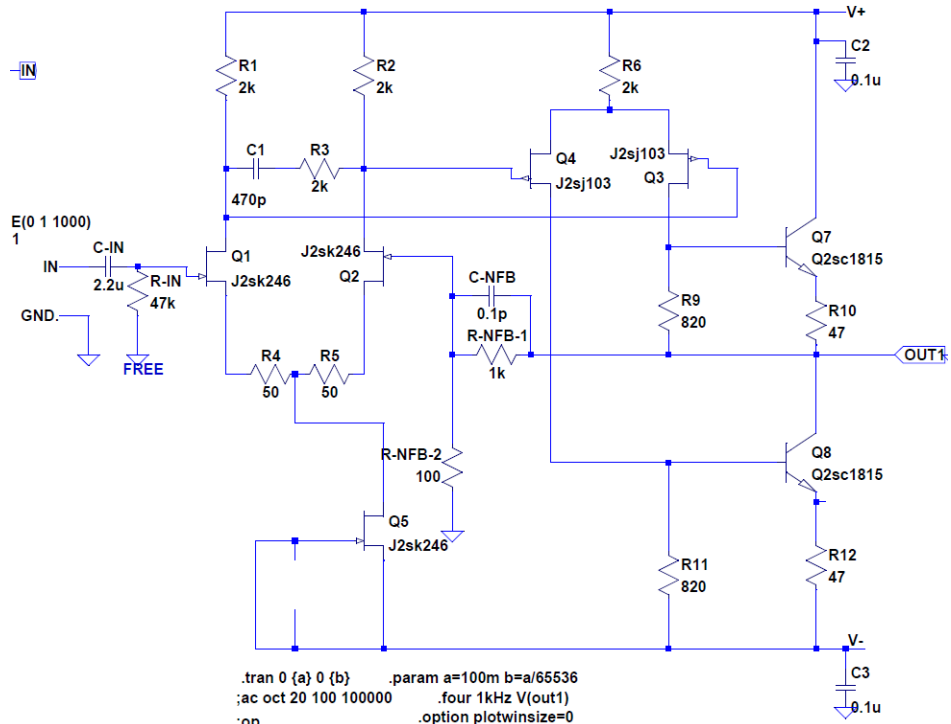


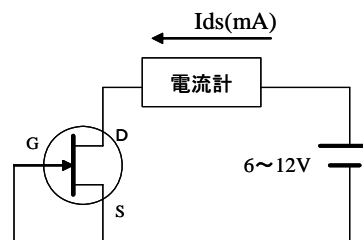
図 回路図(定電流回路に FET を使用)

表 部品表 (電流回路に FET を使用) 1 回路分

品名	番号	規格	仕様	個数	備考
抵抗	R1, 2, 3	金属被膜 1/4W	2k Ω	3	
	R4, 5	金属被膜 1/4W	47 Ω	2	
	R6	金属被膜 1/4W	2k Ω	1	
	R7	ジャンパー	0 Ω		裏面にジャンパー用パッド有り
	R8			-	なし
	R9, 11	金属被膜 1/4W	820 Ω	2	
	R10, 12	金属被膜 1/4W	47 Ω	2	
	R-NFB-1	金属被膜 1/4W	10k Ω		ゲイン 1 1 倍
	R-NFB-2	金属被膜 1/4W	1k Ω		
R-IN	金属被膜 1/4W	47k Ω			
可変抵抗	VR1	1 回転サマット	100 Ω	1	
ダイオード	D1	-	-	-	なし
コンデンサ	C1	セラミック	220pF	1	位相補償用
	C2, 3	フィルム	0.1uF	2	
	C-IN	フィルム	0.47~2.2uF	1	
トランジスタ	Q1, 2	小電力 NFET	2SK30A	2	
	Q3, 4	小電力 PFET	2SJ103	2	
	Q5	小電力 NFET	2SK117 など	1	2SK30A でも可。Y, GR ランク推奨
	Q6	-	-	-	なし
	Q7, 8	小電力 NPN	2SC3421 など	1	

ポイント&注意事項

- (1)出力オフセットの調整は VR1 で行います。出力電圧が 0V になるように調整ください。
- (3)入力の FET (2SK30A) は I_{dss} をそろえた方がいいでしょう。右図の方法で I_{dss} が 5%以内となるように Q1~2 をそろえればいいでしょう。



5. 基板パターン

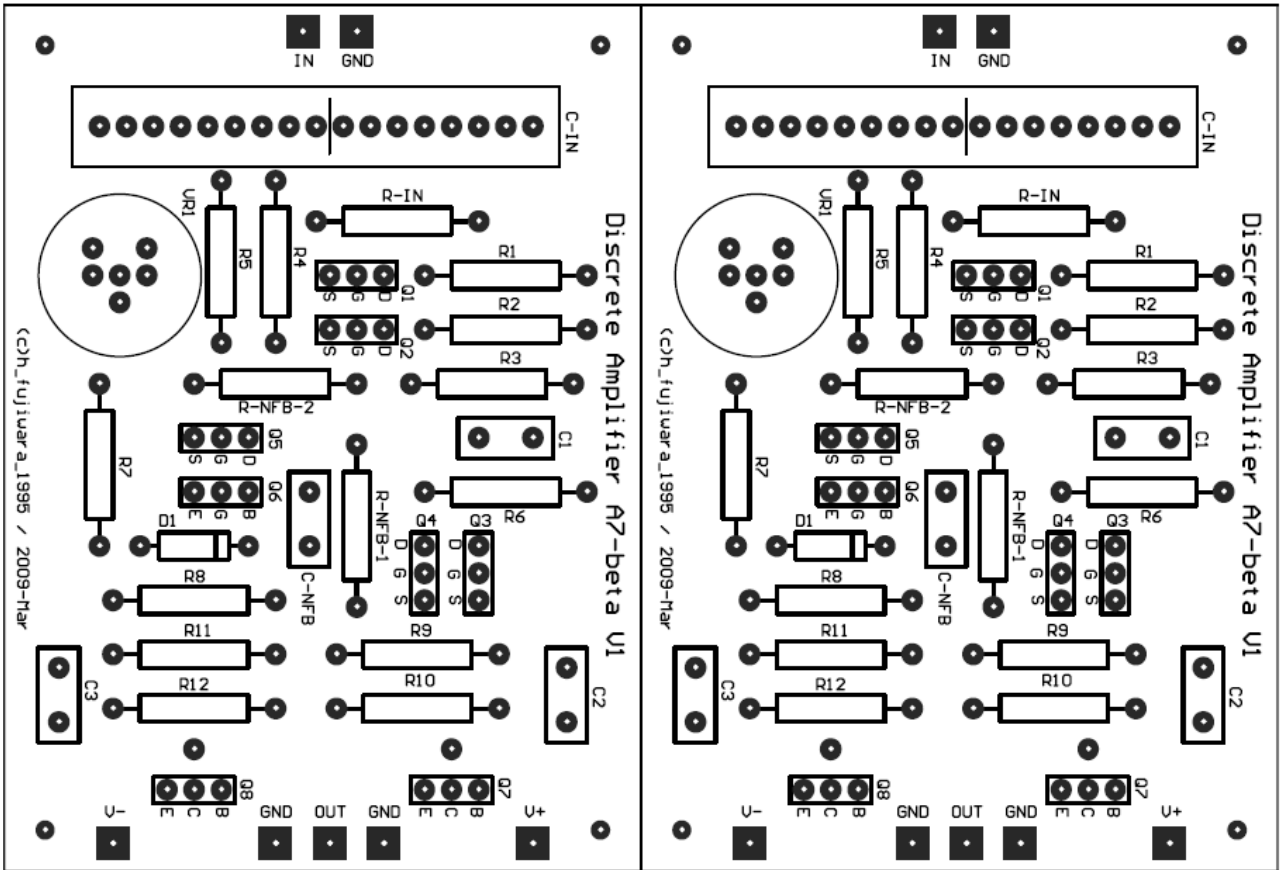


図 シルクパターン

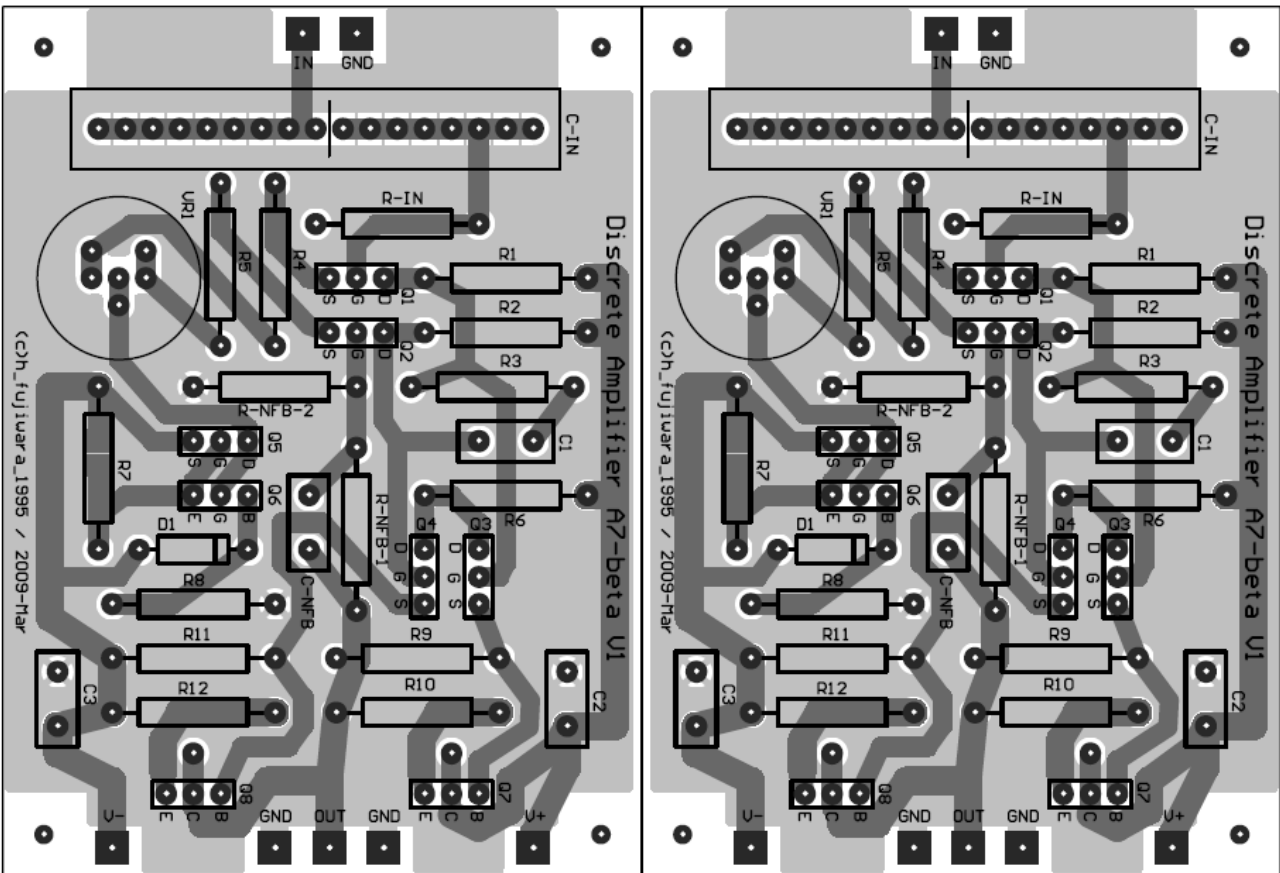


図 配線パターン