

ADC5572 AK5572 使用 32BitA/D 変換基板 製作マニュアル

<注意>

本キットをつかって生じた感電、火災等の一切のトラブルについては、当方は責任を負いませんのでご了承ください。また、基板、回路図、マニュアル等の著作権は放棄していませんので、その一部あるいは全体を無断で第三者に対して使用することはできません。

1. はじめに

本基板は旭化成マイクロデバイス社の AK5572EN を用いたオーディオ用 ADC (A/D 変換器) になります。AK5572EN は、差動入力、サンプリング周波数 8kHz~768kHz の 32-bit A / D コンバーターで、121dB のダイナミックレンジと 112dB の S / (N + D) を低消費電力で実現しています。4 種類のデジタル フィルターを内蔵し、好みの音質に合わせて選択することができます。また、11.2MHz までの DSD 出力が可能です。本基板では、入力はジャンパーピンの設定でシングルエンド、差動入力のどちらも選択することができます。

AK5572 の設定はすべてピン設定としてマイコンを省略したシンプルな構成となっています。部品点数も少ないので高性能な ADC をお気楽に製作するのに適していると思います。

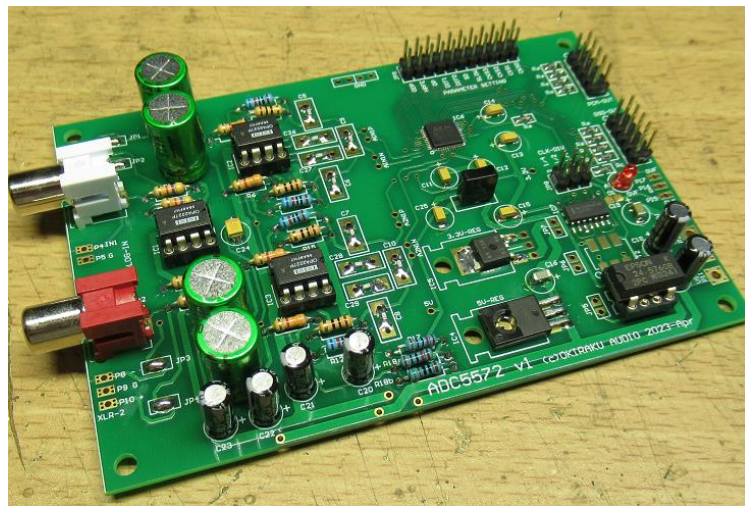


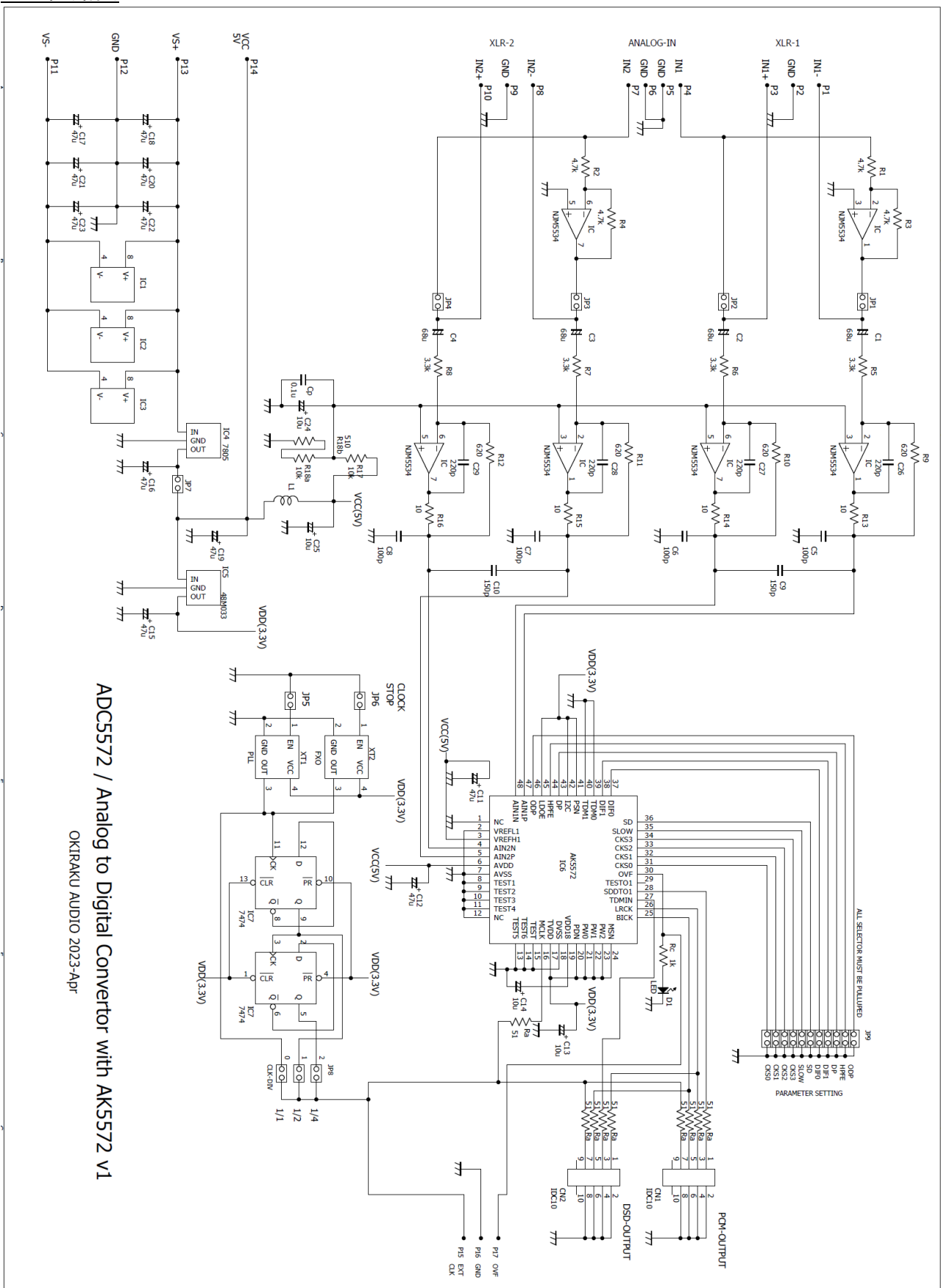
図 完成例

2. 機能 & 仕様

表 主な仕様

機能	オーディオ用 A/D 変換器
電源電圧	・ $\pm 1.2 \sim 1.5V$ (ADC 用 5V 電源の個別給電も可)。 ・ 消費電流 (+5V を +15V 電源から流用した場合)。 DSD256 時 : +15V: 70mA (実測値) -15V : 22mA (実測値) PCM192kHz 時 : +15V: 74mA (実測値) -15V : 22mA (実測値)
特徴	・ 高性能な ADC5572 を AD 変換デバイスに使用 (32Bit、max768kHz) ・ 入力はシングルエンド、差動入力に対応 ・ シンプルな設定 (PIN 設定) ・ 2 個のマスタークロック源を搭載可

ADC5572 / Analog to Digital Converter with AK5572 v1



4. 端子機能

(1) 基板端子機能

本基板における基板端子機能は下表の通りです。

表 基板端子機能

No	機能	説明	
P1	IN1-	CH. 1 (L) の信号 (正) 側入力	CH. 1 (L) の差動入力 (XLR など) になります。ここから入力する場合は JP1, JP2 は開放とします。
P2	GND	信号 GND	
P3	IN1+	CH. 1 (L) の信号 (負) 側入力	
P4	IN1	CH. 1 (L) の信号入力	CH. 1 (L) の入力 (シングルエンド) になります。ここから入力する場合は JP1, JP2 は短絡とします。
P5	GND	信号 GND	
P6	GND	信号 GND	CH. 2 (R) の入力 (シングルエンド) になります。ここから入力する場合は JP3, JP4 は短絡とします。
P7	IN2	CH. 2 (R) の信号入力	
P8	IN2-	CH. 2 (R) の信号 (負) 入力	CH. 2 (R) の差動入力 (XLR など) になります。ここから入力する場合は JP3, JP4 は開放とします。
P9	GND	信号 GND	
P10	IN2+	CH. 2 (R) の信号 (正) 入力	
P11	VS-	アナログ電源 (-12~-15V) 入力	OP アンプ用の電源入力。
P12	GND	電源 GND	
P13	VS+	アナログ電源 (+12~+15V) 入力	
P14	VCC	DAC 用電源 (+5V) 入力	外部から+5V を供給する場合に使用します。この場合 JP7 は開放とします。
P15	EXT CLK	外部クロック入力	
P16	GND	信号 GND	外部クロック供給する場合は JP8 は全て開放とします。
P17	OVF	入力オーバーフロー	

(2) コネクタ機能

a) CN1

CN1 は PCM 出力コネクタになります。ピン配置は下表の通りです。SCK はマスタークロックであり、AK5572 に供給されるクロックと同じです。

表 CN1 ピン機能 (PCM 出力)

Pin	ピン機能		Pin	ピン機能
1	DATA		2	GND
3	LRCK		4	GND
5	BCK		6	GND
7	SCK		8	GND
9	N. C		10	N. C

b) CN2

CN2 は DSD 出力コネクタになります。ピン配置は下表の通りです。SCK はマスタークロックであり、AK5572 に供給されるクロックと同じです。

表 CN2 ピン機能 (DSD 出力)

Pin	ピン機能		Pin	ピン機能
1	DATA-L		2	GND
3	DATA-R		4	GND
5	BCK		6	GND
7	SCK		8	GND
9	N. C		10	N. C

(3) ジャンパー機能

(a) JP1～JP4

JP1～JP4 は信号入力の様式に合わせて設定します。

表 JP1～4 の設定

入力 CH	該当ジャンパー	差動入力時 (XLR など)	シングルエンド入力時 (RCA など)
CH. 1 (L)	JP1, JP2	開放	短絡
CH. 2 (R)	JP3, JP4	開放	短絡

(b) JP5, JP6

JP5, JP6 はそれぞれ XT1, XT2(発振器) の Enable/Disable 端子に接続されています。本基板では 2 つの発振器を実装可能ですが、使用する発振器に該当するジャンパーを開放とし、未使用の発振器に該当するジャンパーは短絡としてください。なお、発振器が未実装あるいは 1 個のみ実装の場合は、ジャンパー設定は不要(開放まま)です。

表 JP5, 6 の設定

JP	開放時	短絡時	補足
JP5	XT1 を動作	XT1 は停止 (Hi-Z)	XT1 未実装の場合は開放 ままで可。
JP6	XT2 を動作	XT2 は停止 (Hi-Z)	XT2 未実装の場合は開放 ままで可。

(c) JP7

JP7 は ADC 電源の供給を選択します。ADC の消費電流は小さいので、OP アンプ電源と ADC の電源は共通として JP7 は短絡するのが簡易でしょう。

表 JP7

開放時	短絡時
ADC の 5V 電源は外部 (P14) より供給します。	ADC の 5V 電源はアナログ電源 (P13, VS+) より流用します。

(d) JP8

JP8 は発振器 (XT1 あるいは XT2) のクロックの分周比率を設定します。どれか 1 つを選択して短絡させてください。なお外部クロック (EXT-CLK, P15) を使用する場合は、JP8 はすべて開放としてください。XT1 に 24.576MHz を使用する場合は 1/1 分周を選択してください (JP8-0 のみ短絡)。

表 JP8

JP	短絡時のクロック
JP8-0	1/1 分周
JP8-1	1/2 分周
JP8-2	1/4 分周

(e) JP9

JP9 は ADC の動作を設定します。JP8 の枝番名称と AK5572 との関係を下表に示します。設定方法の詳細については AK5572 のデータシートを参照ください。

表 JP9

JP8 枝番	AK5572-Pin、Func.	PCM 動作時	DSD 動作時
ODP	46 ODP	Data Placement Mode (常に "L")	
HPFE	44 HPFE/DCKS	HPF 設定	マスタークロック選択
DP	43 DP	"L" 設定	"H" 設定
DIF1	38 DIF1/DSDSEL1	フォーマット設定	サンプリングレート設定
DIF0	37 DIF0/DSDSEL0	フォーマット設定	サンプリングレート設定
SD	36 SD/PMOD	デジタルフィルタ設定	位相変調設定 (通常 "L")
SLOW	35 SLOW/DCKB	デジタルフィルタ設定	クロック位相設定 (通常 "L")
CSK3	34 CSK3	クロック設定	未使用
CSK2	33 CSK2	クロック設定	未使用
CSK1	32 CSK1	クロック設定	未使用
CSK0	31 CSK0	クロック設定	未使用

以下に代表的な設定例を示します。なお表中で L は短絡、H は開放を示します。

(1) PCM 出力で動作させる場合

表 PCM 出力での設定例
(マスタークロック 24.576MHz、出力フォーマット I2S/32Bit)

JP8 枝番	サンプリング周波数			
	48kHz	96kHz	192kHz	384kHz
ODP	L			
HPFE	H			
DP	L			
DIF1	H			
DIF0	H			
SD	L			
SLOW	L			
CSK3	L	L	L	H
CSK2	H	L	L	L
CSK1	H	H	L	L
CSK0	L	H	L	L

(2) DSD 出力で動作させる場合

表 DSD 出力での設定例
(マスタークロック 24.576MHz)

JP8 枝番	サンプリング周波数		
	DSD64 (BCK=3.072MHz)	DSD128 (BCK=6.144MHz)	DSD256 (BCK=12.288MHz)
ODP	L		
HPFE	L		
DP	H		
DIF1	L	L	H
DIF0	L	H	L
SD	L		
SLOW	L		
CSK3	H		
CSK2	H		
CSK1	H		
CSK0	H		

5. 部品表例

表 部品表

品名	番号	規格	仕様	個数	備考
抵抗	R1-4	金属皮膜 1/4W	4.7kΩ	4	
	R5-8	金属皮膜 1/4W	3.3kΩ	4	
	R9-12	金属皮膜 1/4W	620Ω (*1)	4	
	R13-16	金属皮膜 1/4W	10Ω	4	
	R17	金属皮膜 1/4W	10kΩ	1	
	R18a	金属皮膜 1/4W	10kΩ	1	
	R18b	金属皮膜 1/4W	510Ω	1	
	Ra	チップ抵抗	51Ω	9	2012, 1608 サイズ
	Rb	チップ抵抗	47kΩ	11	2012, 1608 サイズ
	Rc	チップ抵抗	1kΩ	1	2012, 1608 サイズ
コンデンサ	C1-4	電解コンデンサ (BP)	68μF/25V	4	68μF 以上
	C5-8	フィルムコンデンサ	100p	4	
	C9-10	フィルムコンデンサ	150p	4	
	C11-C14	電解コンデンサ	10μF/10V	4	
	C15-C23	電解コンデンサ	47μF/25V	9	
	C24-C25	電解コンデンサ	10μF/10V	2	
	Cp	チップコンデンサ	0.1μF	18	2012, 1608 サイズ
インダクタ	L1	コイル	100μH	1	ジャンパー可
IC	IC1-IC3	2 回路 OP アンプ	OPA2134 など	3	
	IC4	5V 電圧レギュレータ	7805	1	7800 と同じピン配置
	IC5	3.3V 電圧レギュレータ	48M033	1	7800 と同じピン配置
	IC6	ADC	AK5572	1	
	IC7	ロジック	7474	1	(AC, LVC, HC など) SO-14
ダイオード	D1	LED	赤色	1	
発振器	XT1	発振器 (3.3V 品)	24.576MHz (*2)	1	8DIP 形状
	XT2	-	-	-	7x5mm, SMD
コネクタ	RCA1, 2			(2)	(*3)

ハッチング部はキットの主要部品として添付。

(*1) この値はデータシートでの値です。入力信号が 14.9Vpp 対応になっており、通常の機器を接続するには抵抗値は小さすぎると思われます。一般には 1.6kΩ 程度でよいでしょう。

(*2) 下記が好適でしょう (秋月電子 P-03933)



クリスタルオシレータ (24.576MHz) SG-8002DC (3.3V)

[SG8002DC-24.576MHz-PCB]

通販コード P-03933

発売日 2010/08/30

メーカーカテゴリ セイコーエプソン株式会社

DIPタイプ水晶発振器です。水晶発振の源振からPLL(Phase Locked Loop)回路により、必要な周波数を作成しています。

- 主な仕様
- ・発振周波数: 24.576MHz(9600x256x10Hz)
- ・電源電圧: DC2.7~3.6V
- ・消費電流: 28mA以下
- ・発振開始時間: 10ms以下
- ・負荷容量: 15pF以下

(3) 基板に直接 RCA コネクタを接続する場合は下記が好適です。秋月電子 (赤: C-02385, 白: C-2386)



基板用 RCA ジャック (赤)

[RJ-2410N/R]

通販コード C-02385

発売日 2008/05/15

メーカーカテゴリ UnitedAu-Vi (ULTIMAX)

ローコストRCAピンジャック

■基板実装用

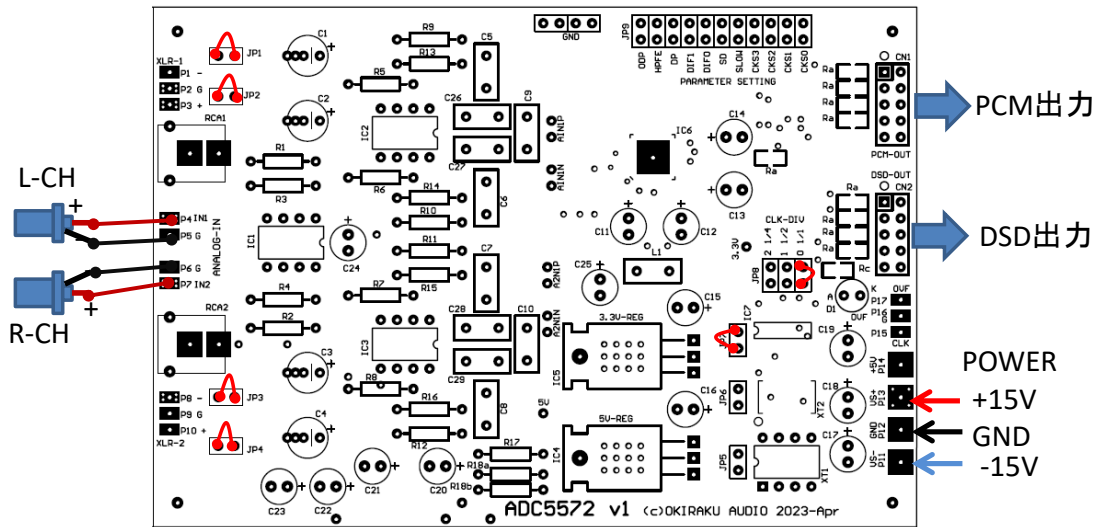
■主な仕様

・分類: RCAコネクタ

6. 接続例

(1) シングルエンド入力、電源±15V 供給の場合

下図に接続例を示します。

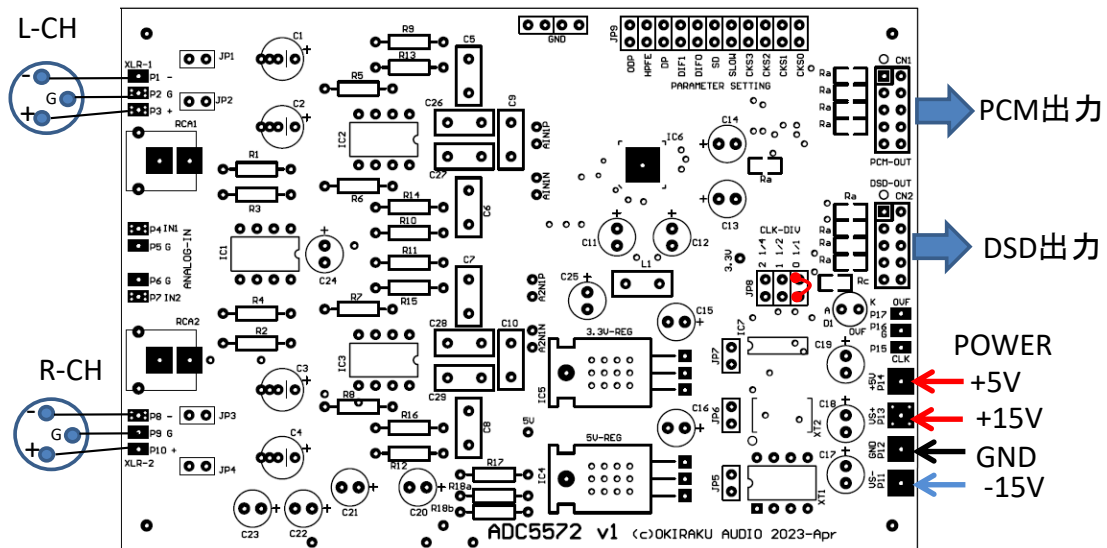


シングルエンド入力、電源±15V 供給の場合
 短絡ジャンパー：JP1, 2, 3, 4 (シングルエンド入力選択)
 JP7 (ADC 電源は VS+より流用)
 JP8-0 (1/1) CLOCK=24.576MHz の場合
 JP9 は動作に合わせて設定

図 接続例 1

(1) 差動入力、電源±15V, +5V 供給の場合

下図に接続例を示します。



差動入力、電源±15V, +5V 供給の場合
 短絡ジャンパー：JP8-0 (1/1) CLOCK=24.576MHz の場合
 JP9 は動作に合わせて設定

図 接続例 2

7. 基板パターン

(1) シルク

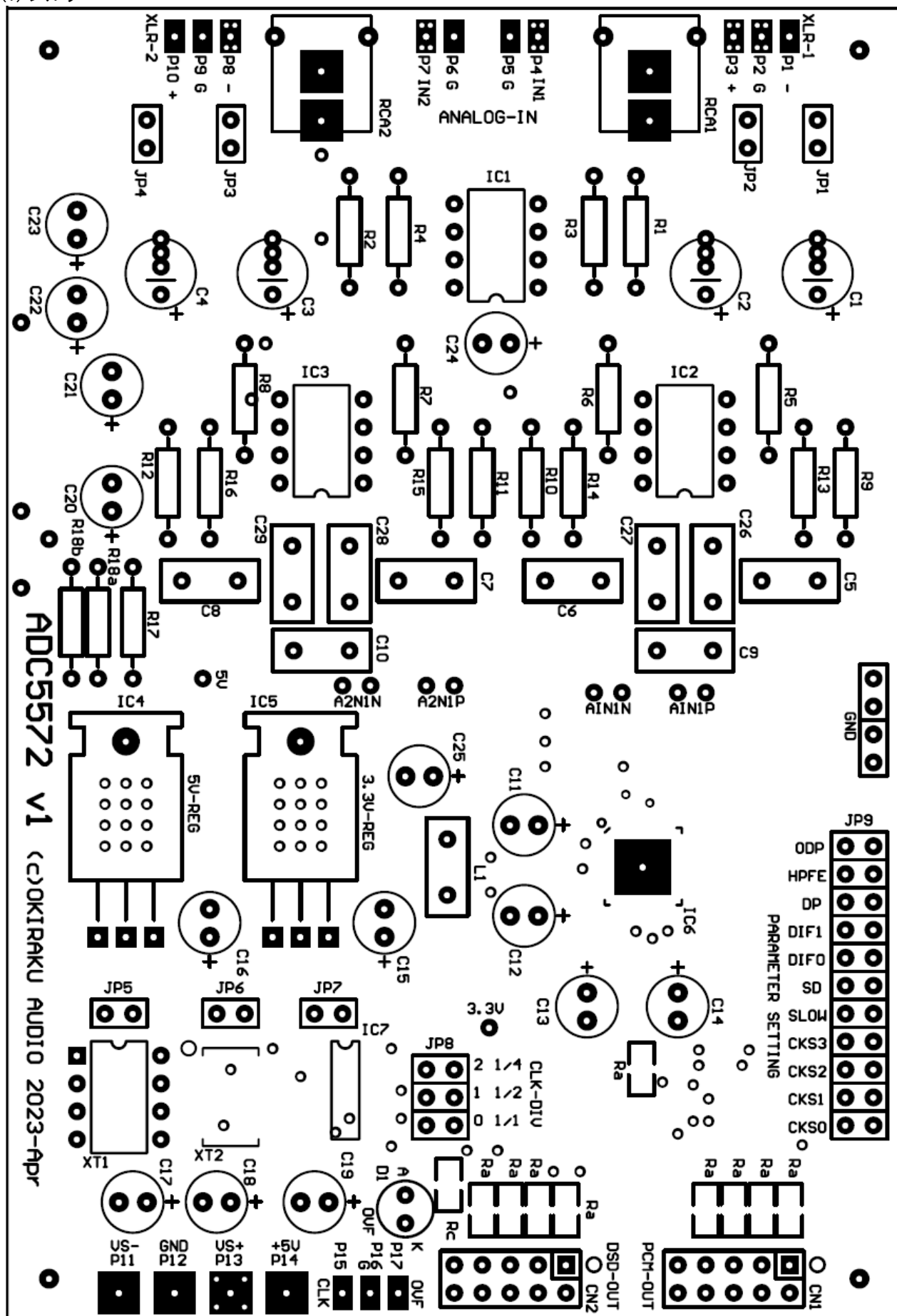


図 シルク

(2) 配線パターン (部品面)

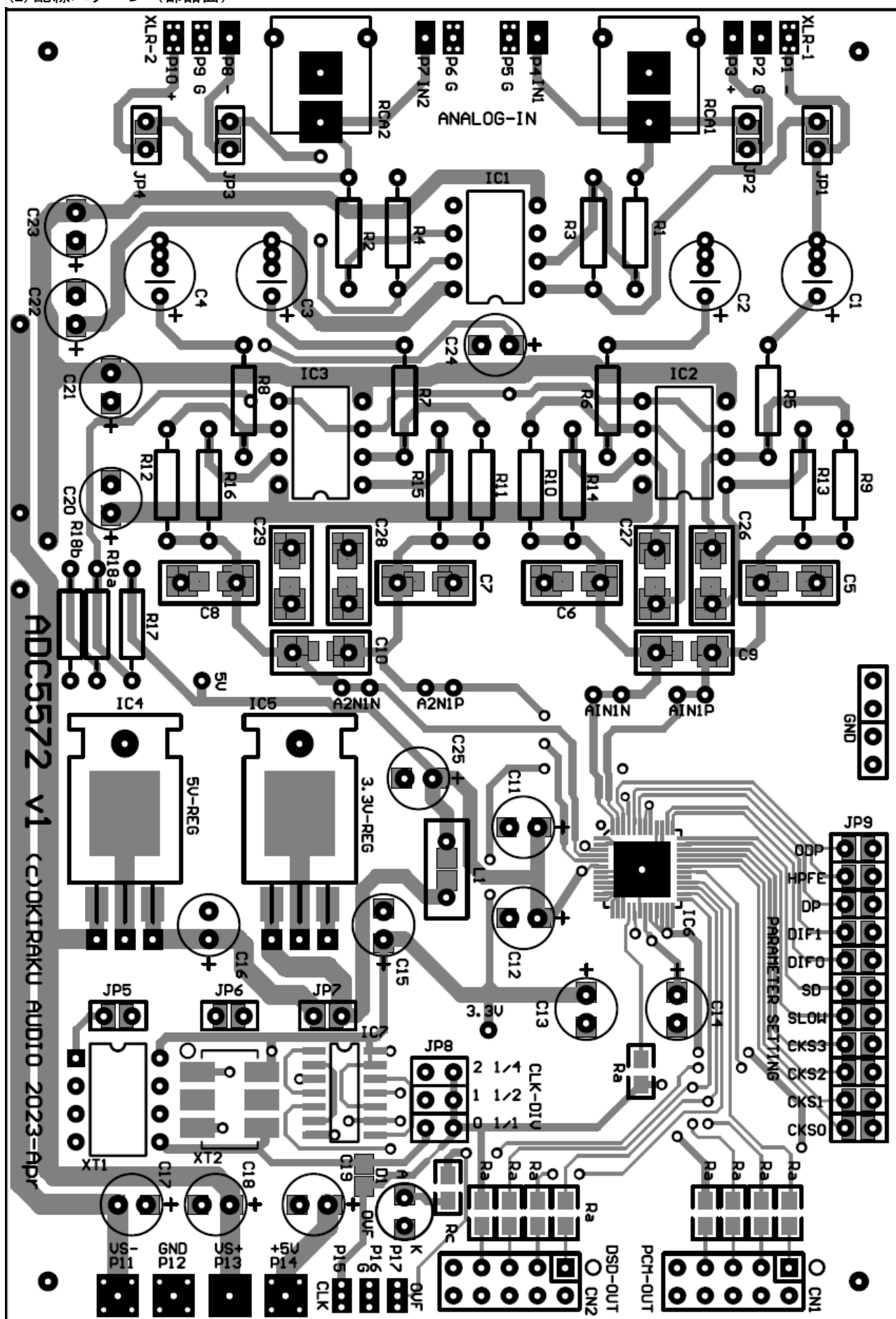


図 部品面パターン

(3) 配線パターン（半田面：部品面より透視）

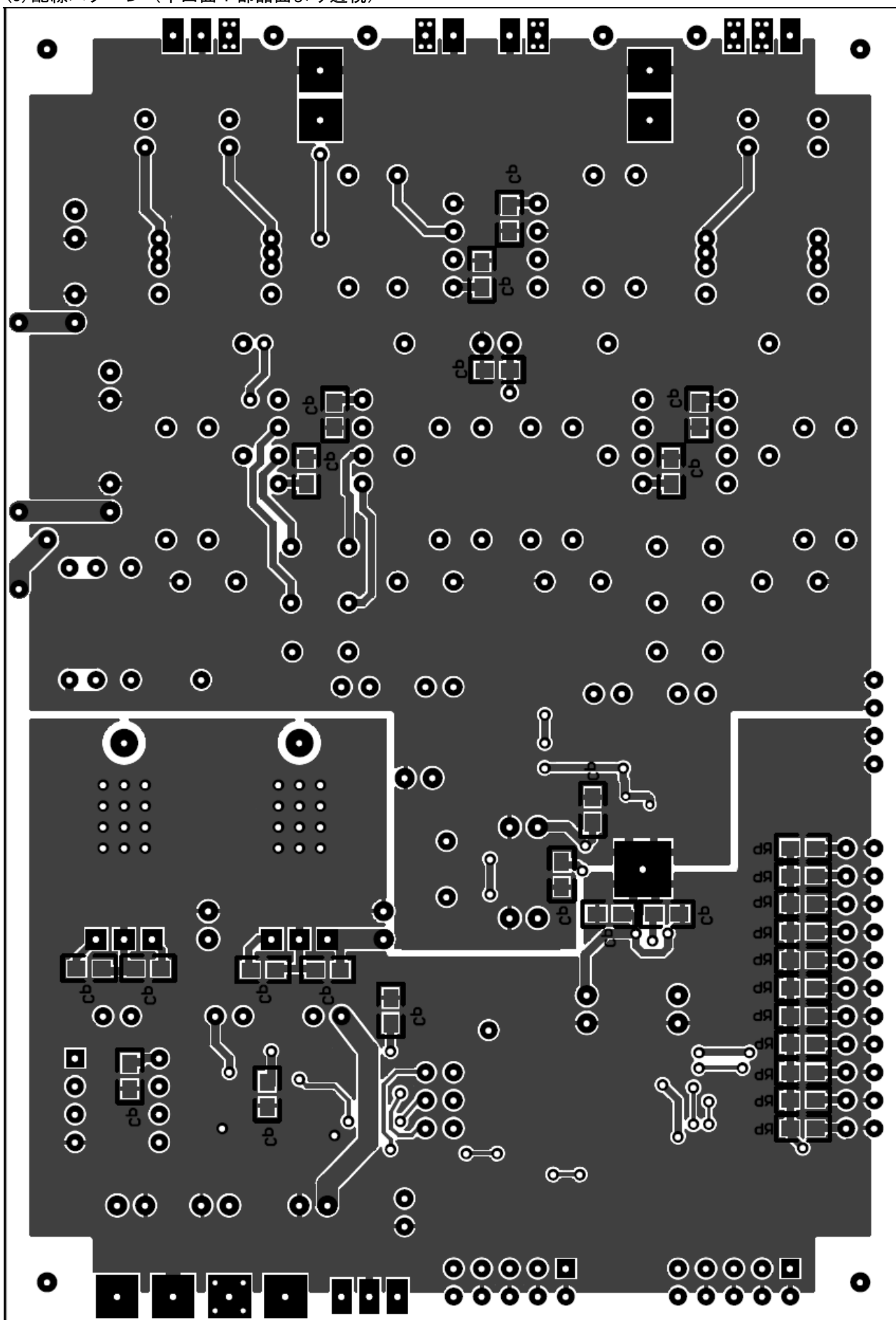


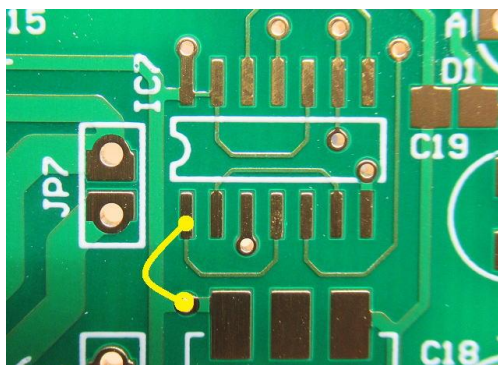
図 半田面パターン

8. 【重要】基板の修正

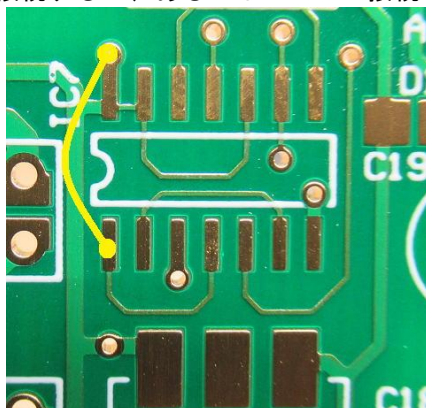
対象基板：ADC5572 v1

修正内容：JP8 の設定でクロック分周に 1/4 を選択する場合（クロック分周 1/1, 1/2 のみ使用の場合は修正不要）。

修正方法：IC7 の Pin1 を最寄りの VDD (3.3V) に接続するか、あるいは Pin14 に接続します。



PIN1 を最寄りの VDD 端子に接続する場合



PIN1 を PIN14 に接続する場合



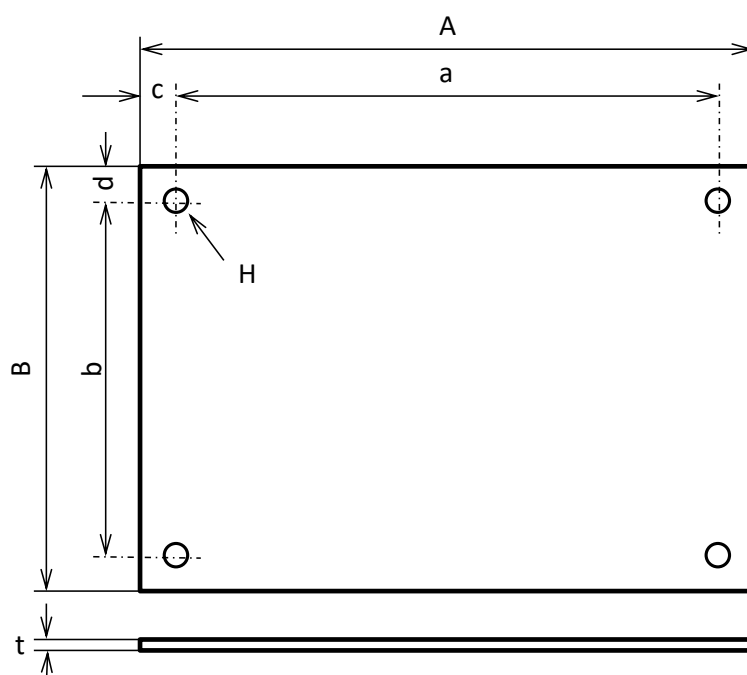
修正例（最寄りの VDD 端子に接続）

9. 基板寸法

本基板サイズは”STD”になります。なお寸法については誤差が生じる場合があります。必ず現物で確認ください。

表 寸法 単位 mm/(mil) ※1mil=25.4/1000mm

	name	A	B	t	H	a	b	c, d
	STD-S	119.4 (4700)	43.2 (1700)	1.6	3.5 (138)	111.8 (4400)	35.6 (1400)	3.8 (150)
✓	STD	119.4 (4700)	81.3 (3200)	1.6	3.5 (138)	111.8 (4400)	73.7 (2900)	3.8 (150)
	STD-H	81.3 (3200)	59.7 (2350)	1.6	3.5 (138)	73.7 (2900)	52.1 (2050)	3.8 (150)
	WIDE	144.8 (5700)	101.6 (4000)	1.6	3.5 (138)	137.2 (5400)	94.0 (3700)	3.8 (150)
	None							



10. 編集履歴

Revision	DATE	CONTENT
R1	2023. 7. 6	初版
R2	2023. 7. 26	部品表修正
R3	2025. 2. 3	部品表修正 (AK5572 がハッチングから抜けていたのを修正)

11. 注意事項

- 1) PIC 等のソフトウェアについては、その仕様を予告なく変更する場合があります。また、ソフトウェアの瑕疵については、機器全体が動かないなどの重大なものを除き有償での修正及び交換となります。
- 2) 技術的な質問については必ず BBS にて問い合わせください。個別のメールでの問い合わせはご遠慮ください。