

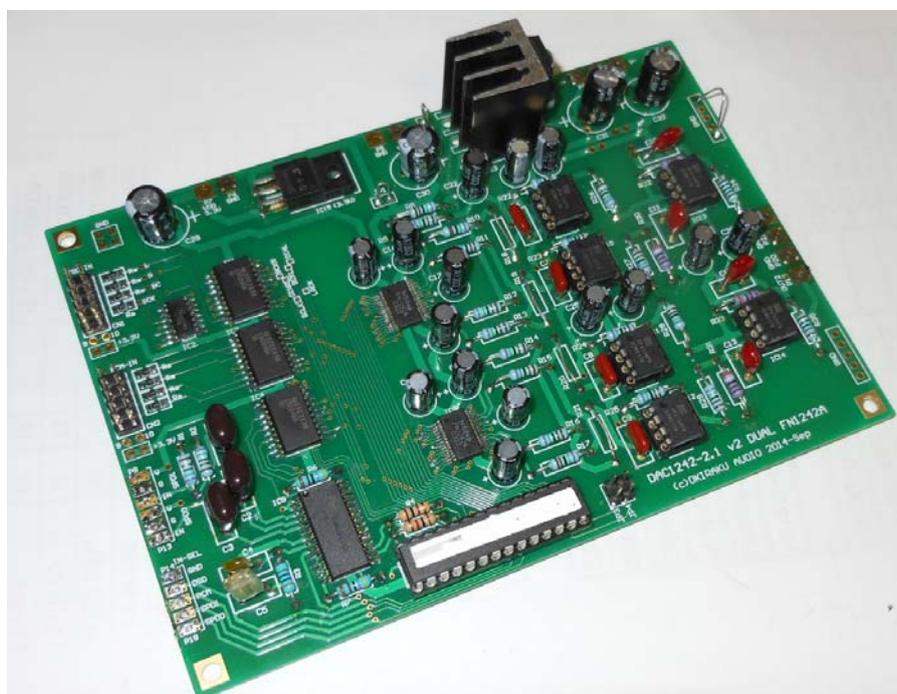
DAC1242-2.1 基板
DAC1242-2.1 for Dual FN1242A
製作マニュアル

<注意>

本キットをつかって生じた感電、火災等の一切のトラブルについては、当方は責任を負いませんのでご了承ください。また、基板、回路図、マニュアル等の著作権は放棄していませんので、その一部あるいは全体を無断で第三者に対して使用することはできません。

1. はじめに

本基板は新潟精密が開発したフルーエンシ型デジタルフィルタをもつ FN1242A を使用したオーディオ用 DAC です。モノラルモードでシンプルに動作させ、出力アンプも搭載したベーシックな構造になっています。FN1242A はすでに生産中止になっており、市場にもほとんど出回っていない状態であるため、この DAC1242-2.1 が FN1242A を使用した最後の DAC になると思っております。



完成例

2. 機能&仕様

表 主な仕様表 主な仕様

使用素子	新潟精密 FN1242A
特徴	<ul style="list-style-type: none"> ・モノラルモードで2個の素子を使用 ・入力 : SPDIF×2、PCM×1、DSD×1 ・動作周波数 PCM, SPDIF:32kHz~192kHz DSD:64fs, 128fs ・PCM 入力フォーマット (右詰、左詰、I2S)。
必要電圧	<ul style="list-style-type: none"> ・アナログ部電圧 (正負 12~15V)、DAC 部アナログ電源 (正 5V)、デジタル部電源 (3.3V) の3系統の独立給電が可能。 ・アナログ部電圧 (正負 12~15V) のみの単一給電でも動作可。
必要電流	アナログ部電源ですべて共有した場合で正負とも約 100mA 以上。
基板	FR4、寸法、5700×4000mil (144.8×101.6mm)、70um 銅箔厚

3. 基板端子、コネクタ機能等

3-1. 基板端子

表 端子機能

No	機能	説明	
P1	V-	アナログ部負電源 -12~-15V	電源入力端子 電源の接続は 5 章参照
P2	GND	電源 GND	
P3	V+	アナログ部正電源 +12~+15V	
P4	Vcc	DAC アナログ部電源 +5V	
P5	GND	電源 GND	
P6	GND	電源 GND	
P7	VDD (3.3V)	デジタル部 +3.3V	
P8	V	VDD (3.3V)	SPDIF CH.1 同軸入力
P9	G	GND	
P10	IN	SPDIF0 CH.1 入力	
P11	V	VDD (3.3V)	SPDIF CH.0 同軸入力
P12	G	GND	
P13	IN	SPDIF0 CH.0 入力	
P14	GND	コモン (GND)	入力選択 選択したい入力を GND へ接続。
P15	DSD	DSD 選択	
P16	PCM	PCM 選択	
P17	SPD1	SPDIF CH.1 選択	
P18	SPD0	SPDIF CH.0 選択	
P19	OUT2	右チャンネル出力	アナログ出力
P20	GND	信号 GND	
P21	GND	信号 GND	
P22	OUT1	左チャンネル出力	

3-2. コネクタ

(1) CN1

CN1 は DSD 入力端子になります。ロジックレベルの基本は 3.3V ですが、一旦 74LVC245 でバッファリングしているため 5V 入力も可能です。

表 CN1 端子機能 (DSD 入力)

PIN	機能	説明	PIN	機能	説明
1	L-DATA	左チャンネルデータ	2	GND	GND: 信号リターン
3	R-DATA	右チャンネルデータ	4	GND	GND: 信号リターン
5	BCK	ビットクロック	6	GND	GND: 信号リターン
7	SCK	システムクロック	8	GND	GND: 信号リターン
9	V(*1)	外部電源受供給端子	10	V(*1)	外部電源受供給端子

(*1) Pin9, 10 はシルク"3.3V"と接続することにより基板内部の 3.3V 電源と接続されます。

(1) CN2

CN1 は PCM 入力端子になります。ロジックレベルの基本は 3.3V ですが、一旦 74LVC245 でバッファリングしているため 5V 入力も可能です。

表 CN2 端子機能 (PCM 入力)

PIN	機能	説明	PIN	機能	説明
1	DATA	データ入力	2	GND	GND: 信号リターン
3	WCK	ワードクロック	4	GND	GND: 信号リターン
5	BCK	ビットクロック	6	GND	GND: 信号リターン
7	SCK	システムクロック	8	GND	GND: 信号リターン
9	V(*1)	外部電源受供給端子	10	V(*1)	外部電源受供給端子

(*1) Pin9, 10 はシルク"3.3V"と接続することにより基板内部の 3.3V 電源と接続されます。

3-3. ジャンパー

(1) JP1

JP1 は OP アンプのアナログ部電源から電圧レギュレータ (IC15) で生成された 5V 電源を DAC のアナログ部に供給します。この場合、5V 電源は基板内部で生成されますので基板端子 P4 から 5V 電源の供給は不要です。

(2) JP2

JP2 は DAC アナログ部電源 (5V) から 3.3V 電圧レギュレータ (IC14) へ供給します。この場合、3.3V 電源は基板内部で生成されますので基板端子 P7 から 3.3V 電源の供給は必要ありません。

※JP1 は V2 基板で重複しています。R8 の上のジャンパーは JP2 の間違いです。

※JP1, JP2 の設定方法については、別途” 5-1. 電源の接続” のところで説明します。

(3) JP3, 4

JP3, 4 は PCM 入力時のフォーマットを規定します。下表を参照してください。

表 JP3, 4 の設定

JP4	JP3	PCM FORMAT
H	H	I2S, Philips format
H	L	Left Justified (左詰め)
L	H	Right Justified 16Bit
L	L	Right Justified 24Bit

H: OPEN, L: SHORT

4. 部品表

次表に部品表例を示します。

表 部品表 (例)

品名	番号	規格	仕様	個数	
抵抗	R1, 2	炭素被膜 (1/4W)	75Ω	2	
	R3	金属被膜 (1/4W)	3kΩ	1	PLL 用
	R4, 5	炭素被膜 (1/4W)	1kΩ	2	
	R6, 7	炭素被膜 (1/4W)	47kΩ	2	
	R8-17	金属被膜 (1/4W)	7.5kΩ	12	
	R18-21	ジャンパー線	0Ω	4	
	R22-29	金属被膜 (1/4W)	7.5kΩ	8	
	R30-33	金属被膜 (1/4W)	3.6kΩ	4	
	R34, 35	金属被膜 (1/4W)	100Ω	2	
	Ra	チップ抵抗	51Ω	8	2012 サイズ (タンピング抵抗)
コンデンサ	C1-3	フィルムコンデンサ	0.01uF	3	
	C4	フィルムコンデンサ	1000pF	1	
	C5	フィルムコンデンサ	0.022uF	1	
	C6-9	フィルムコンデンサ	100pF	4	
	C10-13	フィルムコンデンサ	220pF	4	
	C14-28	電解コンデンサ	47uF/25V	15	
	C29-32	電解コンデンサ	220uF/25V	4	
	Cp	チップコンデンサ	0.1uF	32	2012 サイズ
	IC	IC1	ロジック	74LVC245	1
IC2		ロジック	74LVC04	1	S0-14 (N)
IC3, 4		ロジック	74LVC245	2	S0-20 (W)
IC5		DAI	CS8416-CSZ	1	S0-28
IC6		CPU	PIC16F886	1	DIP28 (N) プログラム済み
IC7, 8		DAC	FN1242A	2	
IC9-14		シングルレギュレータ	OPA134A など	6	
IC15		3.3V 電圧レギュレータ	48033 など	1	78N と同じピン配置
IC16		5V 電圧レギュレータ	7805	1	

※ハッチング部は基板キットに主要部品として添付。 ※IC7, 8 (DAC) はオプション扱いです。

5. 接続方法

5-1. 電源の接続

本基板では電源は多彩な供給方法が可能です。下記を参照にして接続してください。

(1) $\pm 12\sim 15V$ 電源のみを使用する場合。

もっともシンプルな供給方法になります。JP1, JP2 を接続し、IC15, 16 についても実装します。電源は P1, P2, P3 を用いて供給します。下図を参照に接続してください。

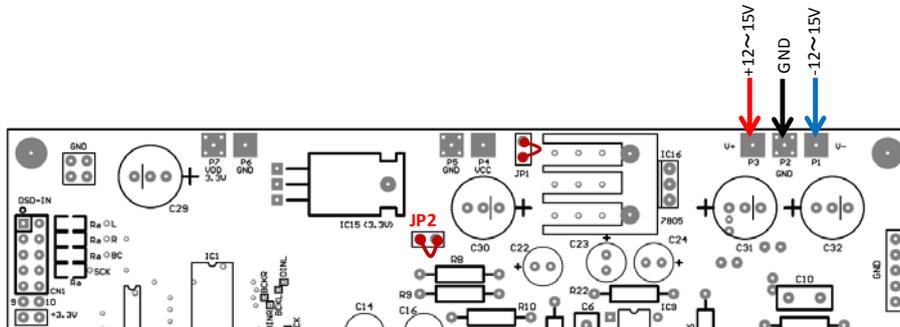


図 $\pm 12\sim 15V$ 電源のみを使用する場合

(2) $\pm 12\sim 15V$ 電源、+5V 電源のみを使用する場合。

OP アンプ用電源と DAC 系(デジタル含む)の電源を分離した供給方法になります。JP1 を開放, JP2 を接続し、IC15 は実装し、IC16 は実装しません。電源は P1~P5 を用いて供給します。下図を参照に接続してください。

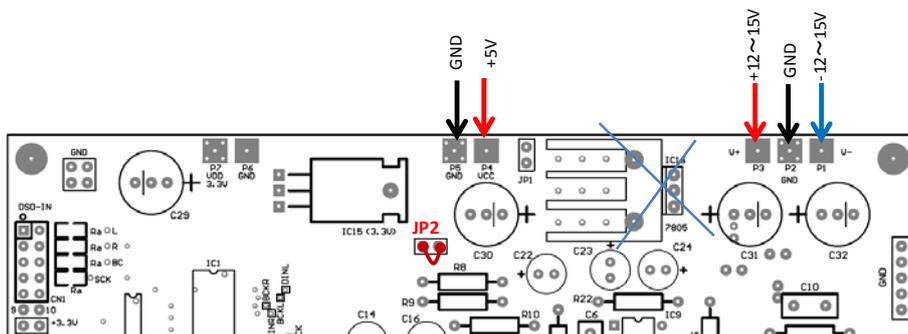
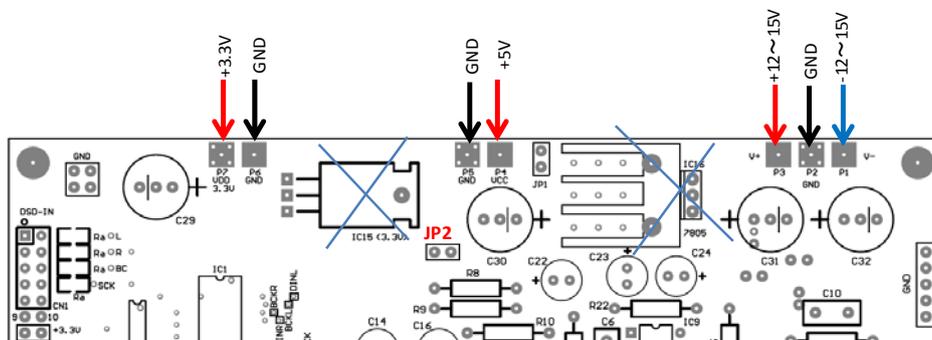


図 $\pm 12\sim 15V$ 電源、+5V 電源のみを使用する場合。

(3) $\pm 12\sim 15V$ 電源、+5V 電源、+3.3V 電源を使用する場合。

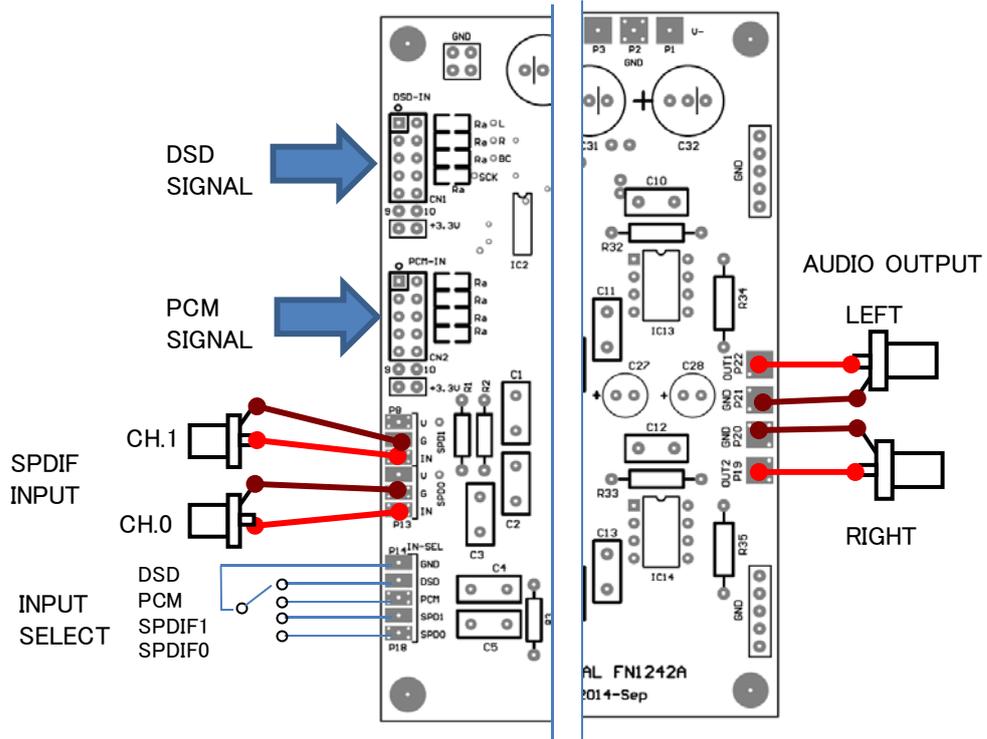
OP アンプ用電源と DAC アナログ、デジタル系を完全分離した供給方法になります。JP1 と JP2 を開放し、IC15 および IC16 は実装しません。電源は P1~P7 を用いて供給します。下図を参照に接続してください。



(3) $\pm 12\sim 15V$ 電源、+5V 電源、+3.3V 電源を使用する場合。

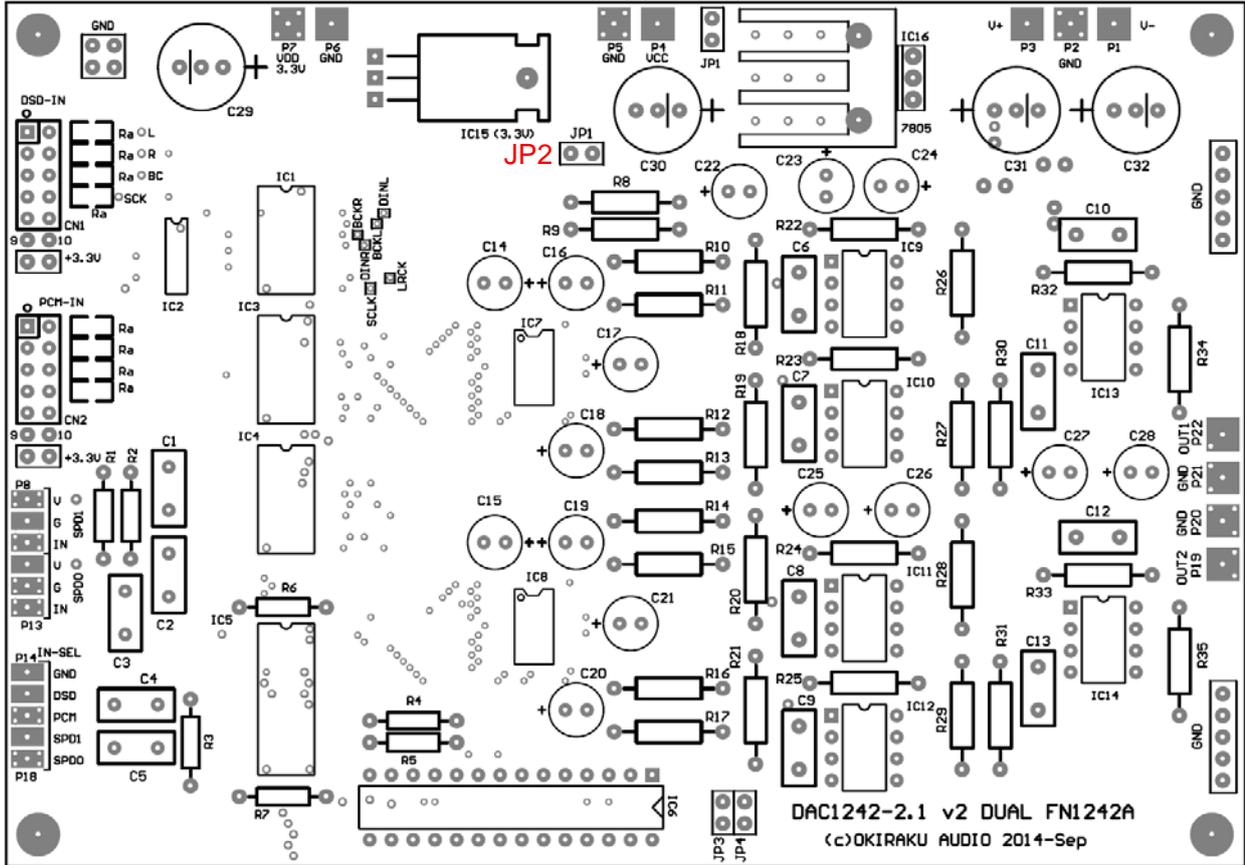
5-2. 入出力の接続

下図を参照にして接続します。

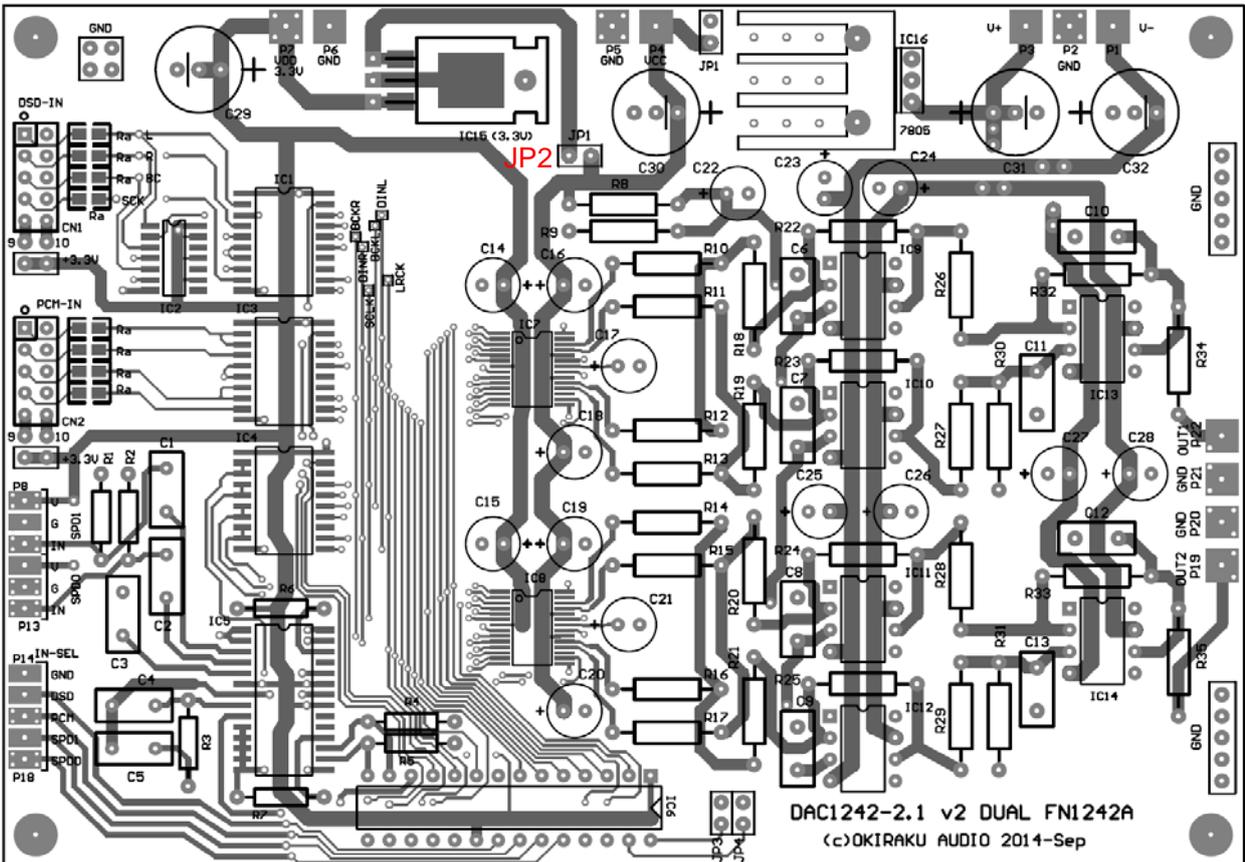


6. 基板パターン

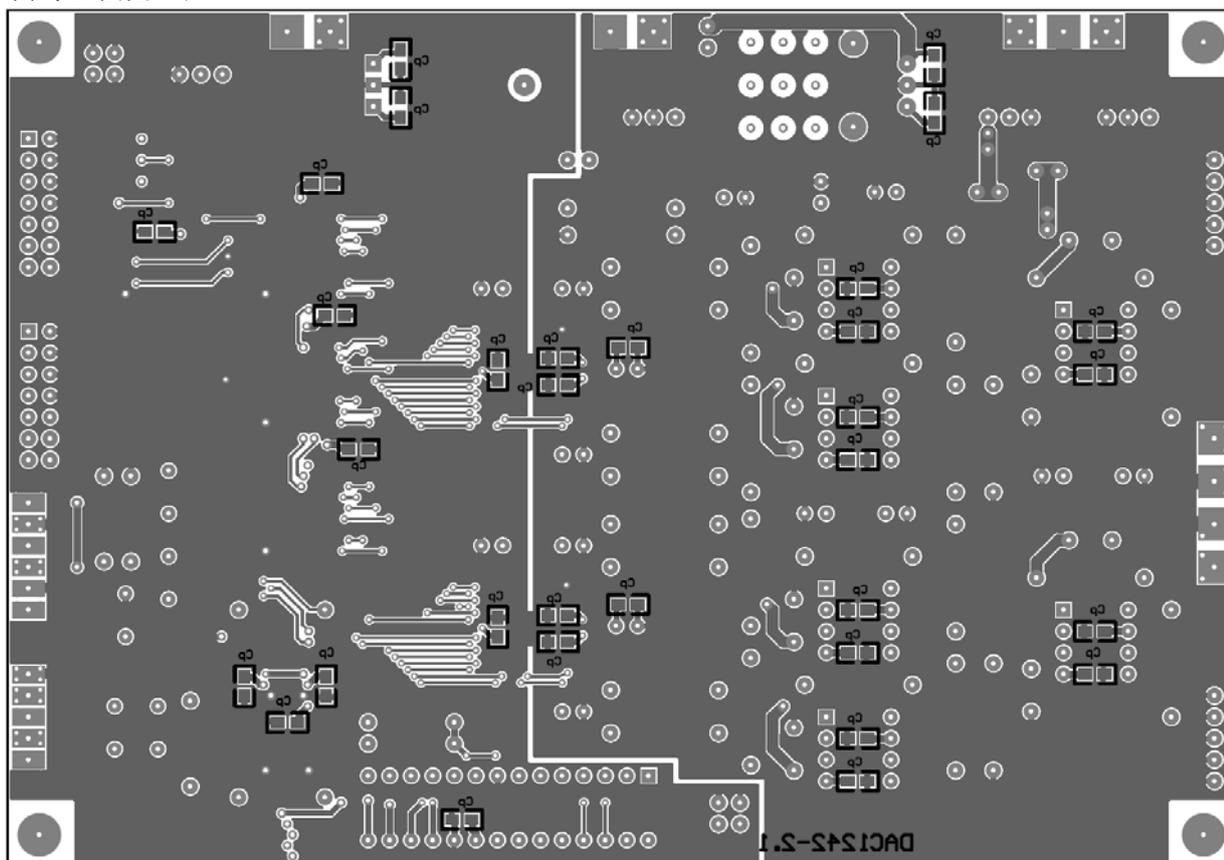
(1) シルク (※R8 上の誤 : JP1、正 : JP2)



(2) 部品面パターン



(3) 半田面パターン

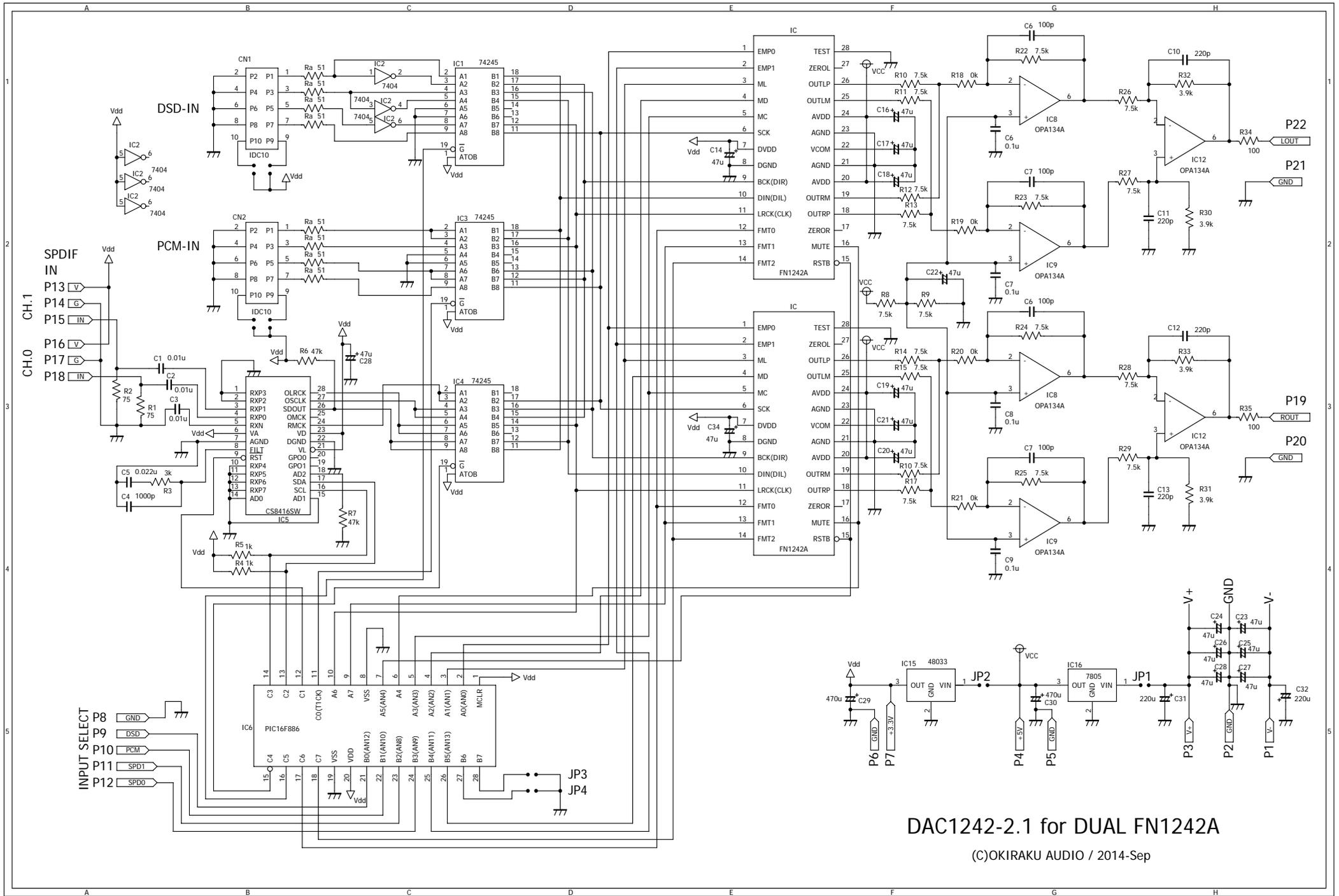


7. 編集履歴

R1 2014. 11. 20

8. 回路図 (巻末)

©OKIRAKU AUDIO



DAC1242-2.1 for DUAL FN1242A

(C)OKIRAKU AUDIO / 2014-Sep