

DAC8741-2 v2 (short) 製作マニュアル

Wolfson WM8741 使用 D A コンバータ

<注意>

本キットをつかって生じた感電、火災等の一切のトラブルについては、当方は責任を負いませんのでご了承ください。また、基板、回路図、マニュアル等の著作権は放棄していませんので、その一部あるいは全体を無断で第三者に対して使用することはできません。

1. はじめに

Wolfson の WM8741 の最大の特徴はデジタルフィルタを切り替えることが可能というところにあるでしょう。たとえば下図のように入力パルス信号に対して多種の応答特性を持たせることが可能で、ソースやリスニング環境に合わせたセッティングの自由度を広げることが可能です。

この基板は WM8741 をモノラルモードで使用し、2 個並列（実質 4 パラ）にすることで高パフォーマンスを狙っています。また 44.1~192kHz で動作させるための周波数の自動判別回路も内蔵しておりますので、外部セッティングの変更無しで各種のサンプル周波数に追従可能です。

本基板は DAC8741-V2 基板のアナログ部を省略した基板になります。好みのアナログ回路を接続して音づくりに活用するのに便利だと思います。



図 DAC8741 ではフィルタ応答が選択可能です（パルス入力時の応答波形例）

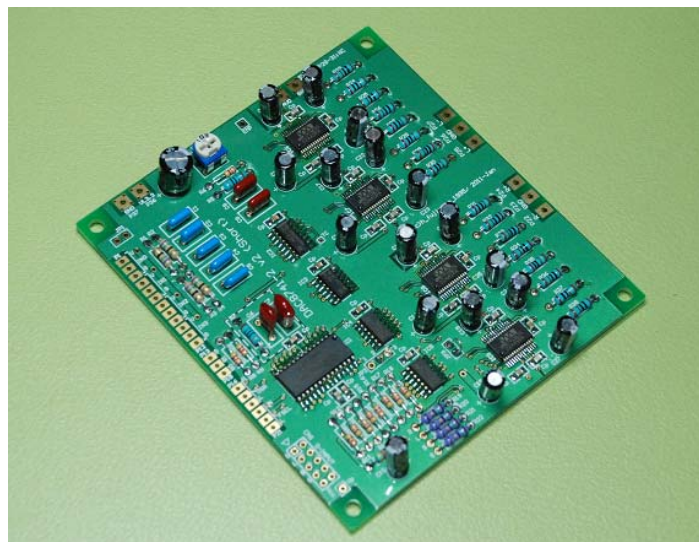


図 完成例

2. 仕様

表 主な仕様

入力	同軸入力 4ch（光入力への改造可）
対応周波数	44.1~192kHz(周波数自動判別回路内蔵)
出力	WM8741 の電圧出力（抵抗にて 4 パラ分の出力を集約）
必要電源	正 5 V（DAC アナログ用）、正 3.3V（デジタル用）
基板	両面スルーホール FR-4（1.6mm t、70um 銅箔）、基板サイズ：93×101mm

3. 部品表

表. 部品表例

部品	No	規格	仕様	個数	備考
抵抗	R1-4	炭素皮膜 1/4W	75Ω	4	
	R5	炭素皮膜 1/4W	3kΩ	1	
	R6	炭素皮膜 1/4W	47kΩ	1	
	R7	金属皮膜 1/4W	3kΩ	1	PLL フィルター用
	R8,9	炭素皮膜 1/4W	47kΩ	2	
	R10	炭素被膜 1/4W	4.7kΩ	1	
	R11-18	炭素被膜 1/4W	47kΩ	8	
	R19-22	炭素被膜 1/4W	22Ω	4	ダンピング抵抗
	R23-38	金属被膜 1/4W	2kΩ	16	
半固定抵抗	VR1	サーメット 1 回転	10kΩ	3	
コンデンサ	C1-5	フィルムコンデンサ	0.01μF	5	
	C6	フィルムコンデンサ	1000pF	1	PLL フィルター用
	C7	フィルムコンデンサ	0.022μF	1	PLL フィルター用
	C8,9	フィルムコンデンサ	2200pF	2	
	C10	電解コンデンサ	47μF/16V	1	
	C11	電解コンデンサ	100μF/16V	1	
	C12-27	電解コンデンサ	47μF/16V	16	
	Cp	チップコンデンサ	0.1μF	23	2012 サイズ
IC	IC1	DAI	CS8416	1	SOP28
	IC2	ロジック IC	74HC123	1	
	IC3	ロジック IC	74AC74	1	
	IC4,5	ロジック IC	74AC125	2	
	IC6-9	DAC	WM8741	4	SSOP28

4. 基板の端子、ジャンパー、コネクタ機能

(1) 基板端子

表 基板端子 入力端子

Pin	機能	説明	
P1	V	電源端子(光モジュール用) (*)	デジタル入力 ch.0
P2	IN0	信号入力 ch.0	
P3	GND	信号 GND	
P4	V	電源端子(光モジュール用) (*)	デジタル入力 ch.1
P5	IN1	信号入力 ch.1	
P6	GND	信号 GND	
P7	V	電源端子(光モジュール用) (*)	デジタル入力 ch.2
P8	IN2	信号入力 ch.2	
P9	GND	信号 GND	
P10	V	電源端子(光モジュール用) (*)	デジタル入力 ch.3
P11	IN3	信号入力 ch.3	
P12	GND	信号 GND	
P13	GND	GND	デジタル入力選択
P14	S1	入力セレクト S 1	
P15	S0	入力セレクト S 0	
P16	H	3.3V	サンプルレート選択
P17	OSR	サンプルレート選択	
P18	L	GND	
P19	H	GND	フィルター選択
P20	FSEL	入力セレクト S 1	
P21	L	GND	

表 基板端子 入力端子 (つづき)

Pin	機能	説明	
P22	R-	WM8741 出力 (右-)	右 ch アナログ(-) オーディオ出力
P23	GND	信号 GND	
P24	R+	WM8741 出力 (右+)	
P25	L+	WM8741 出力 (左+)	
P26	GND	信号 GND	
P27	L-	WM8741 出力 (左-)	
P32	GND	WM8741 アナログ電源 GND	DAC アナログ電源
P33	AVD	WM8741 アナログ電源(+5V)	

(*)JP1 接続にて 3.3V 供給 P28-P31 は欠番

(2)基板端子機能

(a)入力 ch セレクト

基板端子 P13-15 を使用して入力 ch の選択を行うことができます。設定と対応 ch は下表を参照ください。

表 入力 ch セレクト

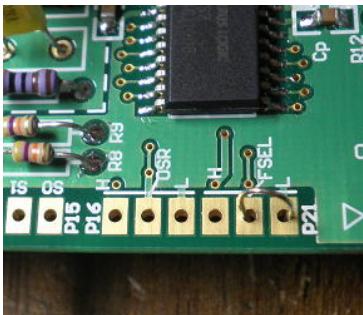
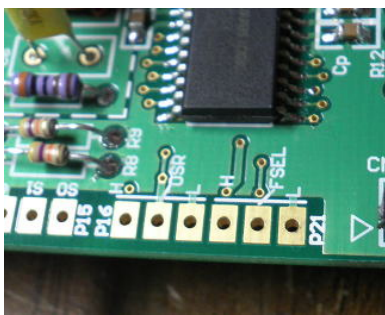
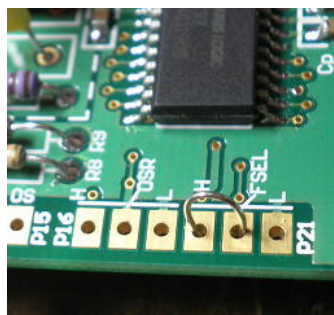



選択 Ch	S1 (P14)	S0 (P15)
0	GND	GND
1	GND	OPEN
2	OPEN	GND
3	OPEN	OPEN

(a)フィルタ選択

P16-18 を使用して DAC 内部のデジタルフィルタを選択することができます。設定とフィルターの応答例は下表を参照ください。

表 フィルター選択(FSEL)

基板端子 P20 の設定によりフィルターの特性を可変することが可能です。

FSEL 設定	LOW P20 を P21 へ接続	OPEN P20 は無接続	HIGH P20 を P19 へ接続
設定の 状態			
パルス 応答			

(c) サンプルレート選択

基板端子 P27 の設定により対応するサンプルレートを切り替えることができます。CN1 を使用した外部信号を入力するときに必要になりますが、本 DAC 基板単体で使用する場合は自動切り替えをおこないませんので、通常は使用しません。なお、この FSEL 端子を使用する場合は必ず、JP3 を接続 (OPEN) にしてください。なお、この端子を使用する場合は WEM8741 のマニュアルをよく読んで、その機能を理解してから使用してください。

表 サンプルレート選択(OSR)

OSR 設定	LOW P17 を P18 へ接続	OPEN P17 は無接続	HIGH P17 を P16 へ接続
対応 周波数	Low rate (32/44.1/48kHz)	Medium rate (88.2/96kHz)	High rate (176.4/192kHz)

(2) ジャンパー

(a) JP1

JP1 はデジタル部の 3.3V 電源を基板端子の V (P1,4,7,10) に供給します。光入力モジュールを利用する場合などに利用します。

(b) JP2

DAC の入力信号の切り替えをおこないます。本基板の DAI を使用する場合は 2-3 を接続します。CN1 からの外部入力を使用する場合は 1-2 を接続します。かならずどちらかに設定ください。

表 JP2

1-2 を接続	CN1 からの外部入力を使用する。
2-3 を接続	本基板の DAI を使用する (推奨)

(c) JP3

基板端子 P17(OSR)を使用して外部から強制的にサンプルレート(WM8741 の P22)を変更する場合は、JP3 を未接続 (OPEN) とします。本 DAC 基板単体で使用する場合は必ず「接続」してください。

表 JP3

接続	<u>本基板単体で使用する場合 (推奨設定)。</u>
未接続 (OPEN)	CN1 からの外部入力があり、P17(OSR)を使用して、強制的に対応サンプルレートを変更する場合。

(3) コネクタ

(a) CN1

外部の制御信号を入力する場合に使用します。このコネクタを使用する場合は JP2 の 1-2 を接続します。また入力信号の周波数に応じて基板端子の P17(OSR)を変更する必要が生じます。P17 を使用する場合は、必ず JP3 を未接続 (OPEN) としてください。

5. 接続

5-1. 信号線の接続

デジタル入力信号、信号切り替え、フィルター選択は次図を参考にして接続ください。

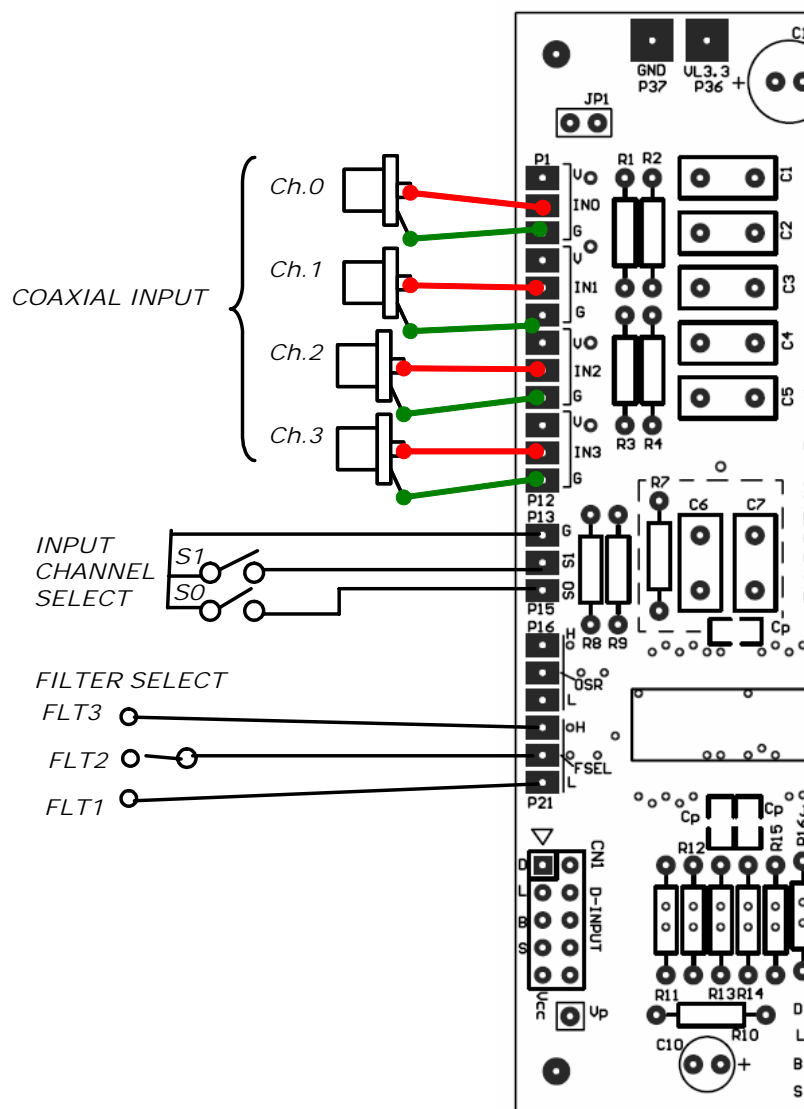


図 信号線の接続

なお入力に光モジュールを使用する場合は対応する終端抵抗（CH.0はR 1，CH.1 はR 2、CH.2はR 3，CH.3はR 4、）の75Ωを47kΩ程度の高い値に変更ください。

（注）

本 DAC 基板を単体で使用する場合は下記の設定とします。

(1)JP2:2-3 接続

(2)JP3:接続

5-2. オーディオ出力との接続

P22～P27 のオーディオ出力は差動アンプに接続します。

DAC8741-v2 基板の回路と併せて参照ください。下図は接続回路例です。

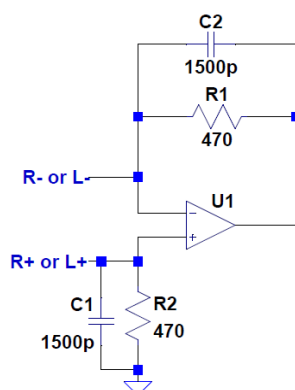


図 基板のオーディオ出力との接続

6. 調整方法

(1) タイミング回路

本基板では周波数切り替えのためのタイミング発生回路である VR1 の調整が必要です。以下にオシロを使う場合とテスターのみで調整する場合について記します。

(1) オシロで調整する場合

DAC にデジタル入力に信号を入れた状態で、IC22 Pin9 横の TC 部にオシロプローブを当て H レベルのパルス幅がおよそ 8 μ S になるように設定します(右図)。

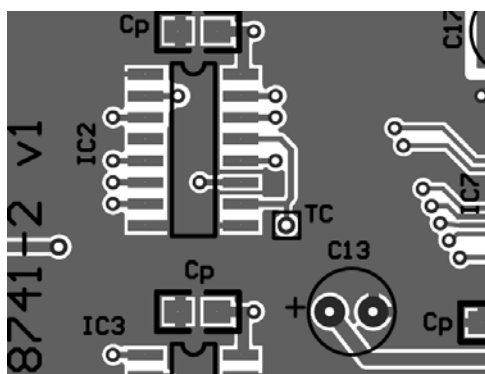


図 調整時に使用するポイント：TC



波形例 (入力信号が 44.1kHz 時)

(2) テスターで調整する場合

下記の STEP で調整をしてください。

(i) STEP1: DAC にデジタル信号を入れた状態にします(動作させる)。

(ii) STEP2: TC 部の電圧が下記の電圧になるように VR1 を調整します。許容値は 5 %以内としてください。

・ 44.1kHz 入力の場合: 1.16V ・ 48kHz 入力の場合: 1.26V

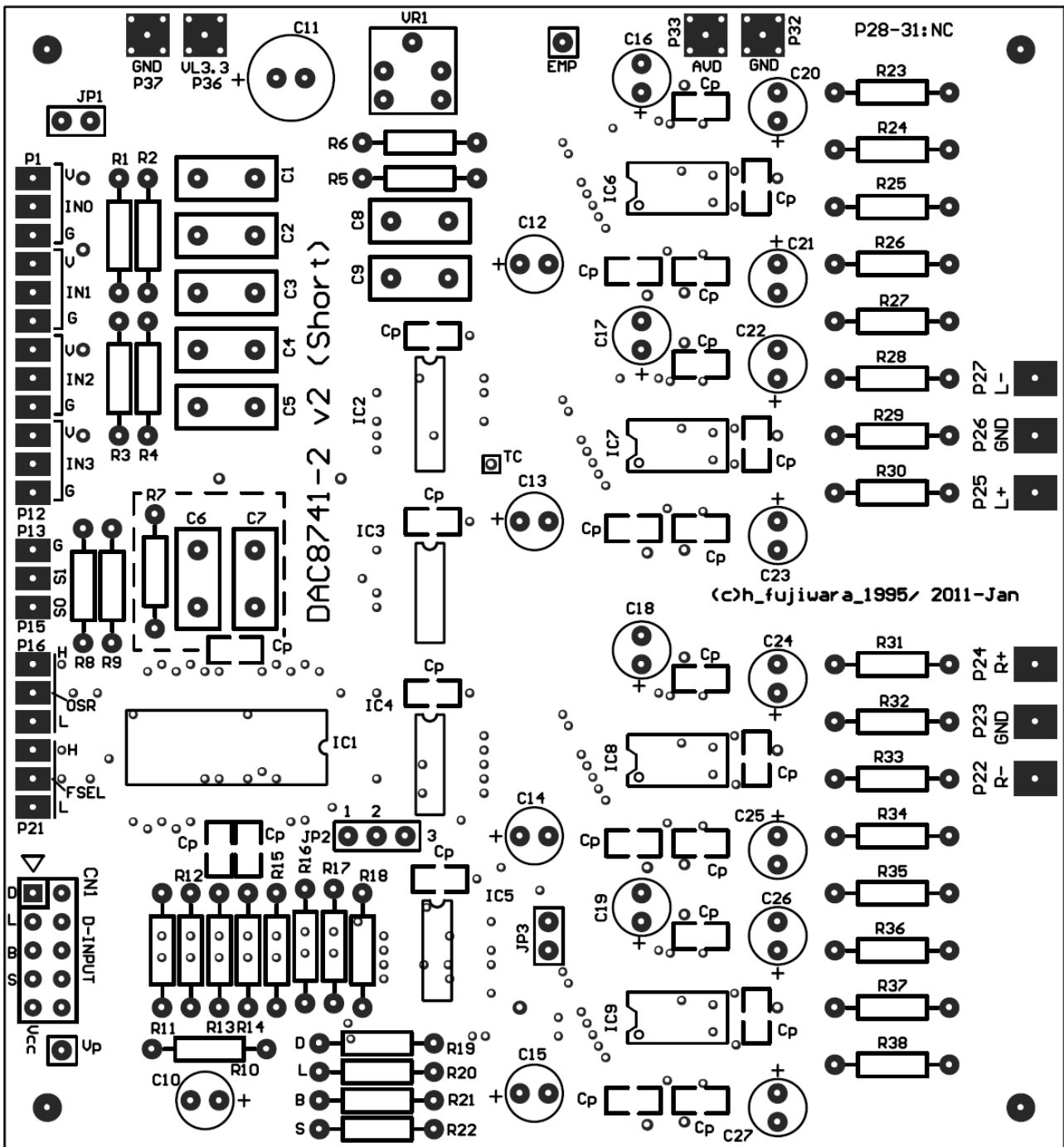
もし、上記の電圧にならない場合は R5 を変更します。設定電圧より大きい場合は R5 を 1k Ω に変更します。設定電圧より小さい場合は R5 を 20k Ω に変更ください。ただし、ほとんどの場合は R17=3k Ω で調整できるはずですので、設定できない場合は DAI を含め半田付け不良が強く想定されます(うまく動作していない可能性が高い)。

(2) 出力オフセット

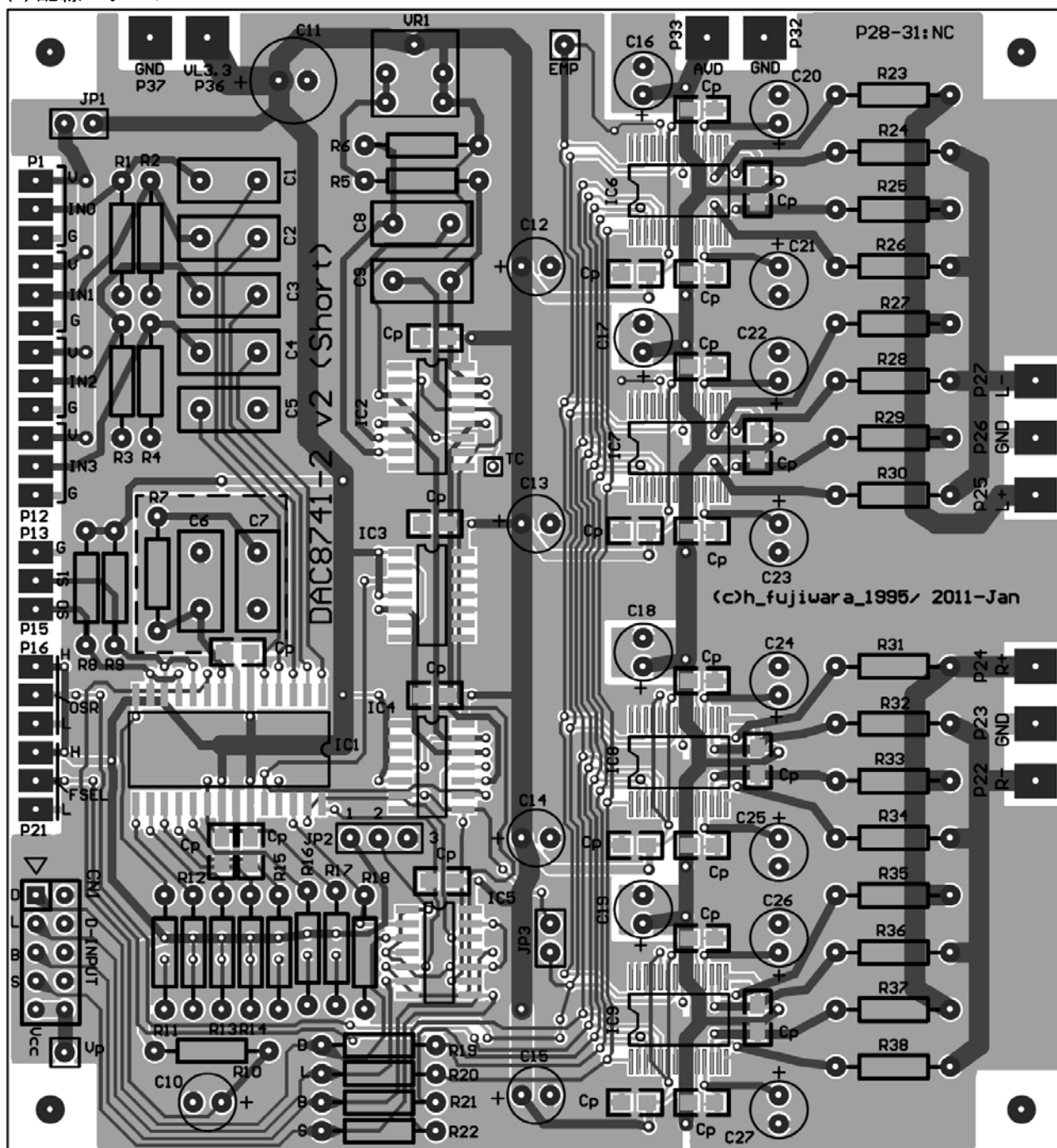
オーディオ出力信号電圧が無入力時にゼロ電位になるように VR2, 3 を調整します。なお、電源投入前には VR2, VR3 はかならず中立点にしておいてください。

7. 基板パターン

(a) シルクパターン



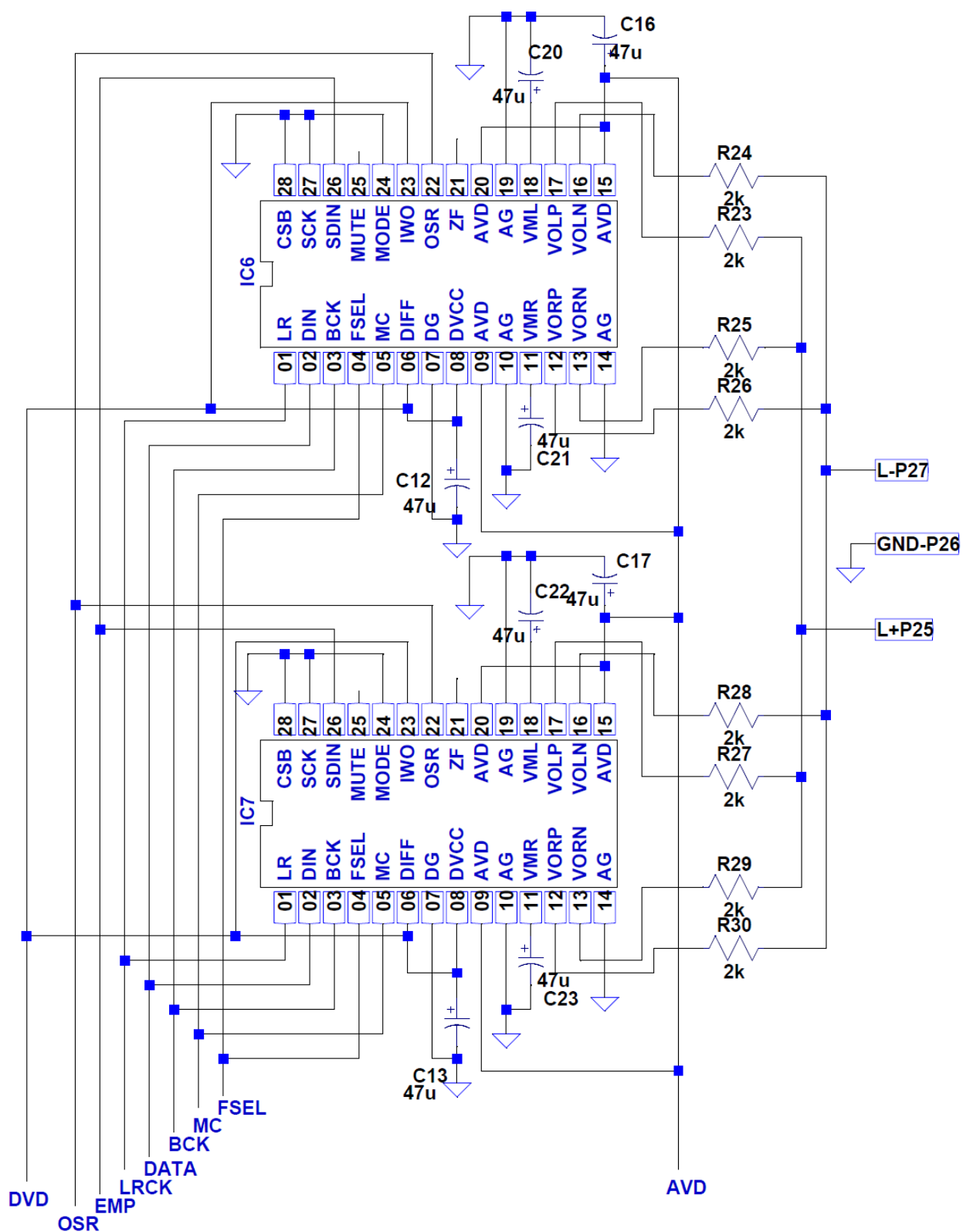
(b) 配線パターン



(a) デジタル部



(b) DAC 部 (左チャンネル)



The schematic diagram illustrates the audio output stage of a DVD player. It features two identical integrated circuits, IC8 and IC9, which are 28-pin chips. The pins are labeled as follows: 01 LR, 02 DIN, 03 BCK, 04 FSEL, 05 MC, 06 DIFF, 07 DG, 08 DVCC, 09 AVD, 10 AG, 11 VMR, 12 VORP, 13 VORN, 14 AG, 15 AVD, 16 VOLN, 17 VOLP, 18 VML, 19 AG, 20 AVD, 21 ZF, 22 OSR, 23 IWO, 24 MODE, 25 MUTE, 26 SDIN, 27 SCK, and 28 CSB. The diagram shows the connection of these chips to various components and signal lines. Key components include capacitors C14, C15, C18, C19, C24, C25, C26, and C27, all with a value of 47u. Resistors R31, R32, R33, R34, R35, R36, R37, and R38 are all 2k. Signal lines include DVD, OSR, EMP, LRCK, DATA, BCK, MC, FSEL, and AVD. The diagram also shows connections to R+P24, GND-P23, and R-P22.

2010. 12. 26	R1	初版
2010. 12. 29	R2	回路図追加、メモリーバッファーとの接続例追加
2011. 2. 22	R3	基板 V2 用に修正
2011. 4. 17	R4	部品表修正 47F→47uF

1 1. 付録

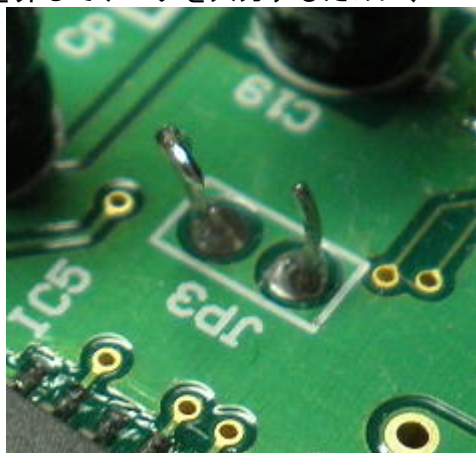
A. CN1 を使用してメモリーバッファと接続する場合

(注意)

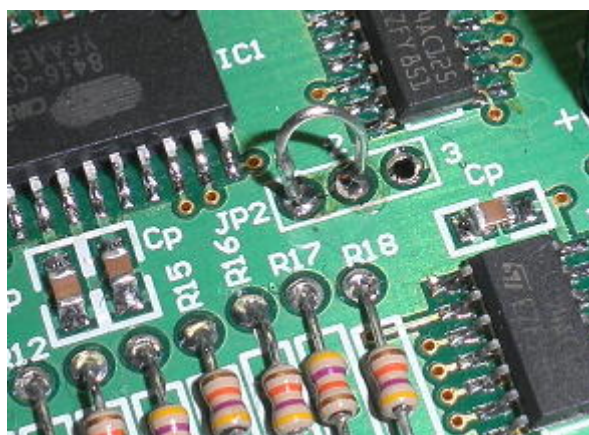
本記載内容はあくまで参考にしてください。短期的な動作確認はしていますが、本来はメモリーバッファと DAC 基板の動作電圧が異なるため長期的には不具合がでるかもしれません。異なる電位を吸収するためには DAC 基板の IC5 を 74LVC125 へ変更する、あるいはメモリーバッファを 3.3V 動作とするなどの修正が必要になると思われます。

(1) DAC 基板のジャンパー設定

CN1 を介してデータを入力するために、DAC 基板の JP3 は解放、JP2 は 1-2 間を接続とします。



JP 3 は開放に設定



JP 2 は 1-2 間を接続

(2) メモリーバッファとの接続

メモリーバッファの CN1 と DAC 基板の CN1 を 10P のケーブルをつかって接続します。

(3) DAC 基板端子(P17)の設定

基板端子 P17(OSR) はサンプル周波数 192kHz 選択時は H レベルにします。すなわち P16 と P17 間を接続します。

(4) メモリーバッファの改造の要否について

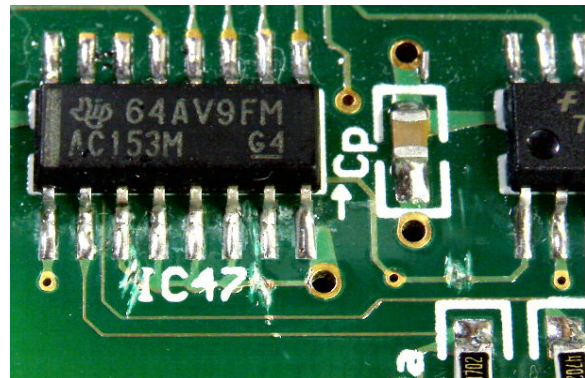
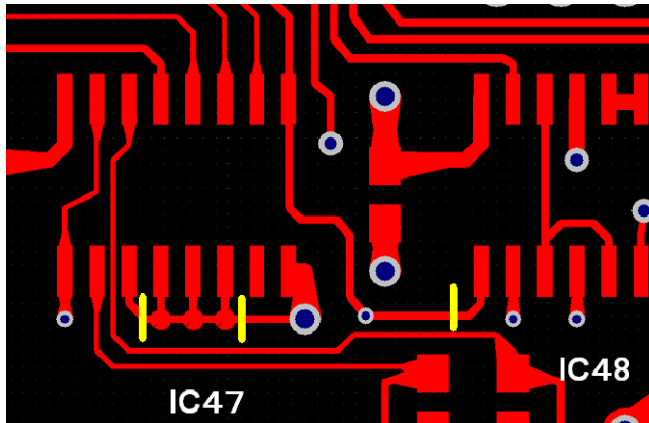
使用するメモリーバッファについては無改造のまま (128fs) でも動作するようですが、本来の仕様からすれば WM8741 は 44.1kHz、48kHz では 128fs では動作が保証されていません。正規の仕様で動作させるための改造例を下記に示します。

表 改造により変更されるシステムクロック

fs	オリジナルの システムクロック (128fs)	改造後の システムクロック
44.1kHz	5.6448MHz	16.934MHz(384fs)
48kHz	6.144MHz	24.576MHz(512fs)
96kHz	12.288MHz	24.576MHz(256fs)
192kHz	24.576MHz	24.576MHz(128fs)

※改造方法

(i)切断箇所(3箇所)



切断箇所(ドーターボード)

切断例

(ii)接続箇所(3カ所)

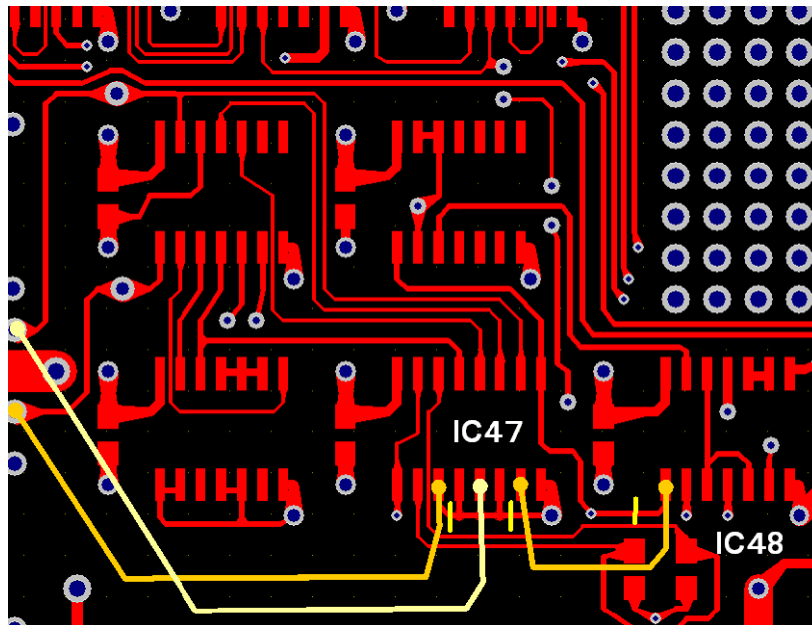
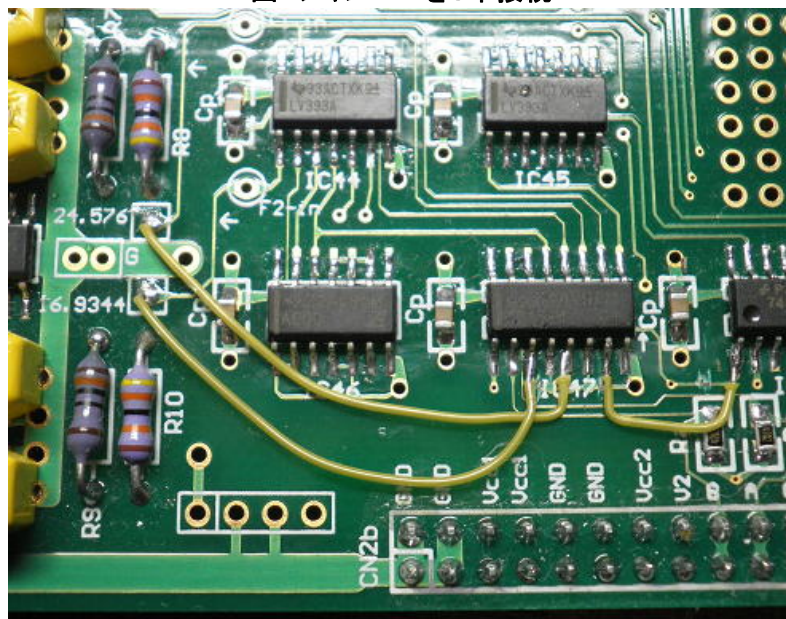


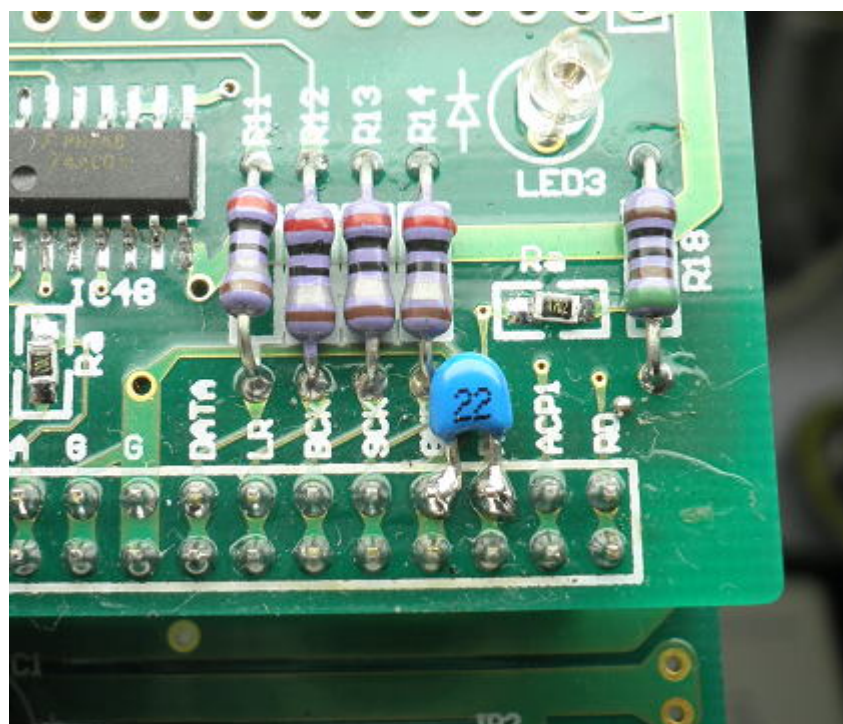
図 ジャンパーを3本接続



接続例

(iii)その他

メモリーバッファーに高速版 IC を使用した場合の動作の安定化に、リードユニット(ドータボード)のコネクタ CN2b の RR とGND間に 22pF 程度のコンデンサを入れる効果があります。動作が不安定な場合に試してみてください。。



メモリーバッファー(高速版)の安定動作のためのコンデンサ(22pF)

(以上)