

HDMI_LVDS_T (Transmitter)
HDMI_LVDS_R (Receiver)
PCM Signal Transmitter / Receiver by LVDS
製作マニュアル

<注意>

本キットをつかって生じた感電、火災等の一切のトラブルについては、当方は責任を負いませんのでご了承ください。また、基板、回路図、マニュアル等の著作権は放棄していませんので、その一部あるいは全体を無断で第三者に対して使用することはできません。

1. はじめに

この基板は 10Pin コネクタのデジタルオーディオの制御信号を HDMI コネクタの LVDS に変換、あるいはその逆を行う基板になります。受信側 (HDMI→10Pin) に関してはアイソレータの搭載も可能で、接続する機器間の GND を分離することができます。

本基板は送信と受信をそれぞれ分けています。そして部品実装を両面にすることで、極力小さいサイズにしておりますので、ケース内の実装も容易と思います。また、複数個のコネクタを使うことも想定して。同一種 3 枚連結した基板もリリースします。連結基板であれば基板の取り付けネジを減らすことができます。



図 完成例(左 : HDMI_LVDS_T (送信)、右 : HDMI_LVDS_R (受信))

2. 機能&仕様

表 主な仕様

機能	デジタルオーディオ制御信号の 10P コネクタと HDMI との変換基板
電源電圧	3.3V あるいは 5V (電流は約 30mA)
特徴	<ul style="list-style-type: none"> ・受信基板はアイソレータを搭載可能 ・電源は 5V あるいは 3.3V のどちらも使用可能 (3.3V レギュレータ搭載可)
基板	FR-4、1.6mm 厚、35um 銅箔厚 (金フラッシュあるいは半田レベラー仕上げ)

3. 回路図

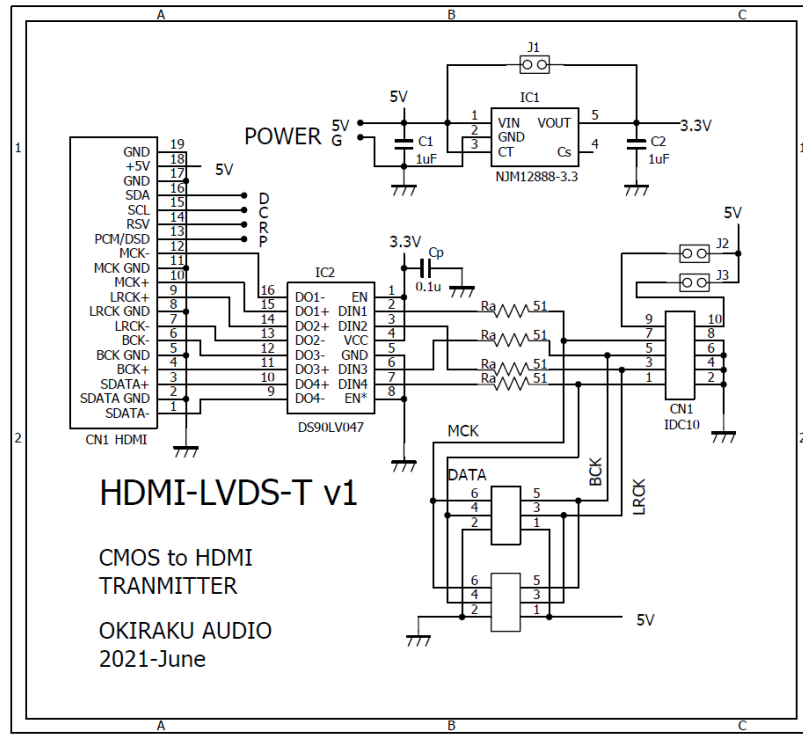


図 HDMI-LVDS-T (送信) 回路図

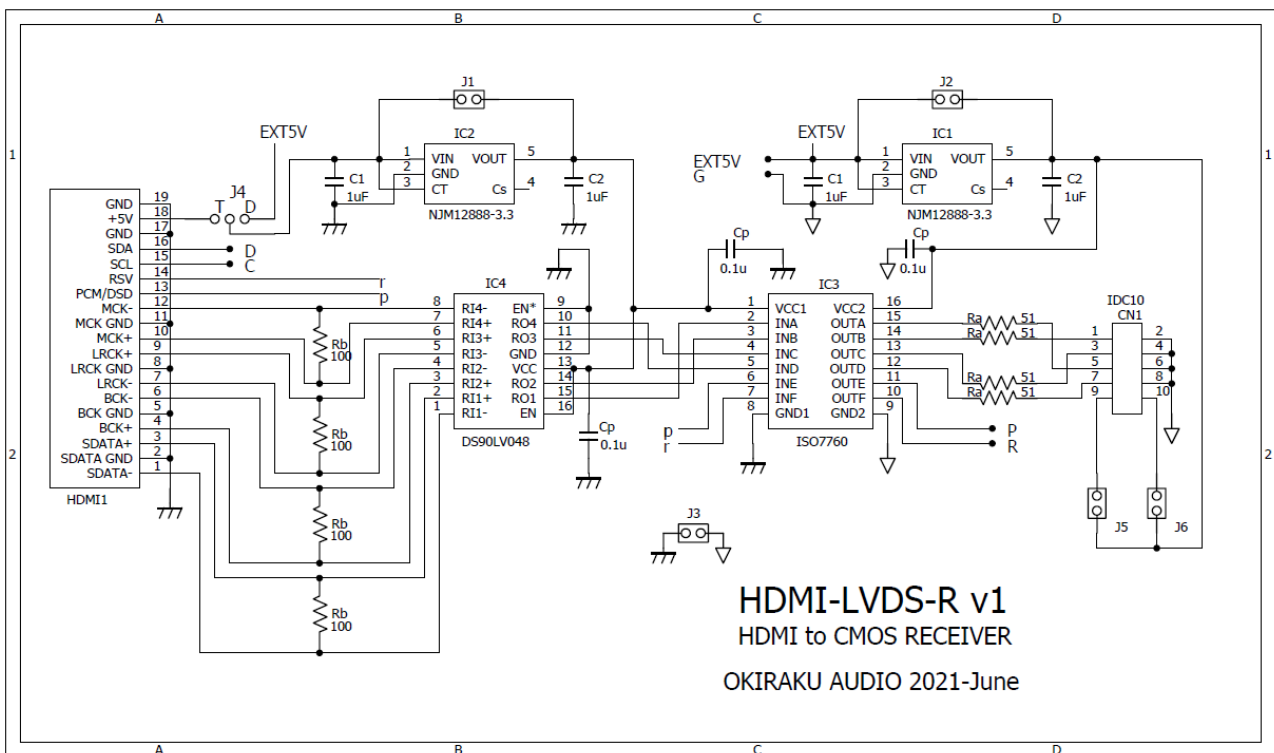


図 HDMI-LVDS-R (受信) 回路図

4. コネクタ機能

本基板には CN1, 2 の 2 個のコネクタがあります。下記にそれぞれの機能を示します。

(1) CN1

10Pin のデジタルオーディオ制御線のコネクタです。ピン配置は下表を参照になります。信号は 3.3V ロジックレベルです。信号の入出力に関しては HDMI-LVDS-T が入力、HDMI-LVDS-R が出力になります。

表 1 CN1 / 10Pin Connector

Pin	名称	内容	Pin	名称	内容
1	DATA	データ信号	2	GND	信号 GND
3	LRCK	LR クロック	4	GND	信号 GND
5	BCK	ビットクロック	6	GND	信号 GND
7	MCK	マスタークロック	8	GND	信号 GND
9	N. C	未使用	10	N. C	未使用

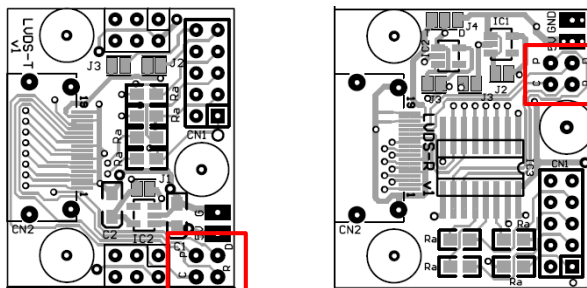
(2) CN2

CN2 は HDMI のデジタルオーディオ制御線のコネクタです。ピン配置は下表を参照になります。信号の入出力に関しては HDMI-LVDS-T が出力、HDMI-LVDS-R が入力になります。

表 CN4 / HDMI Connector

Pin	名称	説明
1	SDATA-	SDATA の LVDS 入出力
2	GND	
3	SDATA+	
4	BCK+	BCK の LVDS 入出力
5	GND	
6	BCK-	
7	LRCK-	LRCK の LVDS 入出力
8	GND	
9	LRCK+	
10	MCK+	MCK の LVDS 入出力
11	GND	
12	MCK-	
13	PCM/DSD	基板上(*)の「P」パッドの信号入出力です。
14	RSV	基板上(*)の「R」パッドの信号入出力です。
15	SCL	基板上(*)の「C」パッドの信号入出力です。
16	SDA	基板上(*)の「D」パッドの信号入出力です。
17	GND	信号・電源 GND
18	+5V	基本的には HDMI-LVDS-T から 5V を供給し、HDMI-LVDS-R は受給側になります。
19	GND	信号・電源 GND

(*)P, R, C, D の基板パッドは下記位置です。



5. ジャンパー機能

(0) 【重要】シルク間違い

HDMI-LVDS-R(v1)ではJ3が重複していますが、HDMIコネクタ側のJ3はJ1に読み替えてください。

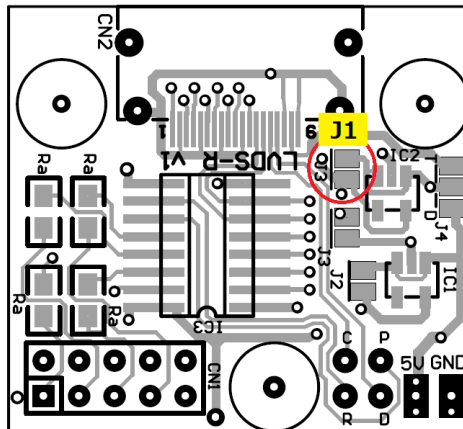


図 シルクミス (HDMIに近いJ3はJ1に読み替え)

(1) HDMI-LVDS-Tの場合

基板にはJ1~J3の3つのジャンパーがあります。

J1は電圧レギュレータ(IC1)の入出力を短絡するためのジャンパーです。入力電圧を5Vとする場合は、J1は開放(IC1実装)し、入力電圧を3.3Vとする場合はJ1を短絡(IC2不要)します。いずれもLVDSドライバー(IC2)は3.3Vで動作させなければなりません。なお入力電圧を3.3Vにした場合はHDMIのPin18は3.3Vになることに注意してください。

J2, J3は10PコネクタのPin9, 10から5V電源を供給する場合に短絡とします。基板のパッドに5Vを接続するよりも、10Pのリボンケーブルを介して電源を供給するほうがスマートな場合がありますので、活用すればいいでしょう(多くの場合では10PコネクタのPin9, 10は未使用となっています)。なお供給電源を3.3Vとする場合は上述のように、J1を短絡することで電圧レギュレータ(IC1)をバイパスすることができます。

(2) HDMI-LVDS-Rの場合

基板にはJ1~J6のジャンパーがあります。J1はLVDS受信IC用の電圧レギュレータ(IC2)のバイパス、J2はアイソレータIC用の電圧レギュレータ(IC1)のバイパス、J3はLVDS受信ICとアイソレータのGND共有化、J4はLVDS受信IC電源の供給元の選択、J5, 6は10Pコネクタからの電源供給になります。回路図を追えば、それぞれのジャンパーの接続方法がわかると思いますが、以下にいくつかのパターンでの接続を示します。

(i) アイソレータ(IC3)を使用する場合

この場合はLVDS受信IC(IC4)はHDMI(Pin18)からの電源で動作し、アイソレータは基板に供給する電源で動作させることでGNDを分離した個別給電になります。

<LVDS受信素子に関するジャンパー>

J1はHDMI(PIN18)からの供給電源が5Vの場合は開放(IC2実装)、3.3Vの場合は短絡(IC2は不要)。

J3はGND絶縁としますので開放。

J4はT(Terminal)側に設定し、HDMIからの電源供給を選択します。

<アイソレータ素子に関するジャンパー>

基板パッドからの電源供給が5Vの場合で、DAC側のロジック電圧が5Vの場合はJ2は短絡(IC1不要)、3.3Vの場合は短絡。

半田面のJ5, 6は10PコネクタのPin9, 10を活用したりボンケーブルからの電源供給の選択になります。J5, 6を短絡して電源を供給する場合はアイソレータにはレギュレータを介さず電源が加わりますのでレギュレータ(IC1)は必要ありません。

(ii) アイソレータ(IC3)を使用しない場合

特段アイソレータを使用する必要のない場合になります。まずIC3は実装不要ですが、IC3のピンパッドの2-15間、3-14間、4-13間、5-12間、6-11間、7-10間の6本を接続してください。1.27mmピッチではありますが、平行線での接続になるので難しくありません。電源の供給パターンに応じて①~③の場合があります。

①<基板パッドから5V電源を供給する場合>

J1は開放(IC2必要)。

J2はCN1の接続するDAC側回路が5Vロジックの場合は短絡(IC1不要)、3.3Vの場合は開放(IC1実装)とし

ます。通常は 3.3V ロジックが主流でしょうから IC1 を実装し J2 は開放になるでしょう。
 J3 は短絡 (GND は共有する)。
 J4 は D (DAC) 側とします (DAC 側から電源供給)。

②<J5 あるいは J6 を短絡して 10P コネクタから 3.3V 電源を供給する場合>
 10P コネクタの Pin9, 10 を利用して電源 3.3V を供給します。
 J1, J2, J3 はいずれも短絡とします (IC1, IC2 は実装不要)。
 J4 は D 側とします。J5, 6 はどちらかあるいは両方を短絡とします。

③<J5 あるいは J6 を短絡して 10P コネクタから 5V 電源を供給する場合>
 10P コネクタの Pin9, 10 を利用して電源 5V を供給します。なおアイソレータの出力側が 5V となりますので、DAC 側のロジックレベルが 5V で動作、あるいは 5V 入力を許容する場合に限ります。
 J1 は開放 (IC1 は実装必要)、J2 は短絡 (IC2 は実装不要)。
 J3 は短絡 (GND 共有)。J4 は D 側 (DAC 側)。J5, 6 はどちらかあるいは両方を短絡とします。

6. 部品表例

表 部品表 (HDMI-LVDS-T の場合)

品名	番号	規格	仕様	個数	備考
抵抗	Ra	チップ抵抗	51Ω	4	1608, 2012 サイズ
コンデンサ	C1, 2	チップセラミック	1uF	2	2012, 3216 サイズ
	Cp	チップセラミック	0.1uF	1	1608, 2012 サイズ
IC	IC1	LVDSドライバ	DS90LV047	1	S0-16
	IC2	電圧レギュレータ	NJM12888-3.3	1	SOT23
コネクタ	CN1	ピンヘッド	5x2	1	
	CN2	HDMI コネクタ Amphenol ICC	10029449-111RL F	1	
基板			HDMI-LVDS-T	1	

ハッチング部はキットのオプション設定

表 部品表 (HDMI-LVDS-R の場合)

品名	番号	規格	仕様	個数	備考
抵抗	Ra	チップ抵抗	51Ω	4	1608, 2012 サイズ
コンデンサ	C1, 2	チップセラミック	1uF	2	2012, 3216 サイズ
	Cp	チップセラミック	0.1uF	1	1608, 2012 サイズ
IC	IC1, 2	電圧レギュレータ	NJM12888-3.3	2	SOT23
	IC3	アイソレータ	Si8660B あるいは IS07760	1	S0-16 (Narrow/Wide)
	IC4	LVDSレシーバ	DS90LV048	1	S0-16
コネクタ	CN1	ピンヘッド	5x2	1	
	CN2	HDMI コネクタ Amphenol ICC	10029449-111RL F	1	
基板			HDMI-LVDS-T	1	

ハッチング部はキットのオプション設定。

7. 基板パターン

(1) シルク

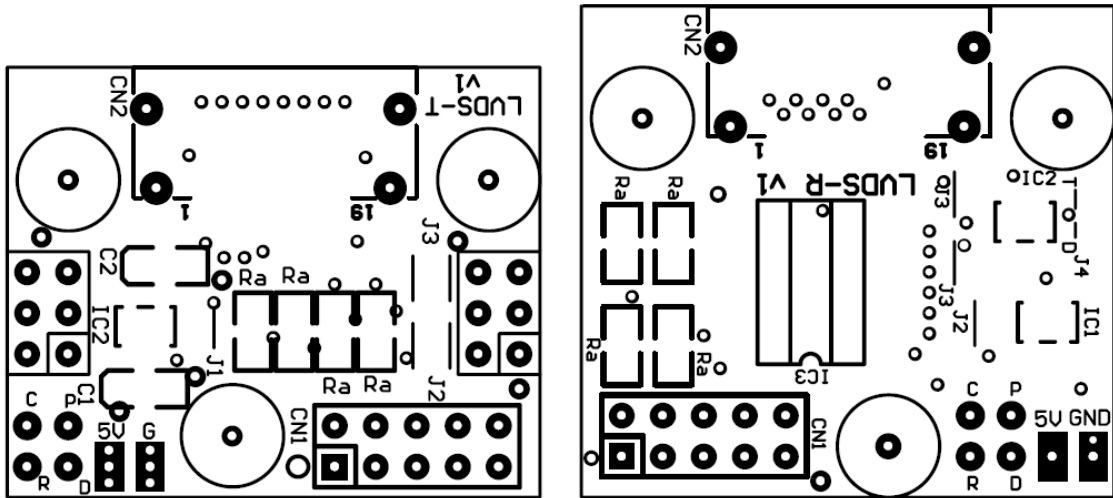


図 シルク(左 : HDMI-LVDS-T、右 : HDMI-LVDS-R)

(2) 配線パターン (部品面)

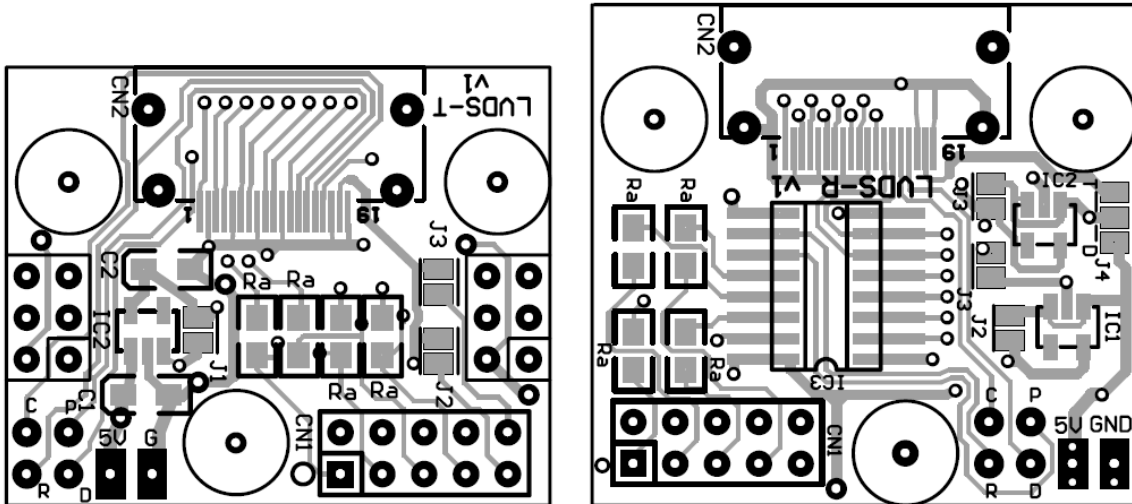


図 部品面パターン(左 : HDMI-LVDS-T、右 : HDMI-LVDS-R)

(3) 配線パターン (半田面 : 部品面より透視)

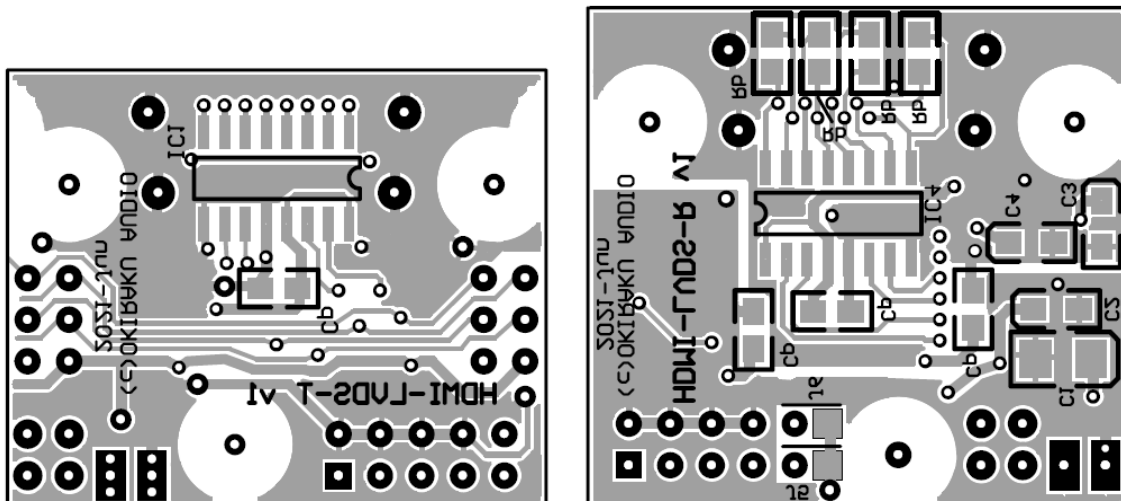


図 半田面パターン(左 : HDMI-LVDS-T、右 : HDMI-LVDS-R)

8. 基板寸法等

基板は HDMI-LVDS-T、HDMI-LVDS-R とも複数コネクタを同時に使うことを想定して 3 枚連結しています。とくに HDMI-LVDS-T については、分配器としても使えるように 3 枚の基板のデータ線を連結していますのでどれかの CN1 に信号を供給すれば 3 個の HDMI 出力を得ることができます。なお、リリースについては 3 枚連結したもののほかに、1 枚ずつ切り離れたものをリリースする予定です。

以下にそれぞれの寸法を記します。

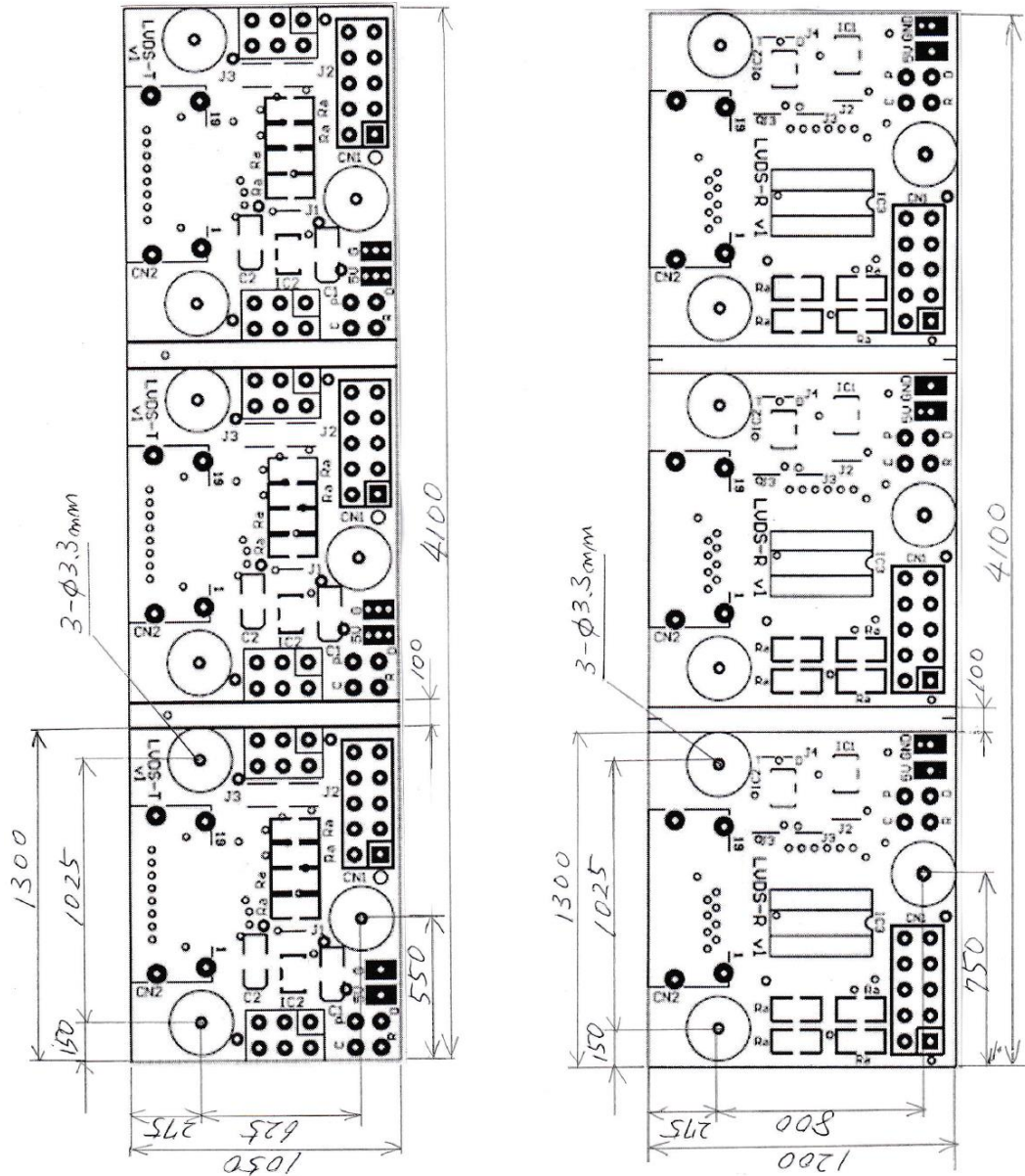


図 基板寸法 (右 : HDMI-LVDS-T、左 : HDMI-LVDS-R)

単位は指定ない場合は mil 表示。1000mil=25.4mm

9. 編集履歴

Revision	DATE	CONTENT
R1	2020. 7. 5	初版