

Renew ASRC 製作マニュアル

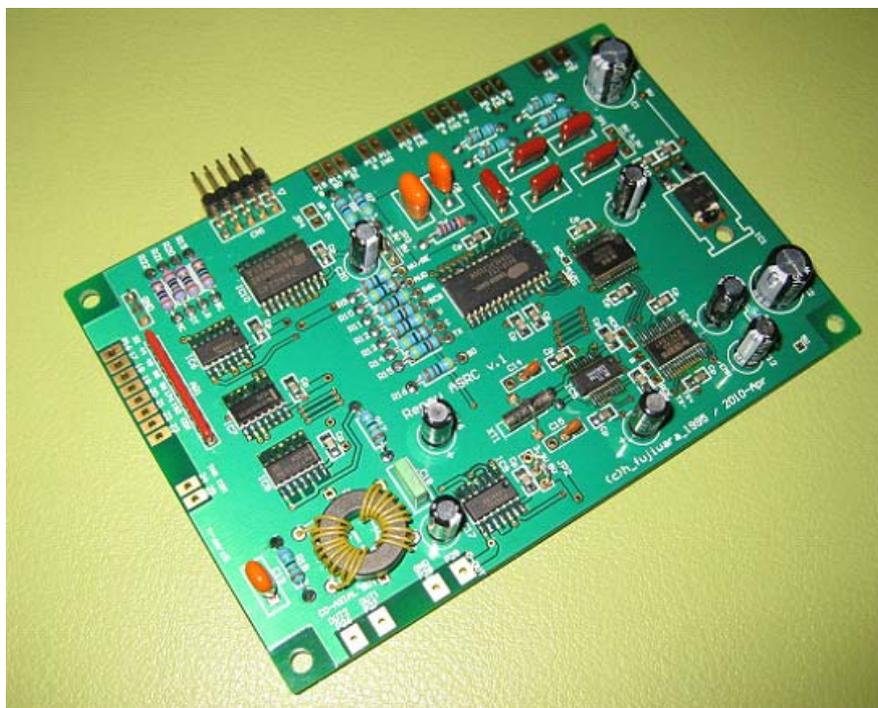
(SRC4192/4190 使用 サンプルレートコンバータ)

＜注意＞

本キットをつかって生じた感電、火災等の一切のトラブルについては、当方は責任を負いませんのでご了承ください。また、基板、回路図、マニュアル等の著作権は放棄していませんので、その一部あるいは全体を無断で第三者に対して使用することはできません。

1. はじめに

本基板はデジタルオーディオ信号のサンプルレート(周波数)を非同期で変換するためのものです。たとえばCDプレイヤーから出力される 44.1kHz の信号を 48kHz や 192kHz に変換(アップサンプリング)することが可能です。また、逆に 192kHz の信号を 44.1kHz などの低い周波数に変換することも可能になります。機器間で利用可能な周波数帯が異なるときに利用するのもいいですし、またオーディオのアクセサリとしても面白いと思います。また、DACに接続するための制御信号をコネクタ上に出していますので、各種のDAC基板の DAI(Digital Audio Interface)として用いることも可能です。



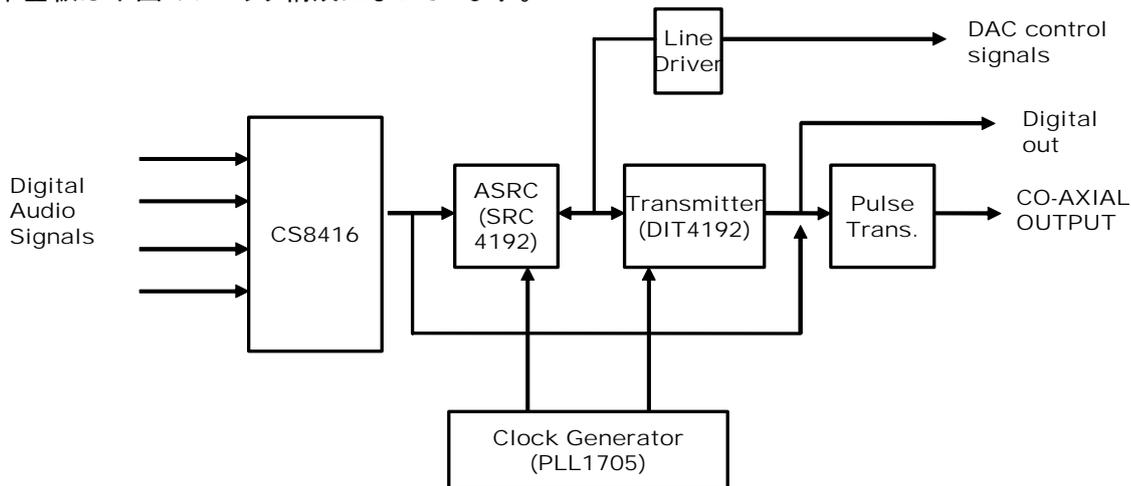
完成例

2. 主な仕様

- | | |
|------------------|--|
| (1) 機能 | : 非同期サンプルレートコンバータ
・入力周波数 32~192kHz
・出力周波数 32,44.1,48,88.2,96,176.4,192kHz
(入力信号のスルー出力機能有り。) |
| (2) 入力 | : 同軸入力 4ch(光入力も可能) |
| (3) 出力 | : (i) デジタル信号出力×1 (ii) 同軸(パルストランス)出力×1
(iii) DAC制御信号(DATA,BCK,LRCK,SCLK が 10p コネクタで出力) |
| (4) 利用可能 ASRC 素子 | : SRC4192 あるいは SRC4190(TI 社) |
| (5) 必要電源 | : 電源電圧5V 消費電流約 130mA(192kHz 動作時) |
| (6) 基板サイズ | : 4700×3200mil 119.4×81.3mm (FR4) |

3. ブロック図

本基板は下図のブロック構成になっています。



ブロック図

3. 基板端子、コネクタ、ジャンパー機能の説明

3-1. 基板端子

表 端子機能

No	機能	説明	
P1	+5V	5V 電源入力	
P2	GND		
P3	V	CH.3 同軸入力	入力端子
P4	IN3	(IN3 に信号を入力、Vは光入力モジュール用の電源出力)	
P5	GND	V 電圧は JP1 により 3.3V と 5V の切り替えが可能。	
P6	V	CH.2 同軸入力	
P7	IN2	(IN2 に信号を入力、Vは光入力モジュール用の電源出力)	
P8	GND	V 電圧は JP1 により 3.3V と 5V の切り替えが可能。	
P9	IN1	CH.1 同軸入力	
P10	GND	(IN1 に信号を入力)	
P11	IN0	CH.0 同軸入力	
P12	GND	(IN0 に信号を入力)	
P13	S1	入力切り替え	チャンネルとの対比は次表参照。
P14	S0		
P15	GND		
P16	32kHz	サンプリング周波数切り替え	選択したい周波数の PIN(P16~22)とCOM(P23)を接続。 未選択の場合は 48kHz となる。
P17	44.1kHz		
P18	48kHz		
P19	88.2kHz		
P20	96kHz		
P21	176.4kHz		
P22	192kHz		
P23	COM		
P24	THR	スルー出力選択	THR-COM 間を接続すると、入力信号がスルー出力される。
P25	COM		
P26	OUT2	(-側) パルストランス同軸信号出力	(+)側
P27	OUT1		
P28	GND	デジタル信号出力	(D-OUT: 信号出力、GND: 信号 GND)
P29	D-OUT		

表 入力 ch 切り替え

S1(P13)	S0(P14)	選択チャンネル
GND(L)	GND(L)	0
GND(L)	OPEN(H)	1
OPEN(H)	GND(L)	2
OPEN(H)	OPEN(H)	3

(*)S0,S1 はプルアップされているので、未接続の場合は ch.3 が選択される。

3-2. コネクタ端子

本 DAC 基板の制御信号は CN1 より出力されます。

表.CN1 出力端子

Pin	機能	説明	Pin	機能	説明
1	DATA	データ(*2)	2	GND	
3	LRCK	ワード信号(*2)	4	GND	
5	BCK	ビットクロック(*2)	6	GND	
7	SCK	システムクロック(*2)	8	GND	
9	(NC)	未使用(*1)	10	(NC)	未使用(*1)

(*1)Pin9,10 は共通接続され、JP4 のHP側に接続されている。

JP4 の HP-5V 間を接続すれば、CN1 の P9,P10 に5V 電源を供給できます。

(*2)制御信号の電圧レベルはJP3により選択します。

3-3. ジャンパ

(1)JP1

端子P3, P6の電圧選択(光モジュールに合わせて電圧を選択します)。

表 JP1設定

5V	端子P3, P6の電圧を 5V に設定する。
3. 3V	端子P3, P6の電圧を 3.3V に設定する。

(*)既定値は未接続です。

(2)JP2

IC9に供給する電圧を設定します。IC9 はデジタル出力(P29,D-OUT)のドライブICですので、設定電圧での出力信号電圧が得られます。D-OUT の接続先が 3.3V 限定ロジックの場合には 3.3V を選択しますが、それ以外は5V側を選択します。JP2は未接続ですので、必ずどちらかに接続してください。一般には5Vを推奨します。JP2を接続しないと、パルストランスの駆動素子(IC8)へ内部信号が伝送されないため、出力が得られません。

表 JP2 設定

5V	IC9 を 5V で動作させる(推奨)。
3. 3V	IC9 を 3.3V で動作させる。

(3)JP3

CN1 に出力されるDAC用の制御信号の電圧を設定します。これは制御信号のバッファであるIC10(74AC245)の電源電圧を設定します。受け側の DAC 素子が 3.3V 限定ロジックの場合には 3.3V を選択しますが、それ以外は5V側を選択します。JP3 は未接続ですので、必ずどちらかに接続してください。一般には5Vを推奨します。

表 JP3設定

5V	CN1 の制御線出力電圧を 5V に設定(推奨)
3.3V	CN1 の制御線出力電圧を 3.3V に設定

(4)JP4

接続することにより、CN1 の P9,10 に内部の5V電源と接続されます。本基板から外部に CN1 を通して電源を供給する場合、あるいは外部から CN1 を通して本基板に電源を供給する場合につかいます。

4. 部品表

標準的な部品リストを下記に示します。とくに電解コンデンサの容量は変動しても問題ないでしょう(ただし C1 2はリセット時定数なので 47uF 程度を推奨します)

表 部品表

品名	番号	規格	仕様	個数	
抵抗	R1-4	炭素被膜(1/4W)	75Ω	4	
	R5	炭素被膜(1/4W)	4.7kΩ	1	リセットタイミング定数用
	R6	金属被膜(1/4W)	3kΩ	1	PLL フィルター
	R7-16	炭素被膜(1/4W)	47kΩ	10	
	R17	炭素被膜(1/4W)	75Ω	1	同軸出力電圧が高くなりすぎる場合は200Ω程度に変更。
	R18	炭素被膜(1/4W)	75Ω	1	
	R19-22	炭素被膜(1/4W)	22Ω	4	ダンピング抵抗
	AR1	集合抵抗8素子	10~100kΩ	1	プルアップ用
コンデンサ	C1,2	電解コンデンサ	100uF/16V	2	容量は 100~1000uF 程度
	C3-7	フィルムコンデンサ	0.01uF	5	
	C8	フィルムコンデンサ	1000pF	1	PLL フィルター用
	C9	フィルムコンデンサ	0.022uF	1	PLL フィルター用
	C10-13	電解コンデンサ	47uF/16V	4	
	C14,15	セラミックコンデンサ	22p	2	
	C16,17	電解コンデンサ	47uF/16V	2	
	C18	フィルムコンデンサ	0.1uF	1	
	C19	フィルムコンデンサ	1000pF	1	
	C20	電解コンデンサ	47uF/16V	1	
	Cp	チップセラミックコンデンサ	0.1uF/25V	18	2012 サイズ
IC	IC1	3端子レギュレータ	3.3V	1	78N と同じピン配置
	IC2	DAI	CS8416	1	SOIC-28(シーラスロジック社)
	IC3	ASRC	SRC4192	1	TSSOP-28(TI 社)
	IC4	トランスミッター	DIT4192	1	TSSOP-28(TI 社)
	IC5	PLL	PLL1705	1	TSSOP-20(TI 社)
	IC6	ロジックIC	74AC00	1	74HC00 でも可
	IC7	ロジックIC	74HC20	1	
	IC8	ロジックIC	74HCU04	1	
	IC9	ロジックIC	74AC00	1	
	IC10	ロジックIC	74AC245	1	ラインドライバー
水晶	XT1	水晶振動子	27MHz	1	シリンダータイプ
トランス	T1	パルストランス		1	フェライトコアに 10 回巻き程度

(*)T1(パルストランス)について

T1 はフェライトコアに1、2次側とも8~10T 程度のコイルを巻いたものを使用します。インダクターをばらして使うのが簡単な方法です。下図を参照してください。



図 インダクターの外観

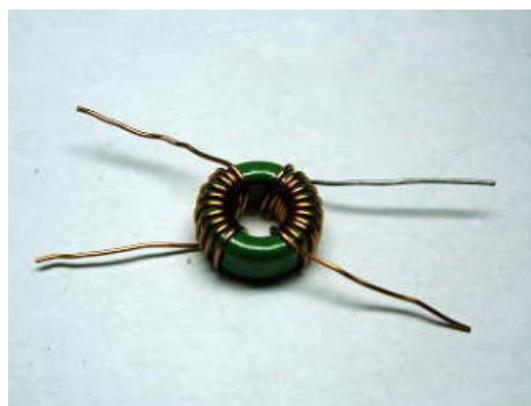


図 コイルをほぐして1次、2次側をつくる。

5. 接続方法

5-1. 接続方法

各端子の接続概要を下図に示します。周波数の切り替えは P16~P23 を用います。P23 を COM 端子として、P16~P22 に切り替えると目的の周波数に選択できます。なお、P16~P22 に COM 端子を未接続とした場合には 48kHz が選択されます。

なお、P16~P22 は複数個 COM に接続しないでください(動作周波数が確定できない為)。

本基板を DAI として動作させ、他の DAC を接続させるには CN1 を使用します。なお、CN1 を使用する場合 THR 機能(入力信号をサンプル周波数の変換をせずにダイレクトに出力する)は使用できません。

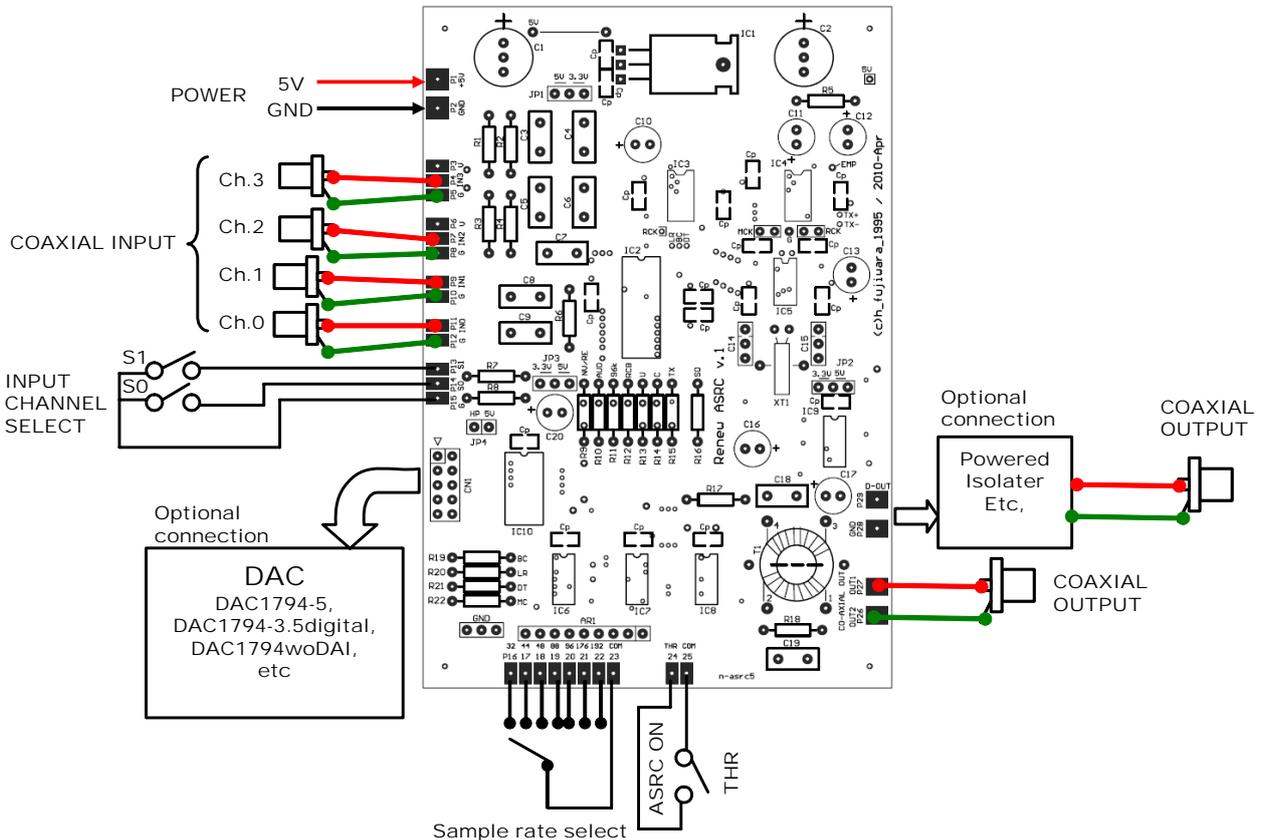


図 接続例。

5-2. 入力に光りモジュールを用いる場合の注意事項

CH.2, CH.3 は光モジュールが接続し易いように、電源端子(P3, P6)を設けています。P3, P6 の電圧は JP1 により設定します。なお、光モジュールの信号を入力する場合は、CH.3, CH.2 のそれぞれの終端抵抗である R1, R2 (75Ω) は取り外してください。あるいは、10~100kΩ 程度の抵抗に取り替えれば隣接する信号の誘導信号の影響が抑制できると思います。

5-3. 必要最低限の接続例(同軸入力1ch、同軸出力1chとする場合)

同軸入力1ch分のみ使用する場合は ch.3 を入力として、入力選択(P13~P15)は未接続にするのが簡単です。THR機能も未使用でもかまいません(ただし、常にASRCが動作している状態)。

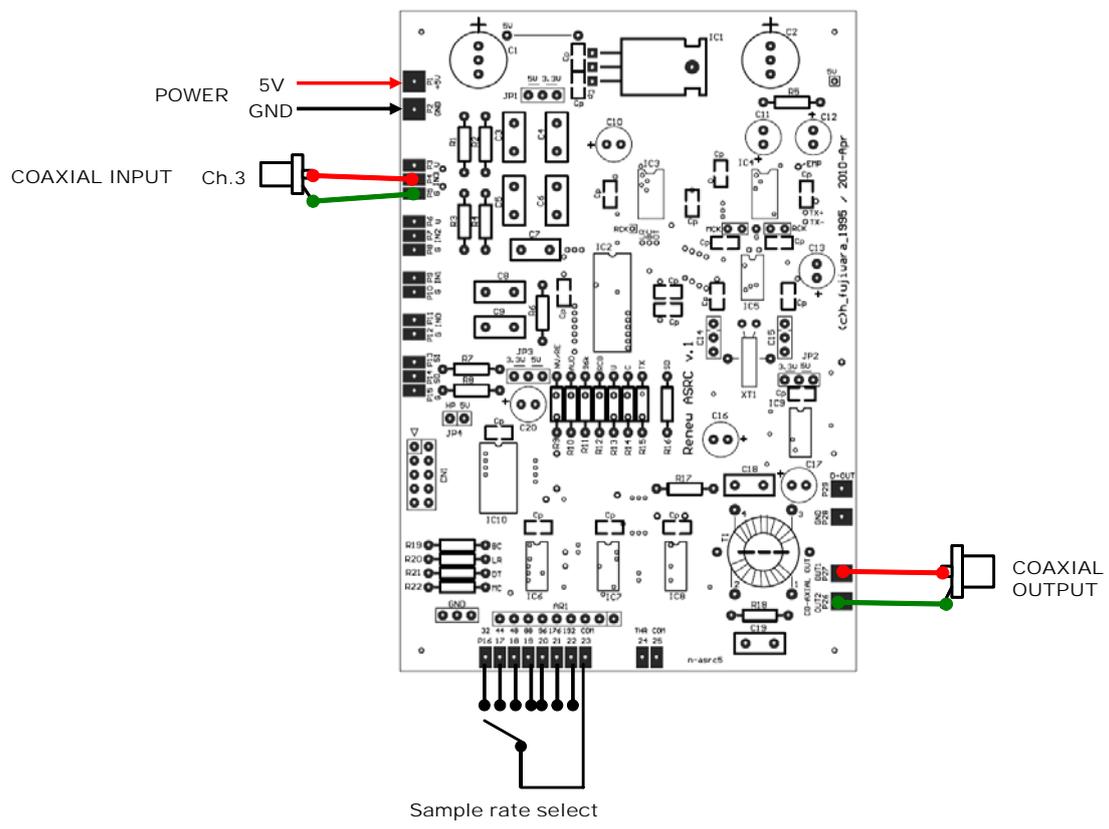
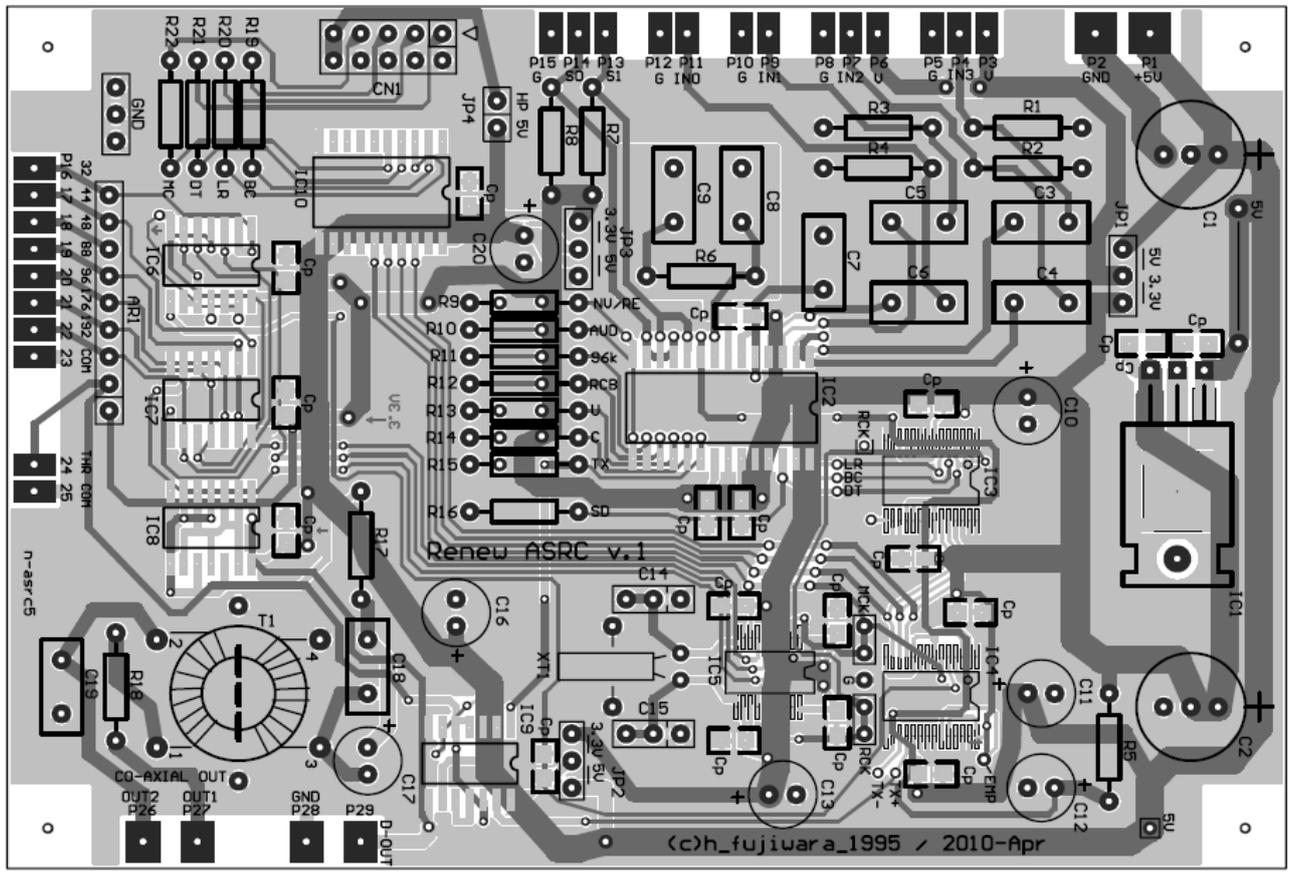


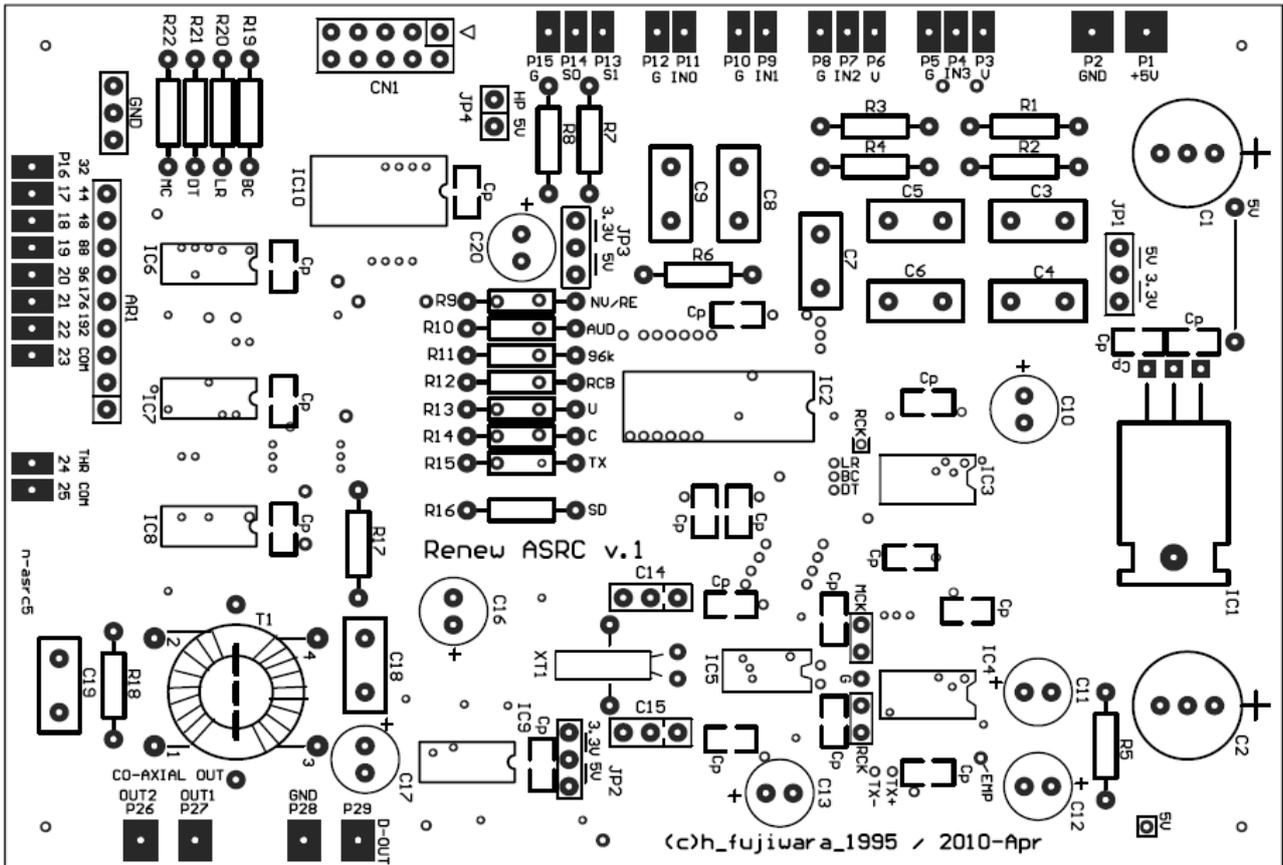
図 接続例(簡易接続)。

6. 基板パターン

(i) 配線パターン+シルク



(ii)シルク



7. 編集記録

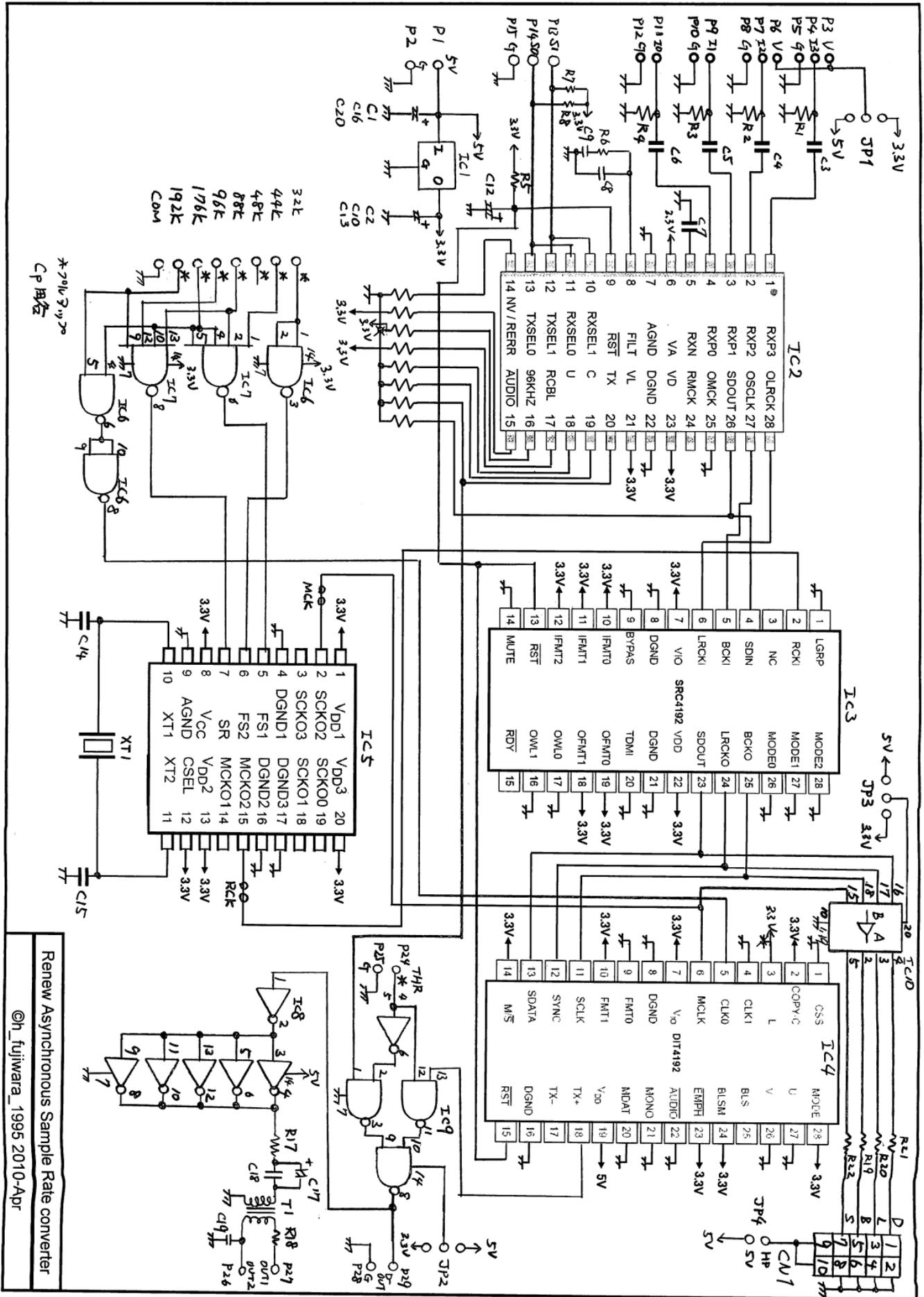
2010.5.2 R1

2010.5.26 R2 AR1 抜け修正

2010.7.18 部品表R1-R4間違い 75kΩ→75Ω

(回路図は次項)

8. 回路図



Renew Asynchronous Sample Rate converter

@h_fujiwara_1995 2010-Apr