

Renew Simple R-2R ラダーDAC 基板

Renew Simple R-2R Ladder DAC

製作マニュアル

<注意>

本キットをつかって生じた感電、火災等の一切のトラブルについては、当方は責任を負いませんのでご了承ください。また、基板、回路図、マニュアル等の著作権は放棄していませんので、その一部あるいは全体を無断で第三者に対して使用することはできません。

1. はじめに

本基板はシンプルなR-2Rラダーで構成したDAコンバータになります。R-2Rで出力電圧精度を高めるには、用いる抵抗の精度ならびに抵抗に電圧を与える駆動源の内部抵抗の低減が重要になります。本基板では抵抗には通常の抵抗素子だけでなく高精度な薄膜表面実装抵抗も取り付け可能なパターンにしています。また内部抵抗の低い74AC574をロジックICに用いています。

本基板のようにディスクリートで構成したR-2Rでは、市販のDAC素子に比べるとスペック的には劣ると思いますが、きわめてシンプルなDACの音色はどういったものになるのか、試してみるのも面白いと思います。

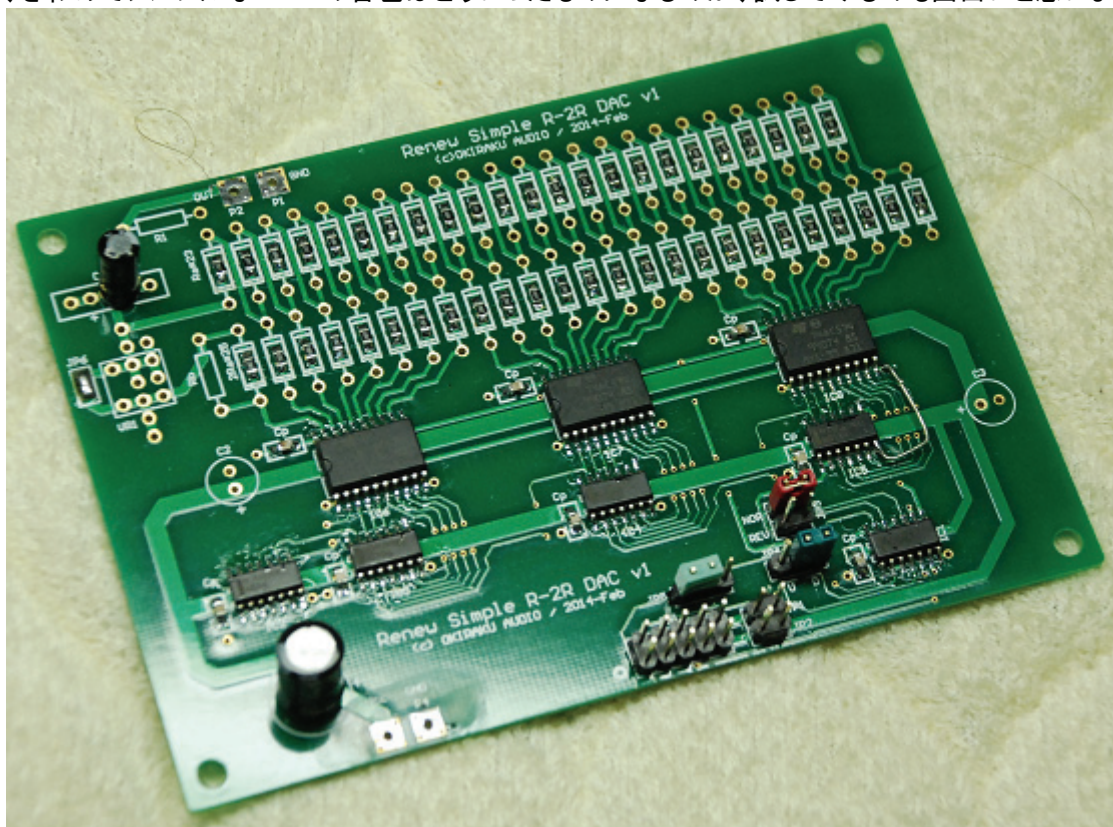


図 完成例

2. 機能&仕様

表 主な仕様

機能	24Bit R-2R ラダー型 DAC
特徴	表面実装高精度抵抗を搭載可能なパターン
必要電圧	+3.3 ~ 5V
基板	F R 4、寸法 81.28mm×119.38mm、70um 銅箔厚、金フラッシュ

3. 基板端子機能

3-1. 基板端子

表 端子機能

No	機能	説明
P1	GND	信号出力(GND)
P2	OUT	信号出力(+)
P3	Vcc	電源入力 +3.3 ~ +5V
P4	GND	(入力電圧は外部入力ロジック電圧を下回らないこと)。

3-2. 入力コネクタ

(1)CN1

CN1 は DAC の制御信号線の入力コネクタになります。DAI(Digital Audio Interface)や DF(Digital Filter)の出力を接続します。使用する DAI は SimpleDAI for CS8416,メモリーバッファ DAI,また DF であれば New DAI for DF1706,データ変換基板 forDAC1241-2 などが使用可能です。いずれも右詰 24Bit フォーマットのものであれば接続可能です。

表 CN1 端子機能

PIN	機能	説明	PIN	機能	説明
1	DATA-A	データ入力 A	2	GND	GND:信号リターン
3	WCK	ワードクロック入力	4	GND	GND:信号リターン
5	BCK	ビットクロック入力	6	GND	GND:信号リターン
7	DATA-B	データ入力 B	8	GND	GND:信号リターン
9	V(*1)	外部電源受供給端子	10	V(*1)	外部電源受供給端子

(*1)Pin9,10 はそれぞれ JP2,JP1 を接続することにより基板内部のロジック電源 (Vcc)と接続されます。

3-3. ジャンパー(JP1~5)

(1)JP1,2

JP1,2 は基板内部のロジック電源(Vcc)と CN1 との接続用ジャンパー端子です。

表 JP1の設定

接続	CN1 の Pin10 を基板内のロジック電源 (Vcc)に接続する。
開放	CN1 の Pin10 を基板内のロジック電源 (Vcc)に接続しない。

表 JP2の設定

接続	CN1 の Pin9 を基板内のロジック電源 (Vcc)に接続する。
開放	CN1 の Pin9 を基板内のロジック電源 (Vcc)に接続しない。

(2)JP3

JP3は入力データの反転、非反転を設定します。通常は非反転側を選択します。反転出力は、たとえば本基板を2枚用いて差動出力を得る場合などにつかいます。

表 JP3の設定

Nor (通常設定)	非反転データを使用
Rev	反転データを使用。

(3)JP4

JP3はワードクロック信号の立ち上がり、あるいは立ち下がりのどちらでデータをラッチするかを決定します。すなわち CS8416 などの DAI 信号を直接入力する場合は、この選択によりステレオにおける左あるいは右チャンネルの設定をします。なおDF1706などのデジタルフィルター出力(NewDAIのCN2,3)を接続する場合はデータラッチは立ち下がりのみですので、JP4は常に(D)を選択します。またデータ変換基板 forDAC1241-2 使用時もDを選択します。

表 JP4の設定(DAI 直接出力を入力する場合)

D	左チャンネルを選択	Renew Simple DAI for CS8416(CN1)
U	右チャンネルを選択。	Renew FFASRC for SRC4392(CN3) メモリバッファ DAI(CN1)、 NewDAI for DF1706(CN1) など

表 JP4の設定(DF 出力を入力する場合)

(例) NewDAI for DF1706 の CN2、CN3 を接続する場合

D のみ選択可 (U は選択不可)	NewDAI の CN2 側は右チャンネル
	NewDAI の CN3 側は左チャンネル

上記については、フォーマットの信号を見ればよくわかるとおもいます。DAI 信号のデータはL, Rが交互に出力されるため、ワードクロック信号の立ち上がり、あるいは立下りでLRを区別していますが、DF出力には、LあるいはRのどちらかのデータしかなく、ワードクロックは立下りでデータラッチとなっています。

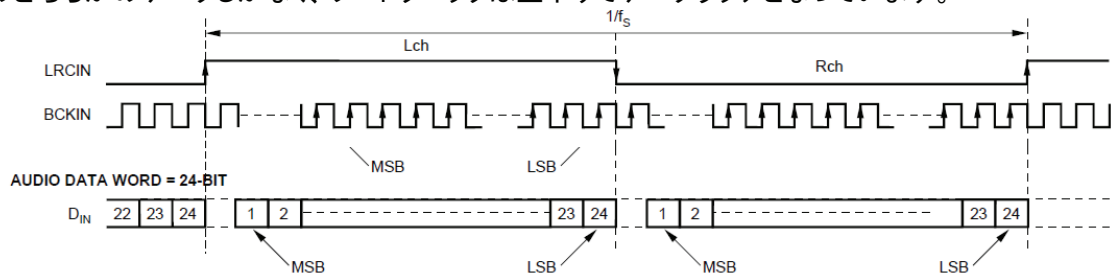


図 DAI(右詰 24Bit)信号

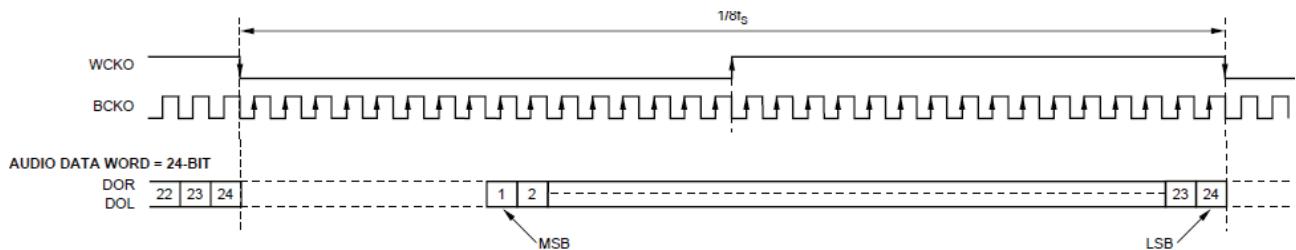


図 DF信号 (DF1706)

(4)JP5

JP5は CN1のデータ信号を Pin1 (DATA-A)から取り出すか、Pin7(DATA-B)から取り出すかを選択します。通常は Pin1(DATA-A)を選択します。

表 JP5の設定

A	データ信号を CN1 の Pin1 から取り出し。
B	データ信号を CN1 の Pin7 から取り出し。

(5)JP6

JP6は VR1 を短絡させるために用います。十分に高精度な抵抗を R-2R 部に用いる場合は MSB エラーの調整が不要ですので、JP6 を短絡させて使用します。MSB エラーの調整をする場合は Rb と VR1を実装し、JP6 は開放とします。

表 JP6の設定

短絡	VR1未使用時
開放	VR1使用時

4. 部品表など

(1)部品表

表 部品表(例)

品名	番号	規格	仕様	個数	
抵抗	R1	金属皮膜(1/4W)	1M Ω	—	不要
R-2R ラダー 部抵抗	Ra	高精度抵抗	5k Ω (10k Ω 並列)	23 (46)	R-2R ラダー部抵抗
	2Ra	高精度抵抗	10k Ω	25	R-2R ラダー部抵抗
	Rb	—	—	—	通常は実装不用
	VR1	多回転式	100 Ω	—	通常は実装不用
コンデンサ	C1	電解コンデンサ	220 μ F/16V	1	
	C2	電解コンデンサ	47 μ F/25V	1	バイポーラ推奨
	Cp	チップコンデンサ	0.1 μ F	8	2012 サイズ
IC	IC1,2	ロジック IC	7404	2	ACタイプ
	IC3-5	ロジック IC	74164	3	HCタイプ
	IC6-8	ロジック IC	74574	3	AC タイプ

(2)R-2R 抵抗について

本基板での使用する R-2R ラダー部の抵抗は表面実装部品(2012 サイズ)を使用することを基本としています。通常の同軸タイプの抵抗素子も使えます。このとき、R-2R の抵抗値は E24 系列を使用する場合、下記の組み合わせが考えられます。

(a)通常の抵抗素子を使う場合

概ね 10k Ω 前後の値で使用します。

表 抵抗値の組み合わせ例(E24 系列の場合)

Ra	7.5k Ω	10k Ω
2Ra	15k Ω	20k Ω

(b)表面実装抵抗素子をつかう場合

本基板では 2012 サイズの抵抗を使えるパターンになっています。また、抵抗の種類を1つにするために抵抗を並列接続して 1/2R として使っています。この並列用の抵抗は基板の半田面に実装パターンがあります。同一抵抗値のみで構成する場合は裏面の抵抗も忘れずに実装ください。

(3)MSB 抵抗値の調整方法

高精度抵抗を使用した場合、あえて MSB の抵抗値の誤差をトリミングする必要は無いと思われませんが、さらに高精度化を目指す場合は Rb、VR1 を実装して調整すればいいでしょう。下図はその一例で、Rb に 2.2M Ω を並列に取り付けて、VR1 は 100 Ω の多回転抵抗をとりつけます。このようにすれば 9.95k Ω ~ 10.05k Ω の範囲(1%)で調整することができます。Rb を 20M Ω 、VR1 を 10 Ω にすれば 9.995k Ω ~ 10.005k Ω の範囲で調整(0.1%)することができます。

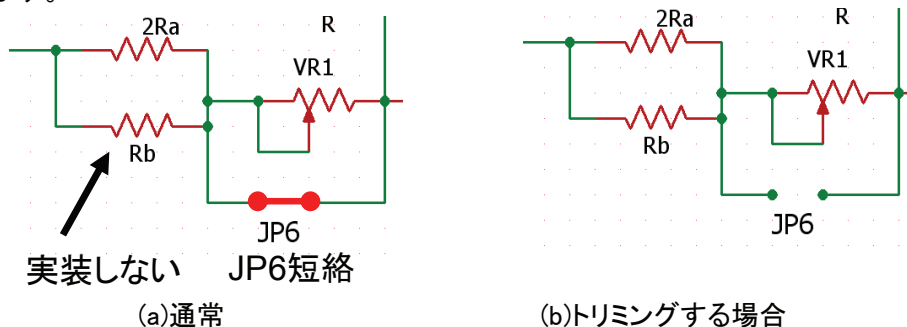


図 R-2R ラダーの MSB 抵抗の実装例

5. 接続方法

(1)DAI 出力を接続する場合。

CS8416,DIR9001,FFASRC などの DAI の出力(PCMフォーマット)を接続する場合はフォーマットの設定を必ず

右詰 24Bit に設定して接続します。1つの出力コネクタから2枚の本基板に接続しますので、接続ケーブルはバス状にして接続します。

表 DAI との接続例

ソース		→	本基板 (CN1 に接続)
Renew Simple DAI for DF1706 FMT1=FMT0=L	CN1		
Renew FFASRC for SRC4392 Right Justified, 24Bit	CN3		

本基板 (CN1 に接続)	
・右チャンネル用 (JP3=Nor)、JP4=U、JP5=A	
・左チャンネル用 (JP3=Nor)、JP4=D、JP5=A	

(2)DF(デジタルフィルター)出力を接続する場合。

NewDAI for DF1706、データ変換基板 for DAC1241-2 などと接続する場合の設定

ソース		→	本基板 (CN1 に接続)
New DAI for DF1706	左: CN3 右: CN2		
DFC1241 データ変換基板 for FN1241-2	左: CN3 右: CN2		

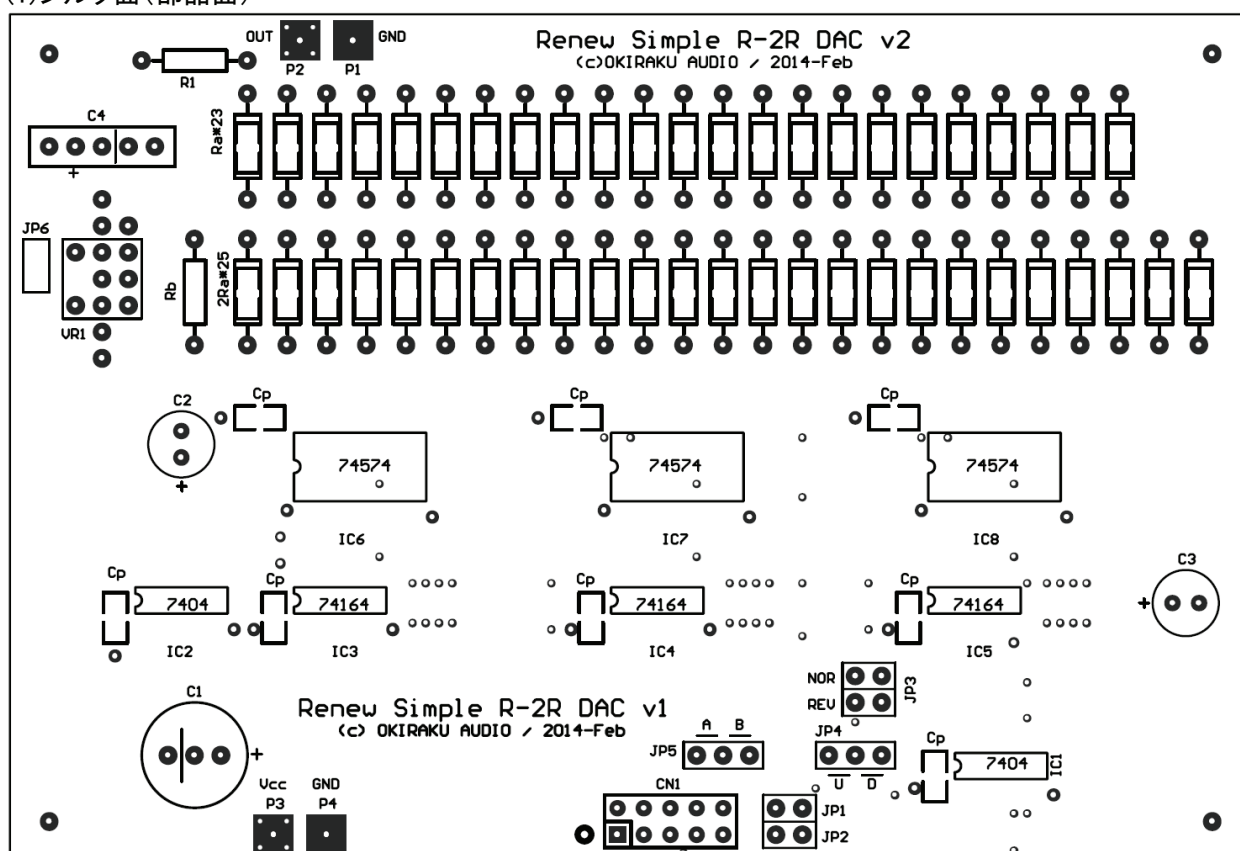
本基板 (CN1 に接続)	
・右チャンネル用 (JP3=Nor)、JP4=D、JP5=A	
・左チャンネル用 (JP3=Nor)、JP4=D、JP5=A	

6. 調整方法

VR1(使用する場合)の調整方法は、実際に音楽をならして聴感上でもっとも望ましい状態に調整ください。

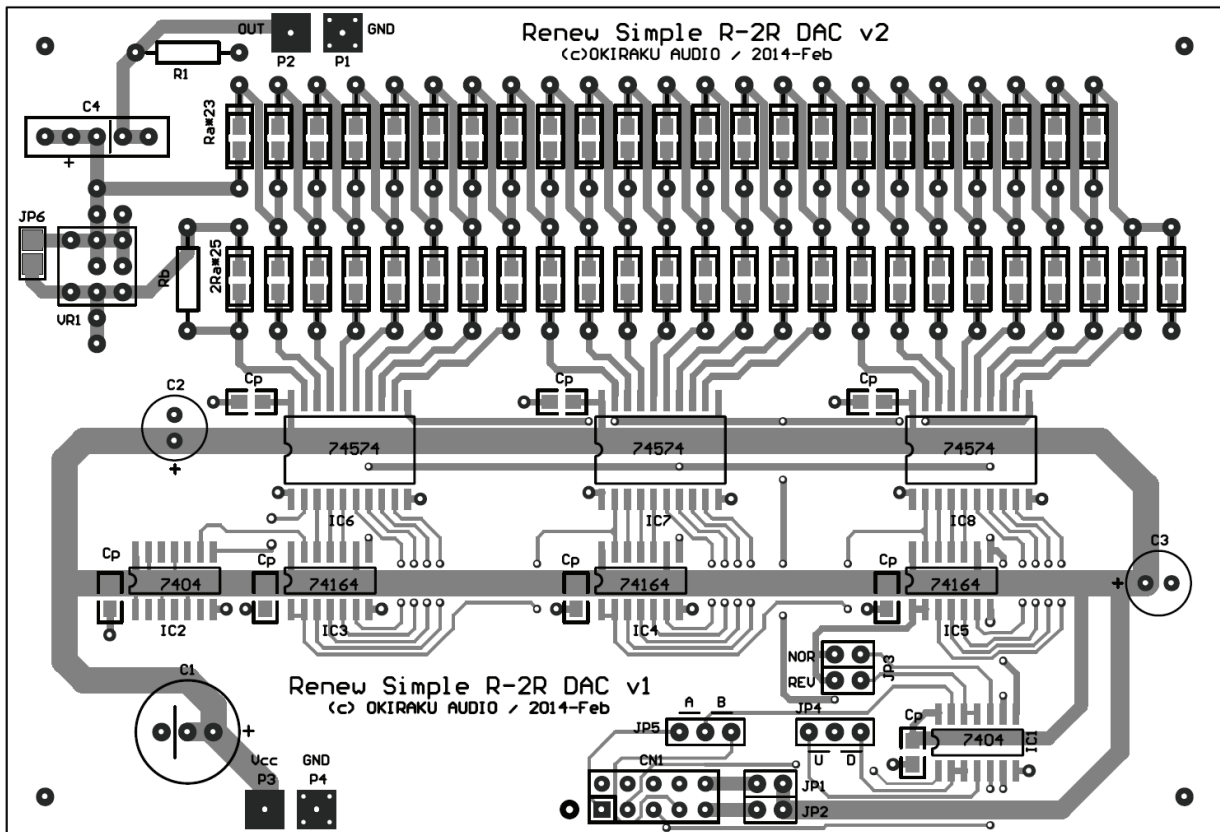
7. 基板パターン

(1)シルク面(部品面)

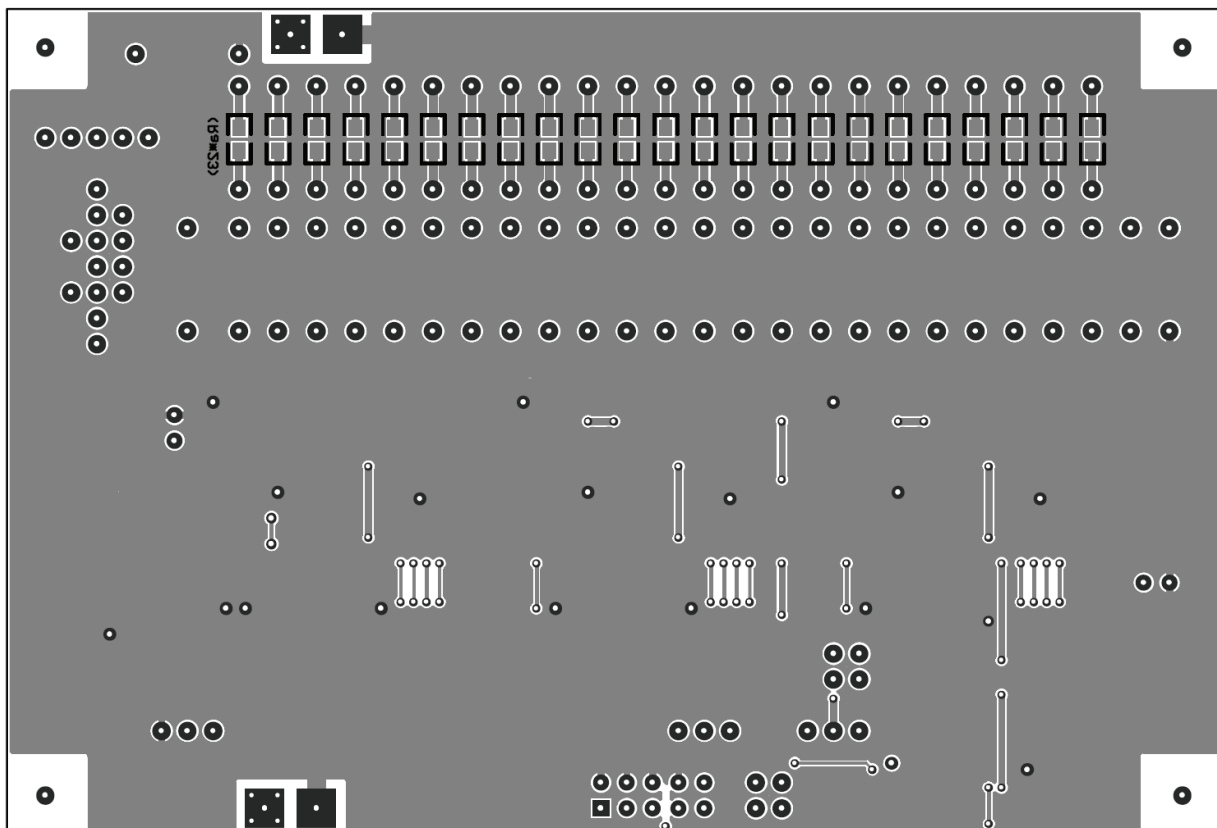


(注:バージョン情報が2箇所記載されていますが、基板上側のものが正しい表示になります)。

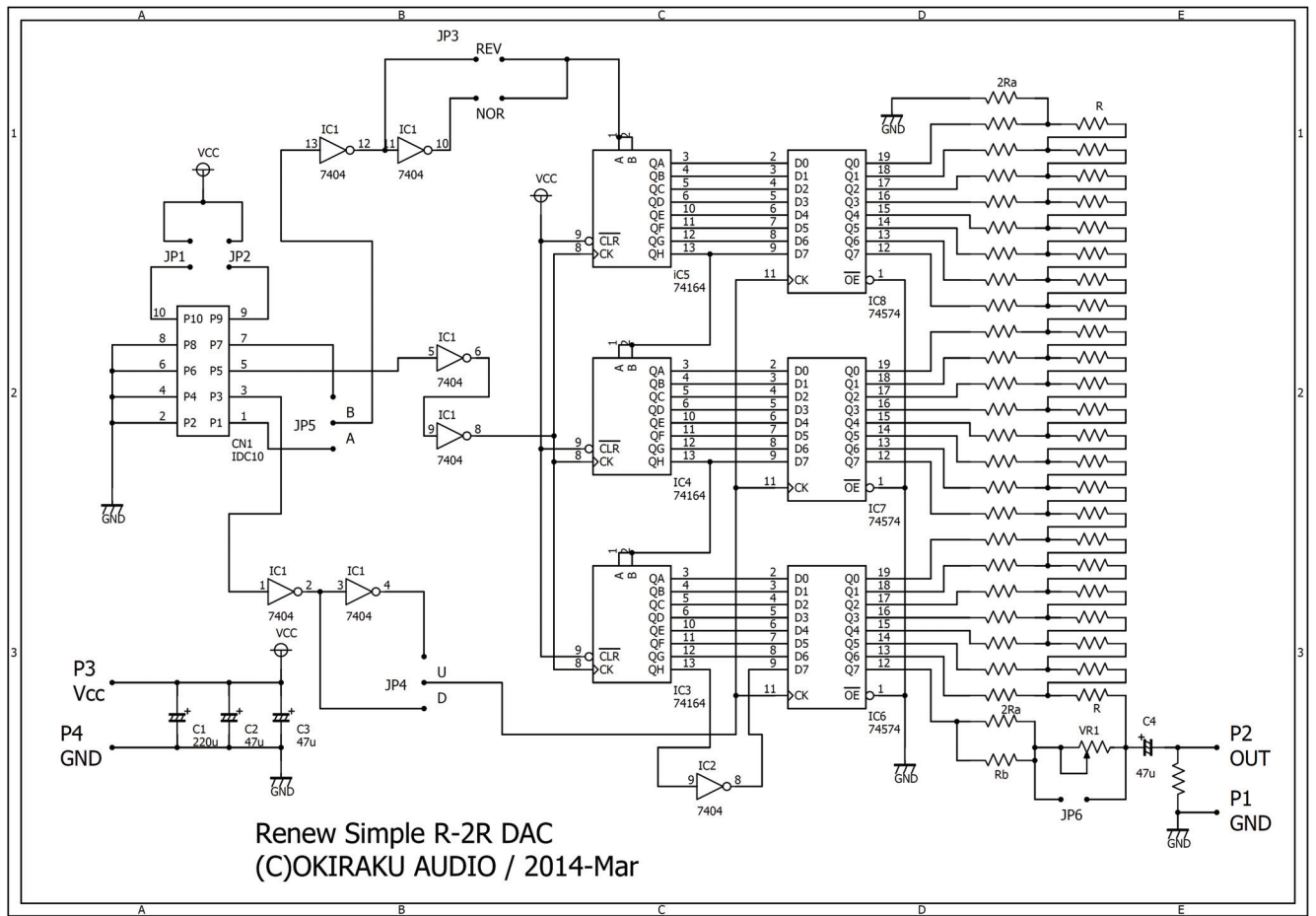
(2)配線パターン(部品面)



(3)配線パターン(半田面)



8. 回路図



9. 編集履歴

R1 2014.3.30