

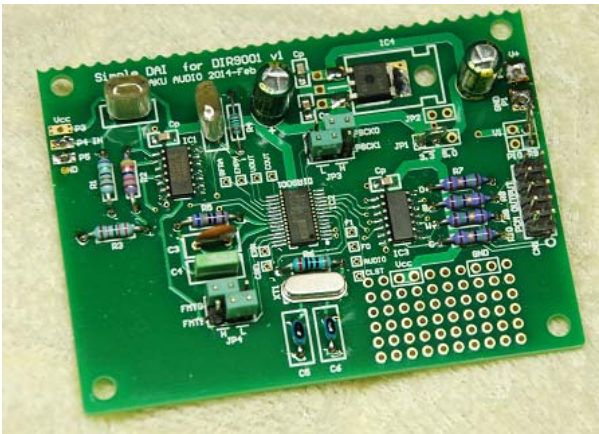
シンプル DAI for DIR9001 / for WM8805
Simple DAI for DIR9001 / Simple DAI for WM8805
共通製作マニュアル

<注意>

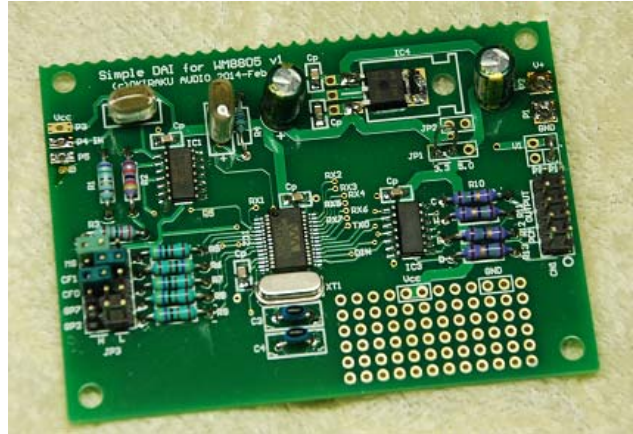
本キットをつかって生じた感電、火災等の一切のトラブルについては、当方は責任を負いませんのでご了承ください。また、基板、回路図、マニュアル等の著作権は放棄していませんので、その一部あるいは全体を無断で第三者に対して使用することはできません。

1. はじめに

本基板は SPDIF 信号を受信して PCM 信号に変換する DAI (Digital Audio Interface) 基板です。機能は入力 1 系統とシンプルにして小型化を図りました。使用する DAI は TI 社の DIR9001 ならびに Wolfson 社の WM8805 の 2 種類の基板を用意しました。本マニュアルはそれら 2 種の共通になっています。それぞれの DAI 素子の特徴に応じた使い方が楽しめます。



Simple DAI for DIR9001



Simple DAI for WM8805

完成例

2. 機能&仕様

表 主な仕様

入力	・ SPDIF(同軸) 1 系統
出力	・ PCM フォーマット 1 系統 (74125 によるバッファ有り)
機能	DIR9001 版 ・ 入力周波数 32~96kHz ・ 出力フォーマット、システムクロック周波数変更可 WM8805 版 ・ ハードウェアモードで使用 ・ 入力周波数 32~192kHz(ただしロック不可な周波数も有) ・ 出力フォーマット変更可
必要電源	+3.3 あるいは 5V
基板	FR4、寸法 70um 銅箔厚、金フラッシュ 寸法 : 81.3mm × 59.7mm

3. 機能、コネクタ、ジャンパー機能

3-1. 基板端子

表 基板端子機能 (DIR9001, WM8805 版共通)

No	機能	説明	備考
P1	GND	電源 GND	
P2	V+	電源 V+	3.3 あるいは 5V を供給
P3	Vcc	Vcc	基板内部の 3.3V に接続
P4	IN	SPDIF 入力	信号入力
P5	GND	信号 GND	

3-2. 出力コネクタ

(1) CN1

CN1 は PCM 信号の出力コネクタになります。信号レベルは JP1 により設定しますので、JP1 は 3.3 あるいは 5.0V の必ずどちらかに接続する必要があります。通常は 3.3 に接続すればいいでしょう。

表 CN1 端子機能 (PCM 出力, DIR9001, WM8805 版共通)

PIN	機能	説明	PIN	機能	説明
1	DATA	データ入力	2	GND	GND: 信号リターン
3	LRCLK	ワードクロック	4	GND	GND: 信号リターン
5	BCLK	ビットクロック	6	GND	GND: 信号リターン
7	SCLK	システムクロック	8	GND	GND: 信号リターン
9	N.C	(*1)	10	N.C	(*1)

(*1) P9, 10 についてはコネクタの直近に基板内 Vcc (3.3V) と接続し易いようにジャンパーパッド有り。

3-3.

(1) JP1 (DIR9001, WM8805 版共通)

JP1 は PCM 出力信号のロジックレベルを設定します。これは PCM 信号のバッファーに使用している 74AC125 の電源電圧を決定しているため、JP1 は必ず設定する必要があります。通常は 3.3 に接続すればいいでしょう。なお、5V に設定する場合は、本基板への供給電圧は必ず 5V にする必要があります。

表 JP1 の設定 (DIR9001, WM8805 版共通)

ジャンパ	説明
3.3	PCM ロジックレベルを 3.3V に設定 (推奨)
5.0	PCM ロジックレベルを 5.0V に設定

(2) JP2 (DIR9001, WM8805 版共通)

JP2 は基板内の電源 5V ラインと電源 3.3V ラインのジャンパになります。すなわち本基板を 3.3V のみで動作させる場合には、3.3V の電圧レギュレータである IC4 は実装しません。この場合、電圧レギュレータの入出力は短絡させる必要があるため、JP2 はその役割を持っています。

表 JP2 の設定 (DIR9001, WM8805 版共通)

ジャンパ	説明
開放	電源電圧を 5V で使用する場合 (電圧レギュレータ IC4 有りの場合)
短絡	電源電圧を 3.3V で使用する場合 (電圧レギュレータ IC4 は実装しません)

(3) JP3, 4 (DIR9001 版)

DIR9001 版の JP3, 4 は PCM 出力のシステムクロック周波数、フォーマットを変更します。JP3, 4 は受け側の DAC のフォーマットに合わせる必要がありますが、JP3 については 256fs の設定が一般的です。

表 JP3 の設定 (DIR9001 版) システムクロック

PSCK1	PSCK0	設定 (システムクロック周波数)
L	L	128fs
L	H	256fs
H	L	384fs
H	H	512fs

表 JP4 の設定 (DIR9001 版) PCM フォーマット

FMT1	FMT0	設定 (出力フォーマット)
L	L	右詰 16Bit, Right-justified 16Bit
L	H	右詰 24Bit, Right-justified 24Bit
H	L	左詰 24Bit, Left-justified 16Bit
H	H	I2S(24Bit), MSB-first I2S

(4) JP3 (WM8805 版)

WM8805 版の JP3 は動作モード、PCM 出力のフォーマットを変更します。MS については必ず Master Mode (ジャンパ - H) を選択します。PCM フォーマットは CF1, CF0 を用いて設定します。なお、GP2, 7 については使用しません (L, H の設定をしないでください)。

表 JP3-MS 設定 (WM8805) Master/Slave 設定

MS	設定
L	Slave mode
H	Master mode (必ずこちらを選択する)

表 JP3-CF1, 0 設定 (WM8805) PCM フォーマット設定

CF1	CF0	設定
L	L	16Bit I2S
L	H	24Bit I2S
H	L	左詰 24Bit, Left-justified 24Bit
H	H	右詰 16Bit, Right-justified 16Bit

4. 部品表

(1) DIR9001 版

表 部品表例 (DIR9001 版)

品名	番号	規格	仕様	個数	
抵抗	R1	炭素被膜 (1/4W)	75Ω	1	終端抵抗
	R2	炭素被膜 (1/4W)	220kΩ	1	
	R3	炭素被膜 (1/4W)	22kΩ	-	不要
	R4	炭素被膜 (1/4W)	5.1kΩ	1	
	R5	炭素被膜 (1/4W)	680Ω	1	
	R6	炭素被膜 (1/4W)	100Ω	1	
	R7-10	炭素被膜 (1/4W)	22Ω	4	ダンピング抵抗
コンデンサ	C1	フィルムコンデンサ	0.1uF	1	
	C2	電解コンデンサ	47uF	1	基板端側が(-)
	C3	フィルムコンデンサ	0.0047uF	1	
	C4	フィルムコンデンサ	0.068uF	1	
	C5, 6	フィルムコンデンサ	22pF	2	セラミックでも可
	C7, 8	電解コンデンサ	100uF/10V	2	
	Cp	チップセラミック	0.1uF	6	2012 サイズ
IC	IC1	ロジック	74HCU04	1	S0-14
	IC2	DAI	DIR9001	1	SSOP28
	IC3	ロジック	74AC125	1	S0-14
	IC4	3.3V 電圧レギュレータ	48M033 など	1	78N00 と同じピン配置
水晶	XT1	HC-49/S	24.576MHz	1	

ハッチング部はオプション設定有りです。

(2) WM8805 版

表 部品表例 (WM8805 版)

品名	番号	規格	仕様	個数	
抵抗	R1	炭素被膜 (1/4W)	75Ω	1	終端抵抗
	R2	炭素被膜 (1/4W)	220kΩ	1	
	R3	炭素被膜 (1/4W)	22kΩ	-	不要
	R4	炭素被膜 (1/4W)	5.1kΩ	1	
	R5-9	炭素被膜 (1/4W)	10kΩ	5	
	R10-13	炭素被膜 (1/4W)	22Ω	4	ダンピング抵抗
コンデンサ	C1	フィルムコンデンサ	0.1uF	1	セラミックでも可
	C2	電解コンデンサ	47uF	1	基板端側が(-)
	C3, 4	フィルムコンデンサ	22pF	2	セラミックでも可
	C5, 6	電解コンデンサ	100uF/10V	2	
	Cp	チップセラミック	0.1uF	6	2012 サイズ
IC	IC1	ロジック	74HCU04	1	S0-14
	IC2	DAI	WM8805	1	SSOP28
	IC3	ロジック	74AC125	1	S0-14
	IC4	3.3V 電圧レギュレータ	48M033 など	1	78N00 と同じピン配置
水晶	XT1	HC-49/S	12MHz	1	

ハッチング部はオプション設定有りです。

5. 接続例

(1) WM8805 版の接続例。

下図は WM8805 版を使用した場合の接続例です。

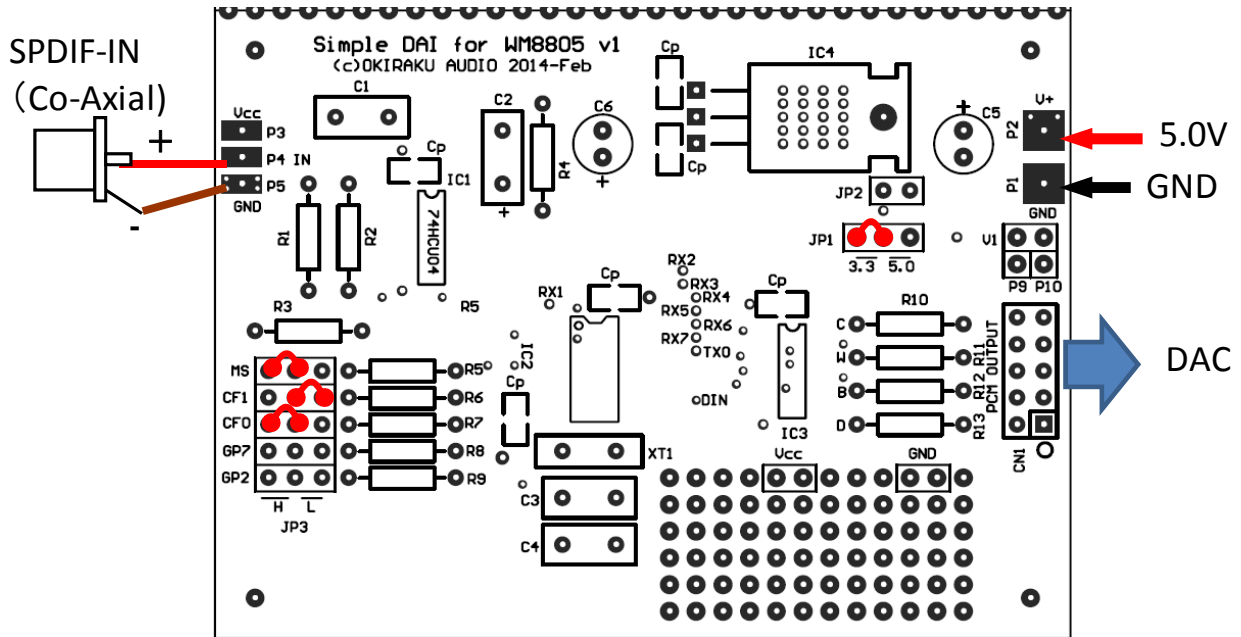


図 WM8805 版の接続例

設定条件：電源電圧 5V、出力ロジック電圧 3.3V、24Bit 12S

(2) DIR9001 版の接続例

下図は DIR9001 版を使用した場合の接続例です。電源電圧を 3.3V としているため、3.3V 電圧レベルは不要で実装しません。そのため JP2 を短絡させて使用します。

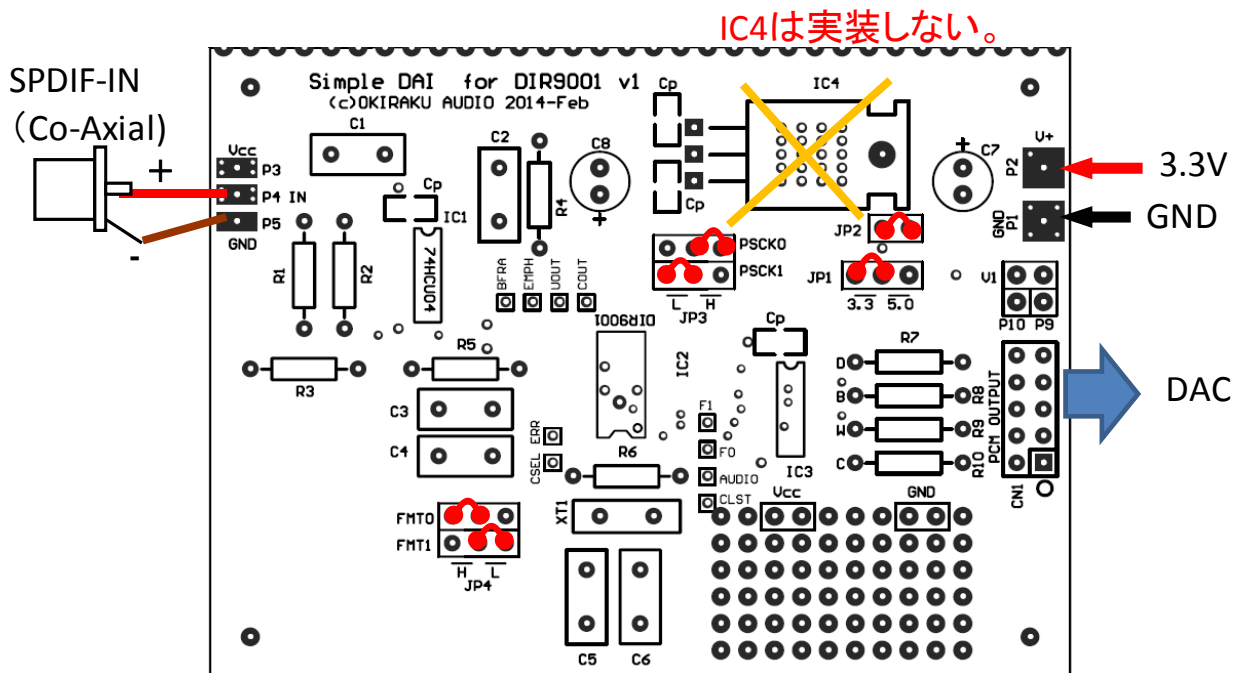
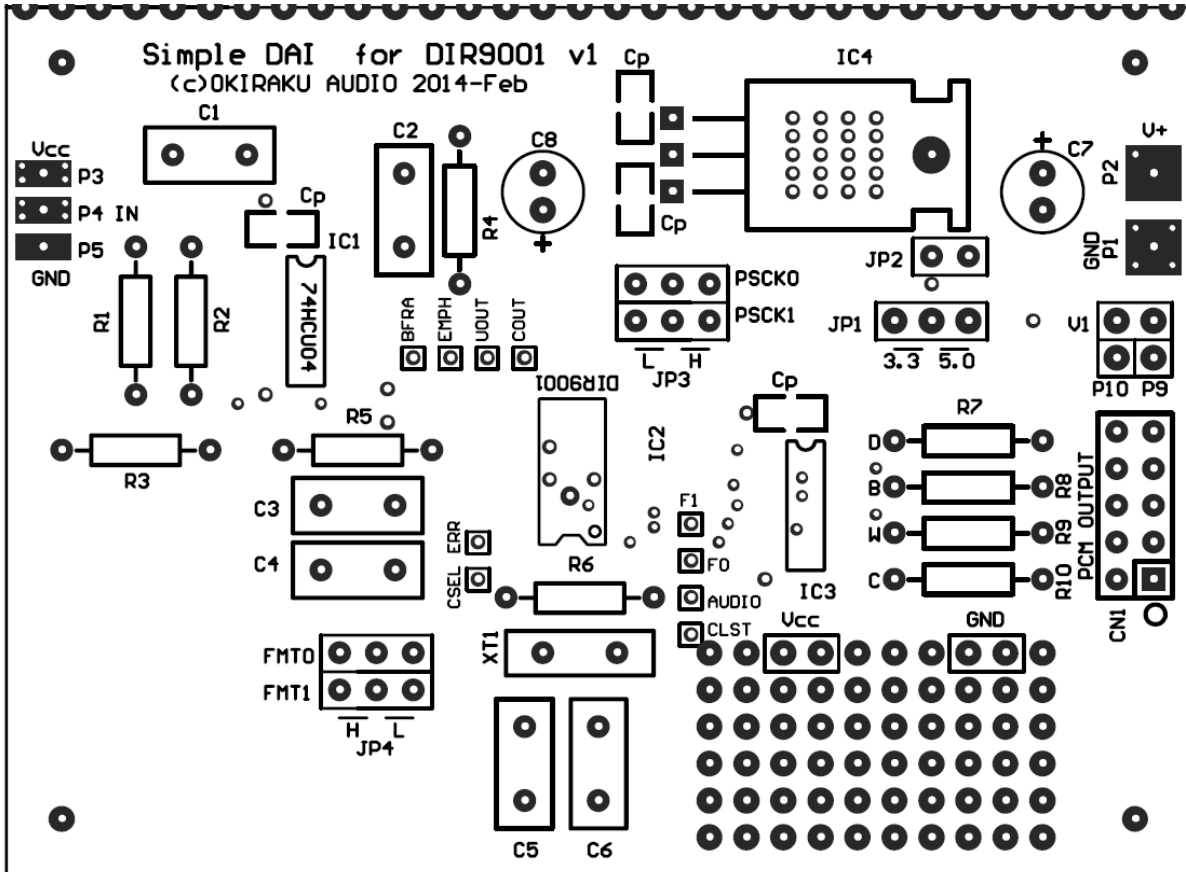


図 DIR9001 版の接続例

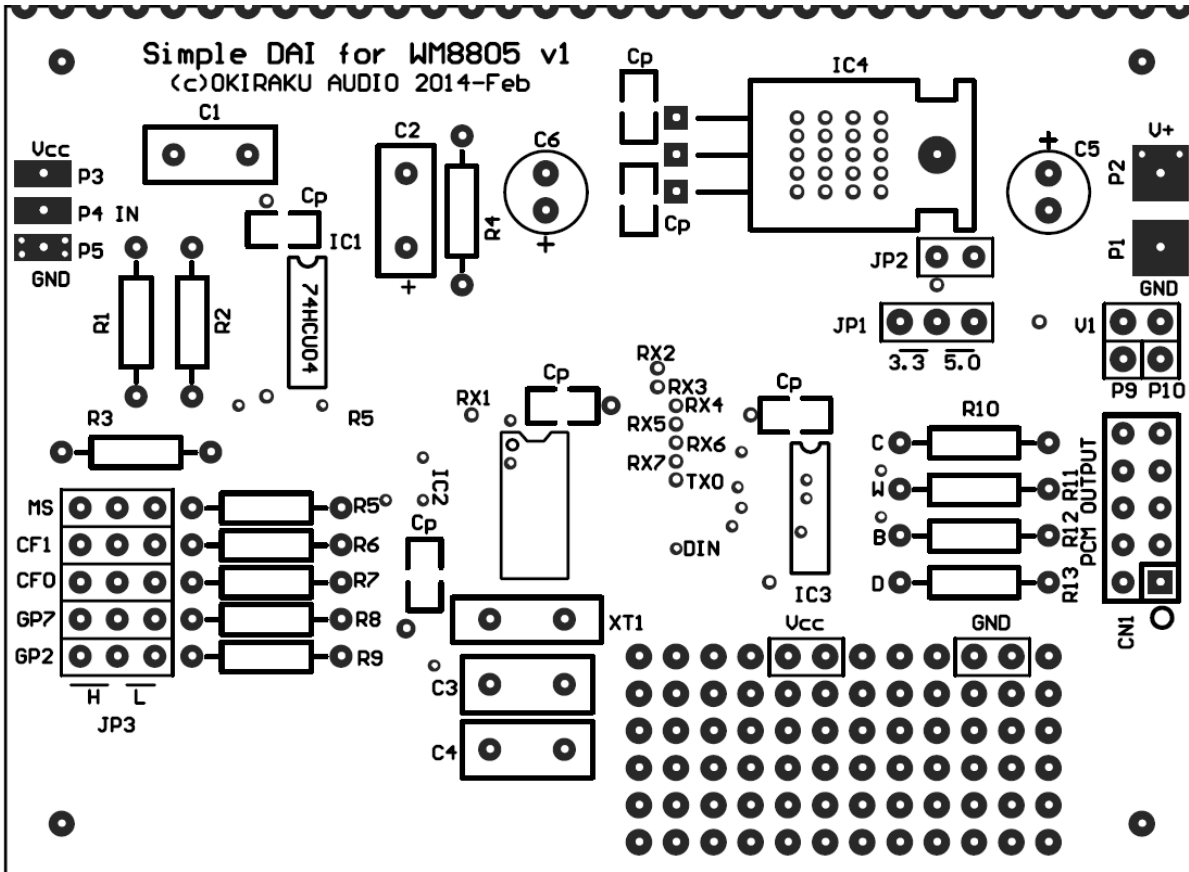
設定条件：電源電圧 3.3V、出力ロジック電圧 3.3V、右詰 24Bit

6. 基板パターン

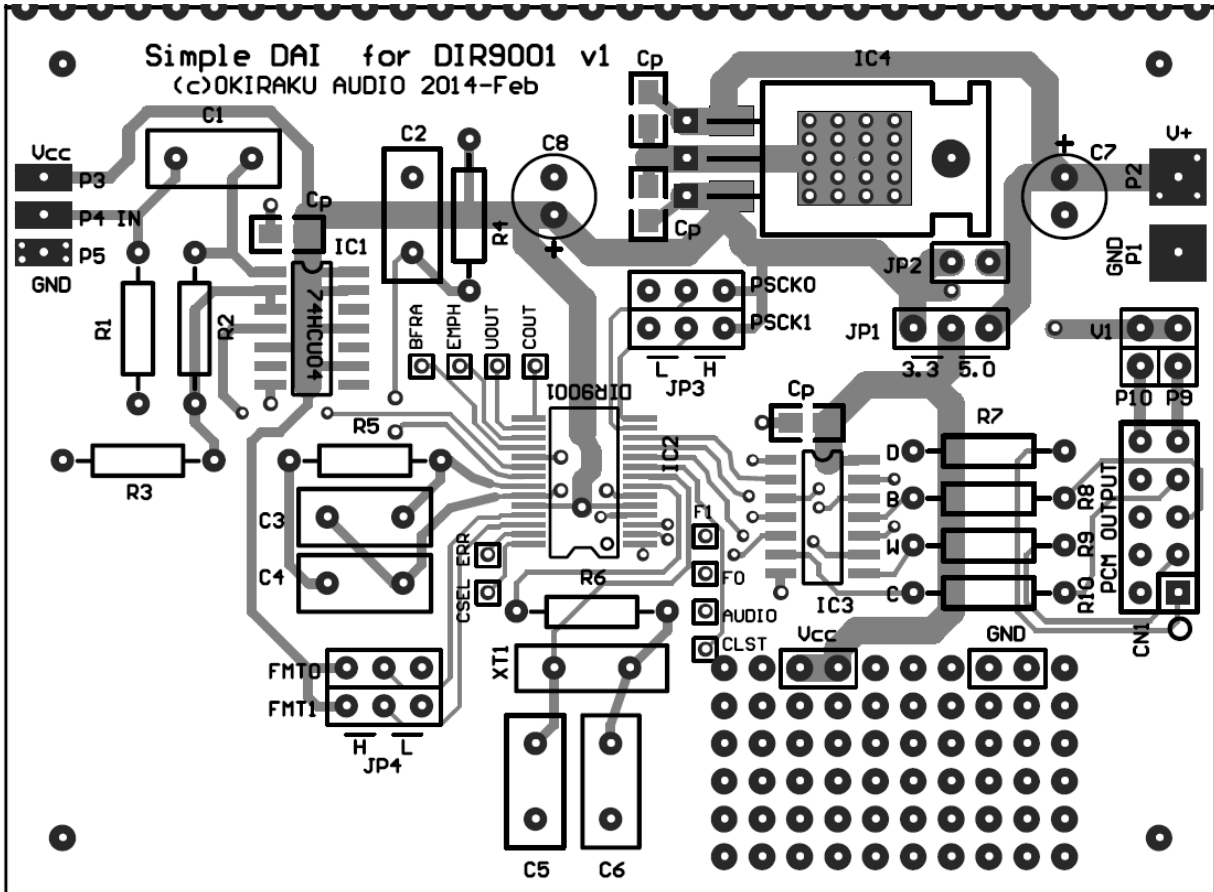
(1-1) シルク (DIR9001 版)



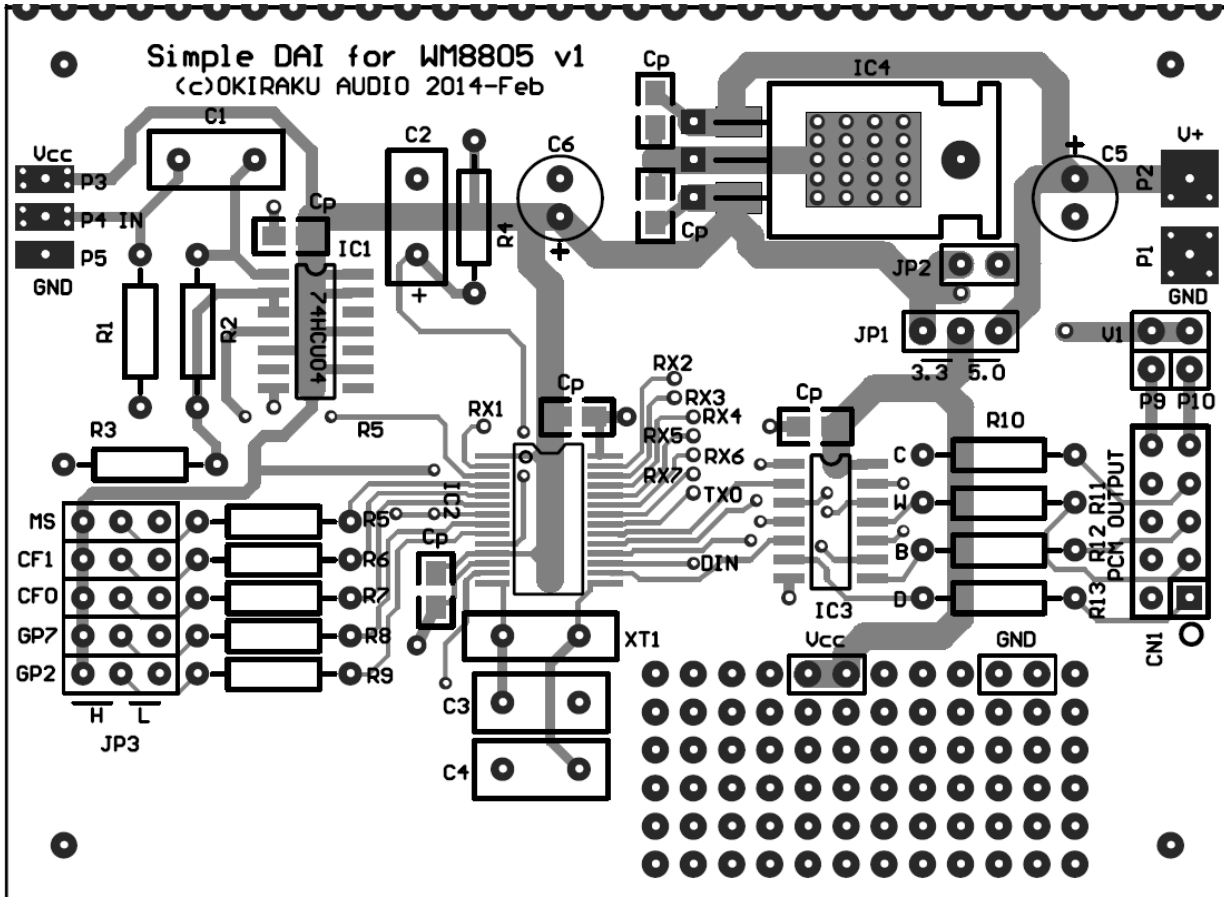
(1-2) シルク (WM8805 版)



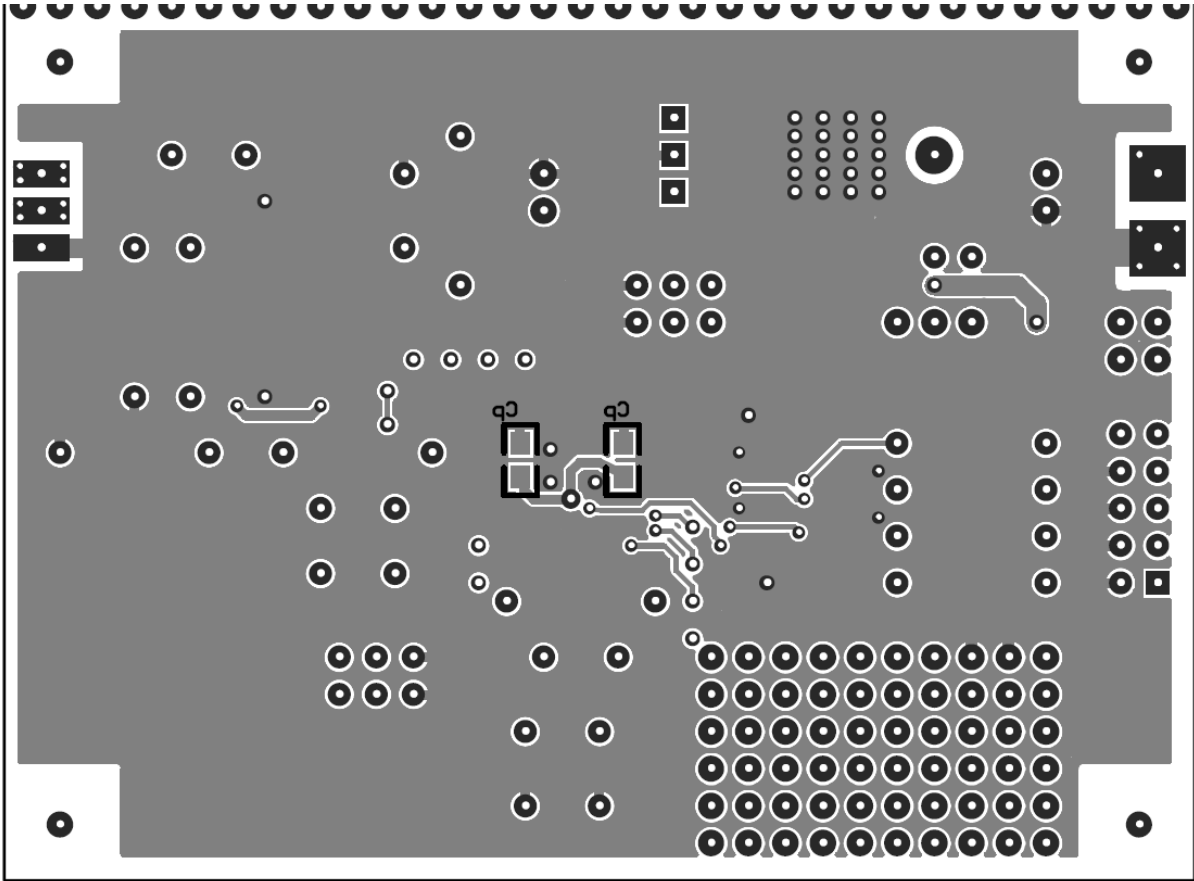
(2-1) 配線パターン：部品面 (DIR9001 版)



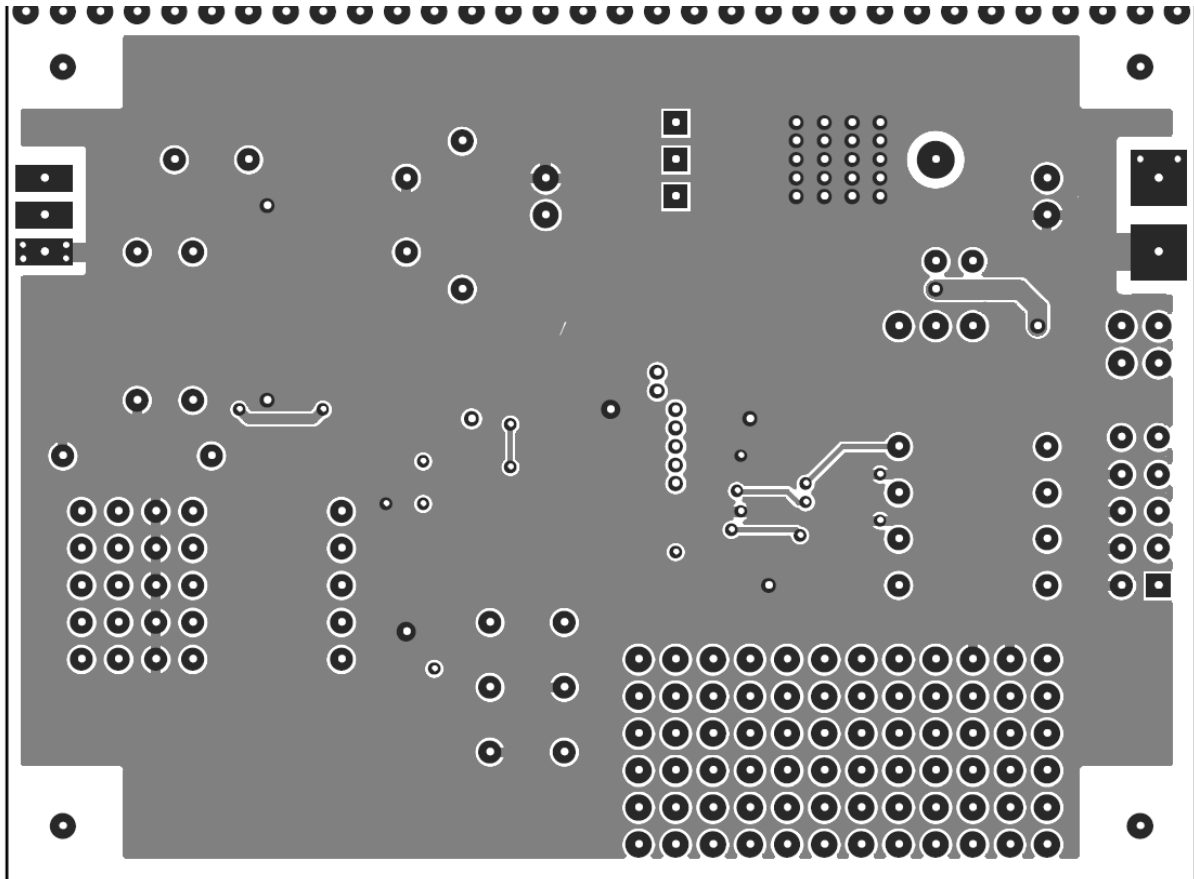
(2-1) 配線パターン：部品面 (WM8805 版)



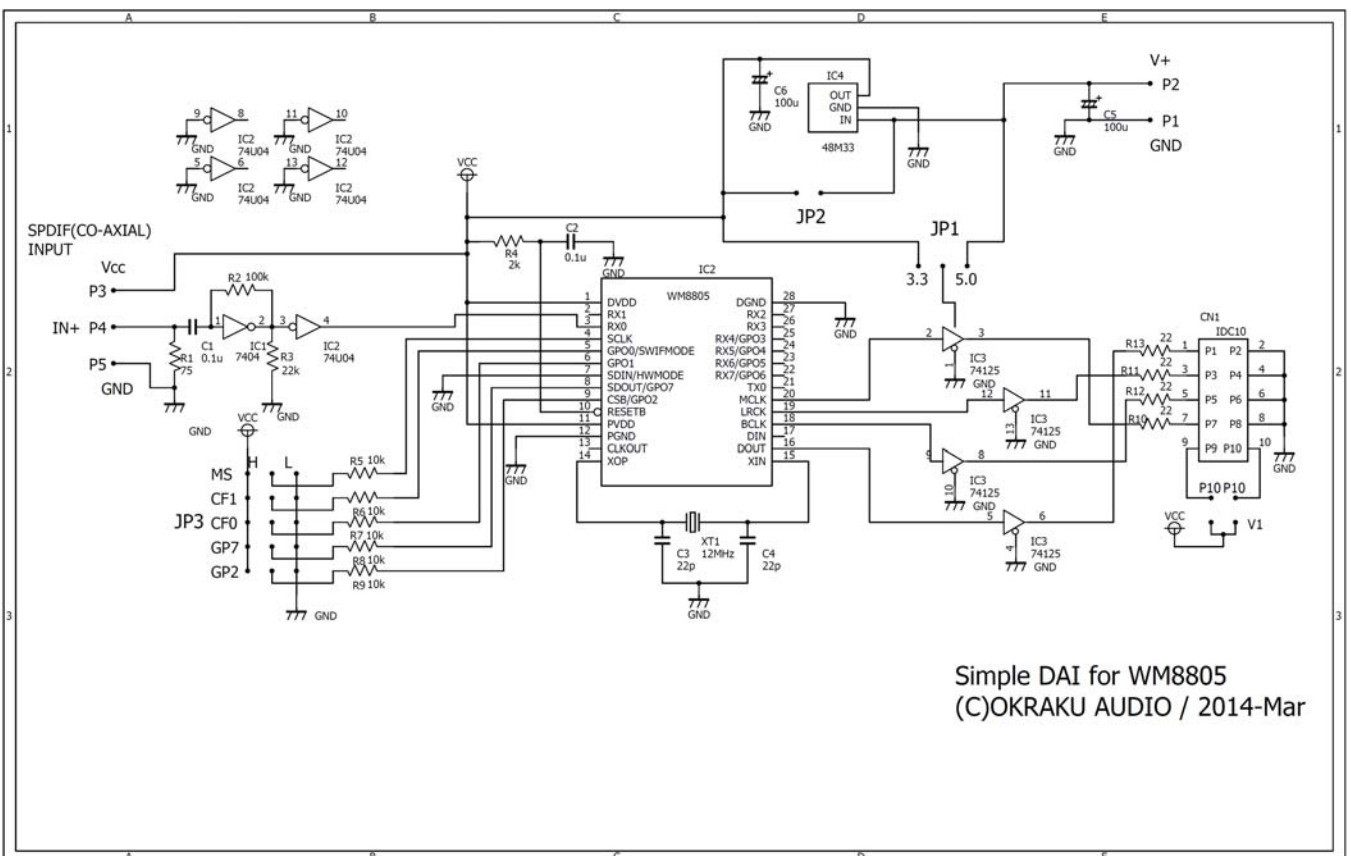
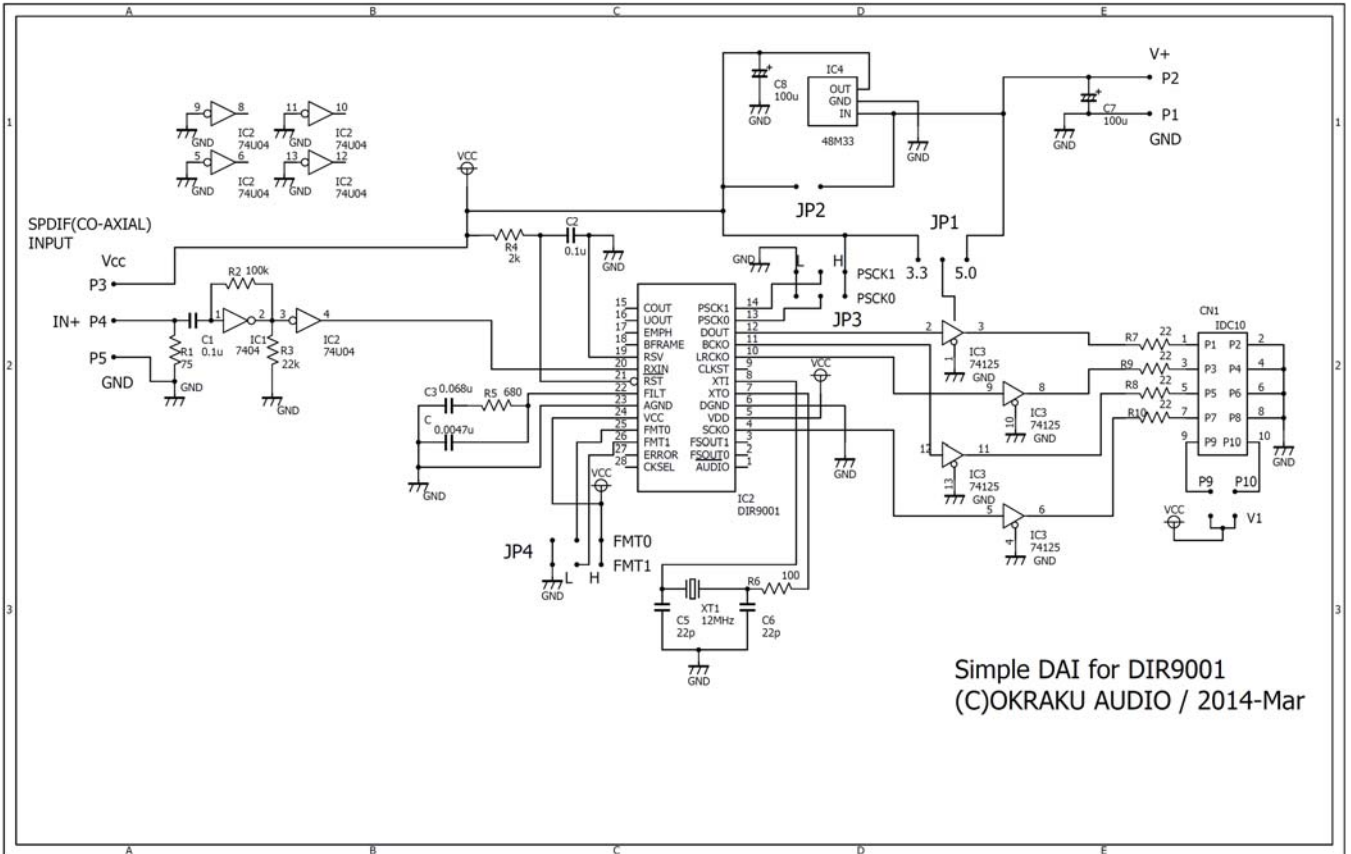
(3-1) 配線パターン：半田面 (DIR9001 版)



(3-2) 配線パターン：半田面 (WM8805 版)



7. 回路図



8. 編集履歴

- R1 2014. 3. 30 R1a 2014. 3. 30a
- R2 2016. 6. 6 R2 C2の注意点を追記

(C) OKIRAKU AUDIO