

メモリーバッファDAI 製作マニュアル

本キットをつかって生じた感電、火災等の一切のトラブルについては、当方は責任を負いませんのでご了承ください。また基板、回路図、マニュアル等の著作権は放棄していませんので、その一部あるいは全体を無断で第三者に対して使用することはできません。

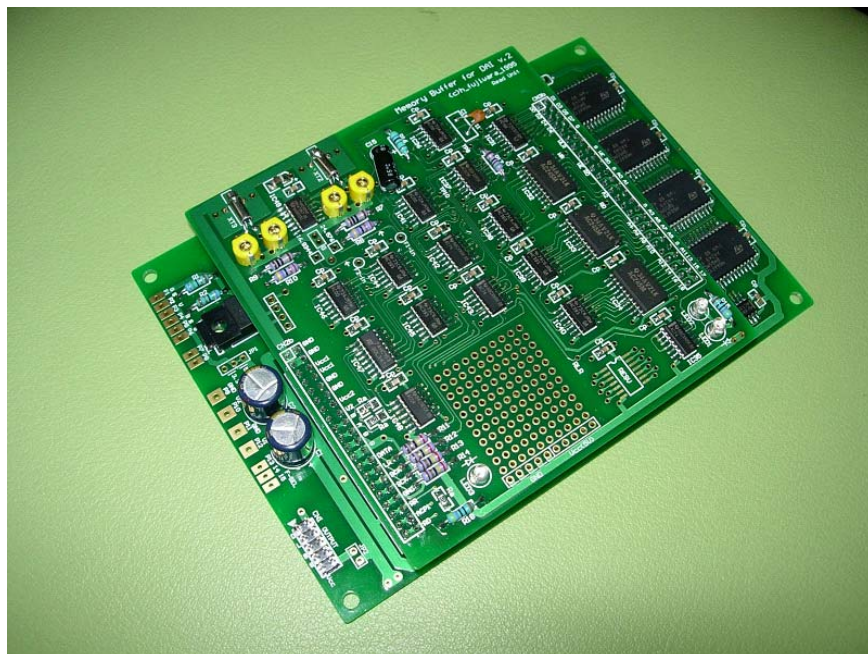
本マニュアルに記載の内容は製作上級者の方には不要なものが多く含まれますが、製作の前に必ずお読みいただきますようお願いします。

1. はじめに

DACの音質向上対策の1つとしてジッタ低減は大きな課題です。ジッタの発生はDAI (Digital Audio Interface) の PLL (Phase Locked Loop) 回路で発生するものが主体ですが、CDP の送り出し信号の周波数に追従させる必要があることから PLL は必須とも言える存在です。

本基板はDAIで復調したデジタルデータを一旦メモリに蓄積しつつ、水晶発振器に同期して送出することでジッタを大幅に低減し、高精度なデジタルデータを送出する機能を持っています。

このようなメモリーバッファ機能は市販のDACにも搭載されており、半導体の素子の集積化と低価格化が進んだ中では少ない部品点数で容易に実現できますが、FPGA等のプログラミング素子の適用はややハードルが高いものがあります。今回、部品点数は多くなりますがすべて汎用ロジックで組むことで、プログラミングの煩わしさが不要です。本基板が、自作DACでメモリーバッファの効果を体験する一助になれば幸いです。



完成写真例

2. 基本仕様

- (1) 機 能：メモリーバッファ機能付きDAI
- (2) 基板サイズ：102×145mm(メインボード) / ASRC, DAC1794DwoDAI と同一サイズ。
- (3) 供給電源：5V、100mA 以上 (実測 70mA)
- (4) 入力：同軸あるいはデジタル入力×2 系統
- (5) 出力：3 線データ (DATA, LRCK, BCK)+システムクロック (128fs)、右詰フォーマット (RJF)
- (6) 対応周波数：推奨使用 44.1, 48, 96kHz でも動作可 (192kHz は高速素子等の採用が必要)
- (7) メモリーバッファ量：512kB (44.1kHz 時で約 1.4 秒)
- (8) その他：
 - ・ CDP、メモリーバッファとの周波数差の表示機能
 - ・ ゼロ検知メモリークリア機能

3. 部品表

- ・金属皮膜抵抗は炭素皮膜抵抗でも構いません（音質への影響は小さいと思います）。
- ・“OPT”で○のついているところは、「主要部品込み」のセットの場合に含まれるものです。
大半の IC が含まれているため、他については容易に店頭で調達可能と思います。
- ・R18 は2つありますが、Main Board (大) と Doughter Board (小) で値が異なりますので注意ください。

部品	No	規格	仕様	個数	OPT	備考
抵抗	R 1,2	金属皮膜抵抗(1/4W)	75 Ω	2		
抵抗	R 3	金属皮膜抵抗(1/4W)	3k Ω	1		
抵抗	R 4	金属皮膜抵抗(1/4W)	4.7k Ω	1		
抵抗	R 5	金属皮膜抵抗(1/4W)	180 Ω	1		
抵抗	R 6	金属皮膜抵抗(1/4W)	470k Ω	1		
抵抗	R 7	金属皮膜抵抗(1/4W)	180 Ω	1		
抵抗	R 8	金属皮膜抵抗(1/4W)	470k Ω	1		
抵抗	R 9	金属皮膜抵抗(1/4W)	180 Ω	1		
抵抗	R 10	金属皮膜抵抗(1/4W)	470k Ω	1		
抵抗	R 11-14	金属皮膜抵抗(1/4W)	22 Ω	4		
抵抗	R 15	金属皮膜抵抗(1/4W)	470 Ω	1		
抵抗	R 16	金属皮膜抵抗(1/4W)	4.7k Ω	1		
抵抗	R 17	金属皮膜抵抗(1/4W)	51 Ω	1		
抵抗	R 18	金属皮膜抵抗(1/4W)	470 Ω	1		Doughter Board
抵抗	R 18	金属皮膜抵抗(1/4W)	51 Ω	1		Main Board
抵抗	R a	チップ抵抗	47k Ω	15	○	2012 サイズ
コンデンサ	C 1,2	電解コンデンサ	470uF/10V	2		
コンデンサ	C 3-5	フィルムコンデンサ	0.01uF	3		
コンデンサ	C 6	フィルムコンデンサ	1000pF	1		
コンデンサ	C 7	フィルムコンデンサ	0.022uF	1		
コンデンサ	C 8	電解コンデンサ	47u/10V	1		
コンデンサ	C 9,10	フィルムコンデンサ	22pF	2		セラミック可
コンデンサ	C 11-14	フィルムコンデンサ	22pF (トリマ)	4	○	47pF のトリマ C 推奨
コンデンサ	C 15	電解コンデンサ	47u/10V	1		
コンデンサ	C 16	フィルムコンデンサ	470pF	1		セラミック可
コンデンサ	C 17	-	-	-		不要
コンデンサ	C p	チップセラミック	0.1uF	55	○	2012 サイズ
コンデンサ	C b	チップセラミック(*)	10uF/6.3V	20	○	3216 サイズ
ダイオード	D 1-3	LED	LED(赤)	3		
IC	IC 1-4	メモリ	M68AF127	4	○	
IC	IC 5	ロジックIC	74AC139	1	○	
IC	IC 6-9	ロジックIC	74AC574	4	○	
IC	IC 10	ロジックIC	74AC74	1	○	
IC	IC 11	ロジックIC	74HC164	1	○	
IC	IC 12	ロジックIC	74HC20	1	○	
IC	IC 13-15	ロジックIC	74HC393	3	○	
IC	IC 16	ロジックIC	74AC00	1	○	
IC	IC 17	ロジックIC	74AC04	1	○	
IC	IC 18-20	ロジックIC	74HC393	3	○	
IC	IC 21	ロジックIC	74AC74	1	○	

(*)Cb の実装シルクには極性を付記してありますが、セラミックの場合は無極性なので無視してかまいません。

Cb はサイズが合えばタンタルなどのコンデンサを使ってもよいでしょう。

(部品表: つづき)

部品	No	規格	仕様	個数	OPT	備考
IC	IC 22	ロジックIC	74AC00	1	○	
IC	IC 23,24	ロジックIC	74AC74	2	○	
IC	IC 25-27	欠番	欠番			
IC	IC 28	ロジックIC	74HCU04	1	○	
IC	IC 29	レギュレータ 3.3V	29M33 など	1		7805 と同じピン配置
IC	IC 30	DAI	CS8416	1	○	
IC	IC 31	ロジックIC	74HC166	1	○	
IC	IC 32-34	ロジックIC	74AC245	3	○	
IC	IC 35	ロジックIC	74AC74	1	○	
IC	IC 36	ロジックIC	74AC00	1	○	
IC	IC 37	ロジックIC	74AC32	1	○	
IC	IC 38-40	ロジックIC	74HC393	3	○	
IC	IC 41	ロジックIC	74AC00	1	○	
IC	IC 42,43	ロジックIC	74AC74	2	○	
IC	IC 44,45	ロジックIC	74HC393	2	○	
IC	IC 46	ロジックIC	74AC00	1	○	
IC	IC 47	ロジックIC	74HC153	1	○	
IC	IC 48	ロジックIC	74AC04	1	○	
IC	IC 49	ロジックIC	74HCU04	1	○	
水晶	XT 1,2	円柱型	24.576MHz	2	○	
水晶	XT 3	円柱型	16.9344MHz	1	○	
コネクタ	CN 1	ピン	10P	1		
コネクタ	CN 2	ピン&ソケット	50P	1		
コネクタ	CN 3	ピン&ソケット	40P	1		

4. ピン機能&ジャンパー機能

(a) 基板端子

- ・ 電源入力端子は2カ所ありますが、別電源にする必要はなく、共通としても構いません。

表 基板端子

Pin	機能	内容	説明
P1	G	GND	同軸入力 ch. 1
P2	S	信号入力	
P3	V	電源出力(*1)	
P4	G	GND	同軸入力 ch. 2
P5	S	信号入力	
P6	V	電源出力(*1)	
P7	(S0)	入力 ch 選択	P7, 8: 開放時 入力 ch. 1 を選択
P8	(G)		P7, 8: 短絡時 入力 ch. 2 を選択
P9	GND	電源 GND	水晶発振用電源
P10	V2	+5V 入力	
P11	GND	電源 GND	本体用電源
P12	V1	+5V 入力	
P13	(B)	出力周波数選択 B	次表参照
P14	(A)	出力周波数選択 A	
P15	(G)	GND	

(b) 出力端子 (CN1)

ASRC ならびに CS8416-DAI と同じピン配置ですので、DAC1794DwoDAI、DAC1794D-2 や R-2R などとストレートケーブルにて配線が可能です。Pin9, 10 には内部電源との接続が可能です。(e) の JP2 設定を参照ください。

C N 1 (10P) のピン機能

Pin	機能	内容	説明
1	DATA	DATA 信号	DAC-IC へのデータ信号
2	GND	GND	
3	LRCK	LR CLOCK (WORD CLOCL)	DAC-IC へのワードクロック
4	GND	GND	
5	BCK	Bit CLOCK	DAC-IC へのビットクロック
6	GND	GND	
7	SCK	System CLOCL	DAC-IC へのシステムクロック (128fs)
8	GND	GND	
9, 10	V	電源入出力端子	JP2 に依存 (*2)

(c) 出力周波数の選択

基板端子 P13~15 を使用して出力周波数を選択します。選択する周波数は入力周波数と一致する必要があります。周波数が異なる場合、音程がずれたり、音飛びが頻繁に発生します。なお 192kHz の動作には高速素子の採用等が必要です (動作は確認していません)。

出力周波数選択

出力周波数	P13 の接続先	P14 の接続先
44.1kHz	なし	なし
48kHz	なし	P15
96kHz	P15	なし
192kHz (*)	P15	P15

(*) 動作しません (高速素子等への変更必要)

(d) 光モジュールをつかう場合の電圧出力設定

基板端子 P3, P6 は光モジュールをつかう場合に便利のように電源電圧を出力しています。JP1 にて電圧を変更することができます。

J P 1 の機能 ((*) P3, 6 の電源出力変更) (*)

JP1 設定	出力電圧	備考
5V	5V	既定値
3.3V	3.3V	

(*) 変更する場合は部品面のパターンを切断後、接続し直すこと。

(e) CN1 への電源電圧出力設定

CN1 の Pin9, 10 を内部電源 (5V) と接続するか否かを設定します。

J P 2 の機能 ((*) CN1 の Pin9, 10 を規定) (*)

設定	機能	備考
開放	未接続状態 (ただし Pin9, 10 は共通)	既定値
短絡	基板内の 5V 電源と接続	

(f) メモリーの読み出しタイミング

本基板では一定のデータを蓄積した後に、データの送り出しを行います。最初にデータを蓄積する量を JP3 にて規定することができます。一般にはメモリーがもっとも効果的に使用できるに 1/2 蓄積したのちに送り出すのがよいでしょう。ただし、この場合 CDP から直接入力に比べて 0.7sec 程度音の音の遅れが生じます。CDP とメモリーバッファの周波数差が小さい場合は、さらに小さい値 (1/8 や 1/4) に設定したほうが、再生時のレスポンスがよくなります。

JP 3 の機能：メモリ読み出しタイミング

設定	機能	備考
0	データ蓄積量 1/8 で読み出し開始	
1	データ蓄積量 1/4 で読み出し開始	
2	データ蓄積量 1/2 で読み出し開始	既定値

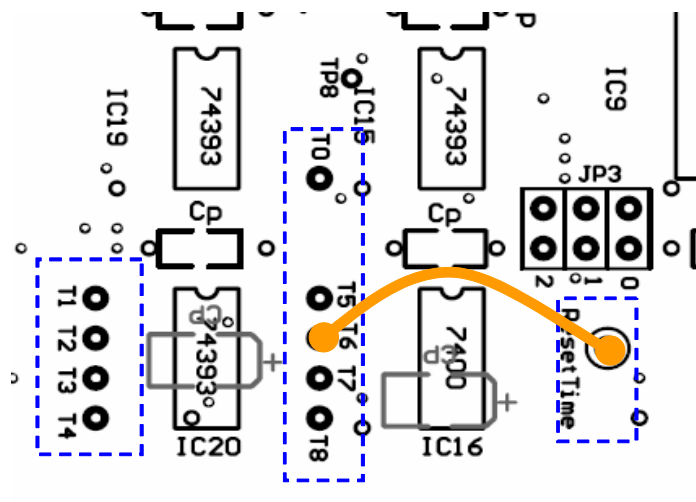
(*) 変更する場合は部品面のパターンを切断後、接続し直すこと。

(g) Reset Timing の設定

本基板では一定時間ゼロデータが続いた場合にはメモリークリアする機能があります（正確にはアドレスポインタをゼロクリアする）。この設定は必ず必要ですが、既定値としては配線がありませんので、下表のどれかを接続してください。推奨値は T6 の位置です。図に接続図も示しています。

Reset Timing の設定

ResetTime の接続先	リセットする ゼロデータ数	時間換算 (44.1kHz の場合)	備考
T0	512	0.012sec	
T1	1024	0.023sec	
T2	2048	0.046sec	
T3	4096	0.093sec	
T4	8192	0.19sec	
T5	16384	0.37sec	
T6	32768	0.74sec	推奨値
T7	65536	1.48sec	
T8	131072	2.9sec	



T6 を選択する場合の接続図

ゼロ信号を規定時間検出すると LED3 が点灯します。LED3 は次に音楽信号が入力されて、データの送出手が開始されるまで点灯します。

5. 製作方法

部品表と基板の部品配置図、シルク印刷を参照し、部品の向きや位置を間違えずに取り付けて半田付けしてください。慣れた方には説明不要なところですが、部品の取り付け順番によっては、後の部品の取り付けが難しくなる場合があります。基本的には背の低い部品、軽い部品から取り付けることが常道ですので、初心者の方は下記を参考にしてください。

(i) 最初は表面実装部品を取り付ける

表面実装部品を一部につかいます。文字通り基板の表面で半田付けをするため、周辺に部品をつけたあとでは半田ごてのこて先がはいりにくくなる可能性があります。したがって、まず最初に表面実装部品から取り付けるようにしてください。

- ・表面実装 IC を取り付ける。
- ・チップコンデンサを取り付ける

この基板には 2012, 3216 サイズのチップ抵抗ならびにチップコンデンサを使います。チップ抵抗には数値が印刷してありますが、チップコンデンサにはありません。サイズの違いで容量の違いを判別ください。



0.1uF コンデンサ (2012 サイズ)
→ シルク” Cp” に実装 (使用数量 55 個)

10uF コンデンサ (3216 サイズ)
→ シルク” Cb” に実装 (使用数量 20 個)

47kΩ 抵抗 (2012 サイズ)
→ シルク” Ra” に実装 (使用数量 15 個)
“473”と印刷がある。

チップ部品の半田付けの方法は色々あるかと思いますが、私が好む方法を 1 つ紹介します。まず基板上の片側の PAD (パッド) に予備半田をしておきます (半田を盛りすぎないように)。そしてピンセット等でチップ部品をつまみ、位置をあわせながら片側のみ半田を溶かして固定します。位置が決まれば反対側を半田付けします。

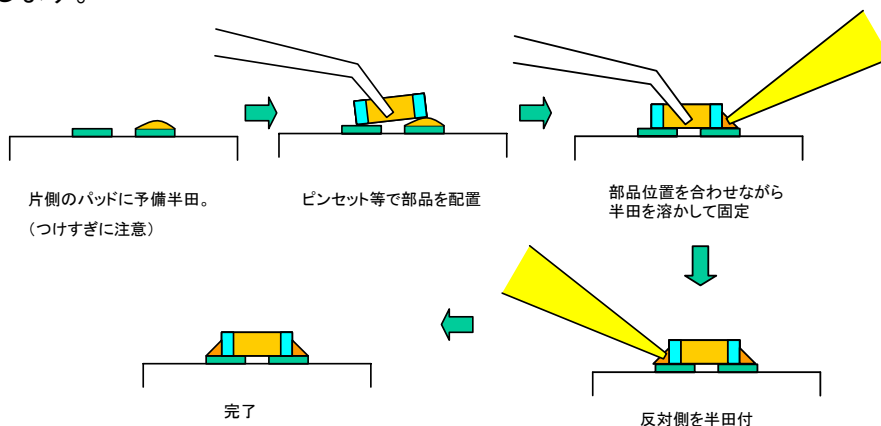


図 チップ積層セラミックコンデンサの半田付け方法

(iii) 次に小物部品を取り付ける

小物：抵抗、フィルムコンデンサ、水晶などを取り付けます。

(iv) 背の高い電解コンデンサをとりつける。

(b) 製作時の一般的注意事項

(i) 抵抗はその値をかならず確認してください(カラーコードを読んで確認する。もし、よく分からない場合は、テスターで測定する)。

(ii) 電解コンデンサの極性(足の長い方が+、また一側はコンデンサにマーク有り)に注意してください。ICの切り込みおよびマークから足の番号1番の位置を確認してください。マークがわからない場合はICの型番が読めるように置いたときに、左下が一番ピンになります。

(iii) IC類は熱に弱いので、できるだけ素早く半田付けしてください。半田付け後はルーペ等で半田不良(イモハンダ、ブリッジ)がないかよく確認してください。

(c) 部品を取り付け間違えた場合

基板はスルーホールなので、一度、ハンダ付けすると、スルーホール部分にハンダが流れてしまっているため、取り外しが大変です。間違って取り付けてしまったことに気づいたら、

(i) ハンダ面から該当する部品のランド部分を加熱し、ハンダを溶かす

(ii) 半田吸い取り器で吸い取る

(iii) 該当部品の取り付けスルーホールから全てハンダが取り除かれたら、部品面からゆっくりと部品を引っ張って取り外すという手順で、部品を抜去してください。しかしながら、例えばSDIPの28pin ICなどを左右誤って取り付けてしまったような場合、これをスルーホールを破壊しないように綺麗に取り外すのは、至難の技です。ということで、ハンダ付け前に、「慎重に」部品の種類と方向を確認してください。

(d) その他の注意事項

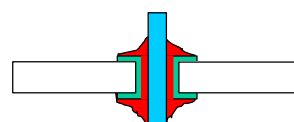
本基板はメインボードとドータボードにて構成されます。接続はピン&コネクタを利用するのが簡単ですが、互いの基板が正確に接続できるようにピンおよびコネクタの垂直度には注意ください。ピンとコネクタならびに基板を接続した状態で半田付けすることも、正確な半田付けの位置を確保するための1つの手段です。

6. 完成後の確認

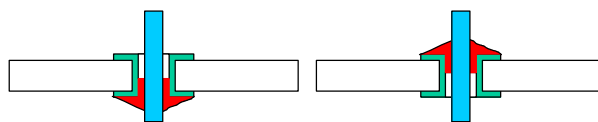
(a) 部品間違い、取り付け位置間違いがないか確認してください。部品の取り付け方向間違いは、部品の破損に即つながります。

(b) 半田不良(ブリッジ、イモ半田、半田不足)などがないかも十分に確認ください。半田付けについては、基板がスルーホールであるため部品面あるいは半田面で付いていれば導通は問題ありませんが、パッド部での強度確保やより高い導電度を確保(高音質につながる)するためにも十分な半田付けが望ましいでしょう。

(c) 電源ラインのショートについてはテスト等で確認ください。電源部の不良は大量部品の致命的な損傷につながります。



(a) 良好な半田付け

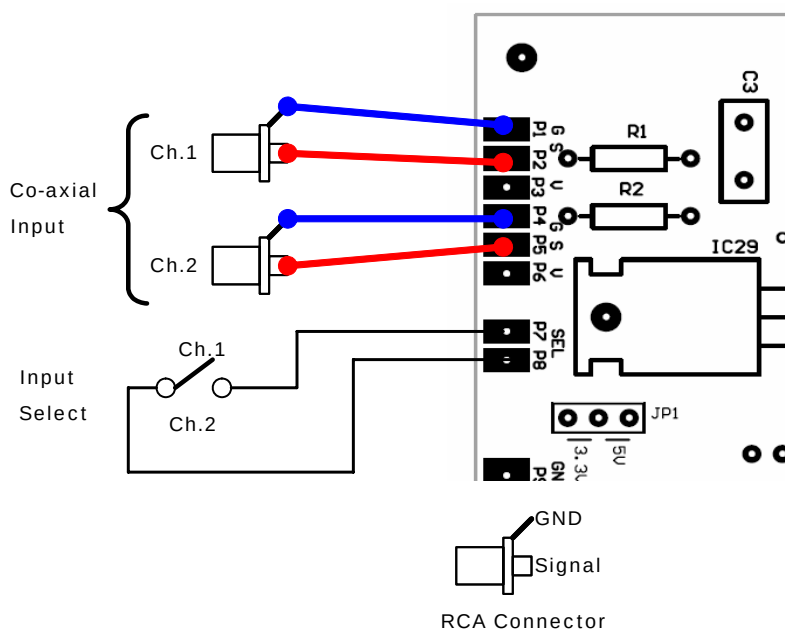


(b) 半田不足

7. 接続方法

接続方法については4章「ピン機能&ジャンパー機能」を理解していただければ、あえて参照する必要はありません、参考までに記します。

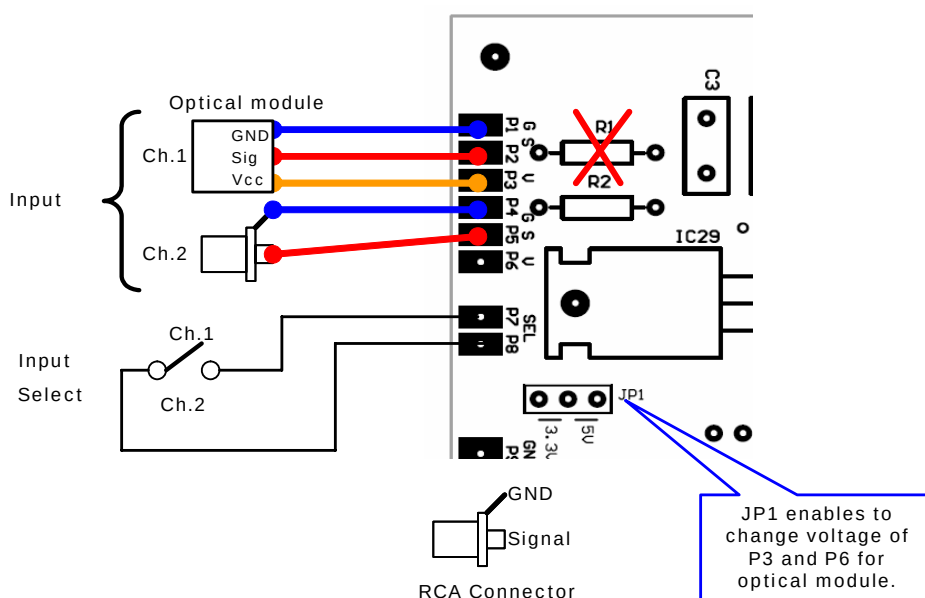
(a) 入力の接続（同軸入力の場合）



(b) 光モジュールを接続する場合

光モジュールを接続する場合は、該当するチャンネルの終端抵抗を取りはずしてください。

Ch. 1 は R1, Ch. 2 は R2 になります。光モジュールの電源供給は P3, 6 を利用すれば便利です。供給電圧は JP1 により 5V（既定値）あるいは 3.3V に設定可能です。



(c) 電源の接続

5V 電源（5%誤差以内 4.75～5.25V）を接続します。水晶発振部分と本体部分は別電源とすることも可能ですが、共用としてもよいでしょう。

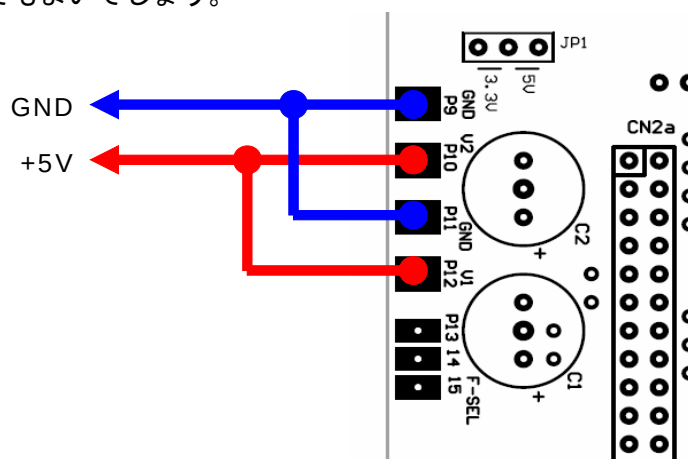
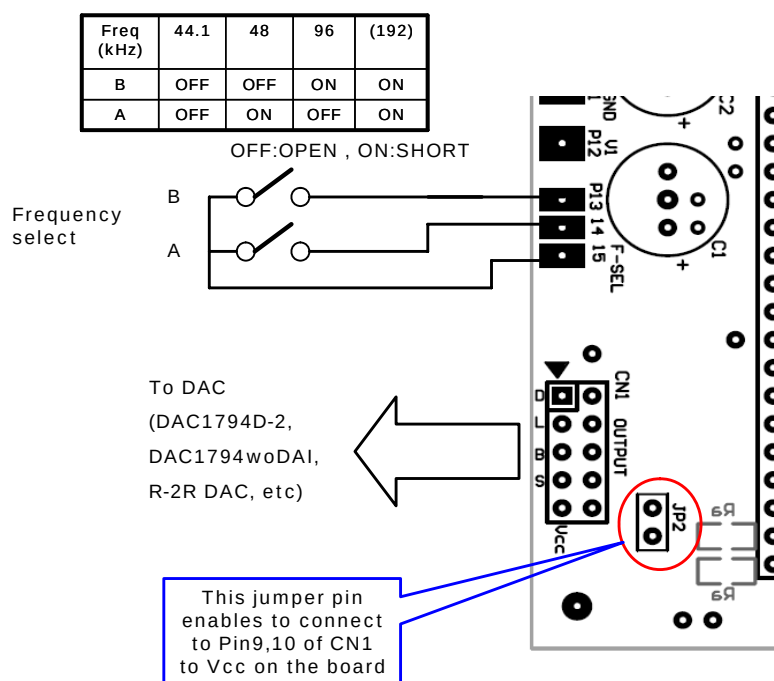


図 電源の接続

(d) 出力の接続

出力は CN1 を使用して直接 DAC ボードや DAC-IC に接続します。出力の周波数は P13～P15 を使用して変更します。



6. 調整方法

(1) 発振周波数の調整

メモリーのオーバーフローならびにアンダフローを防止するためにも CDP と本基板内の発振周波数は極力一致させておきたいところです。LED1, LED2 は周波数差の周期で点滅するようになっていいますので、どの程度の周波数差があるかが一目でわかります。たとえば CDP の周波数が 44.100kHz で本基板の発振周波数が 44.101kHz であればその差である 1Hz で点滅を繰り返します。

調整方法はトリマーコンデンサを調整して、LED1, 2 の点滅周期が長くながくなるように調整します。

- ・ 44.1kHz のときは C13, 14 を調整します。
- ・ 48kHz 系 (48, 96kHz) のときは C11, 12 を調整します。

調整はトリマーコンデンサを交互に少しずつ動かして、点滅周期が長くなるポイントを探せばいいでしょう。どこまで、点滅周期が押さえ込めればいいのかについては、たとえば 80 分の CD 演奏時にデータ欠

落が生じないようにするには、44.1kHz 時に概ね 6Hz 以下の点滅周波数にすれば良いでしょう。ただし、実力的には 1Hz 以下の点滅周波数には容易に調整できますので、ゆっくり点滅するように調整できればそれで十分です。

点滅周期が長くなるように調整できるのであれば、JP3 ならびに ResetTiming を調整して、よりレスポンスが早くなるように設定してもいいでしょう。



周波数差を示す LED

7. 改造のポイント

(a) 外部の発信入力を使用する場合

より精度の高い外部入力信号の利用が可能です。24.576MHz の場合は基板シルクに“F1-in”、16.9344MHz の場合は基板シルクに“F2-in”と記してありますので、そこに入力ください。信号のリターン (GND) については近くに“G”と記した箇所がありますので、そこを利用すればいいでしょう。

なお外部入力を使用する場合は、内部の信号との干渉を避けるためパターンのカットが必要です。これについてもシルクで切断箇所が“←”で示されていますので、容易に箇所はわかると思います。

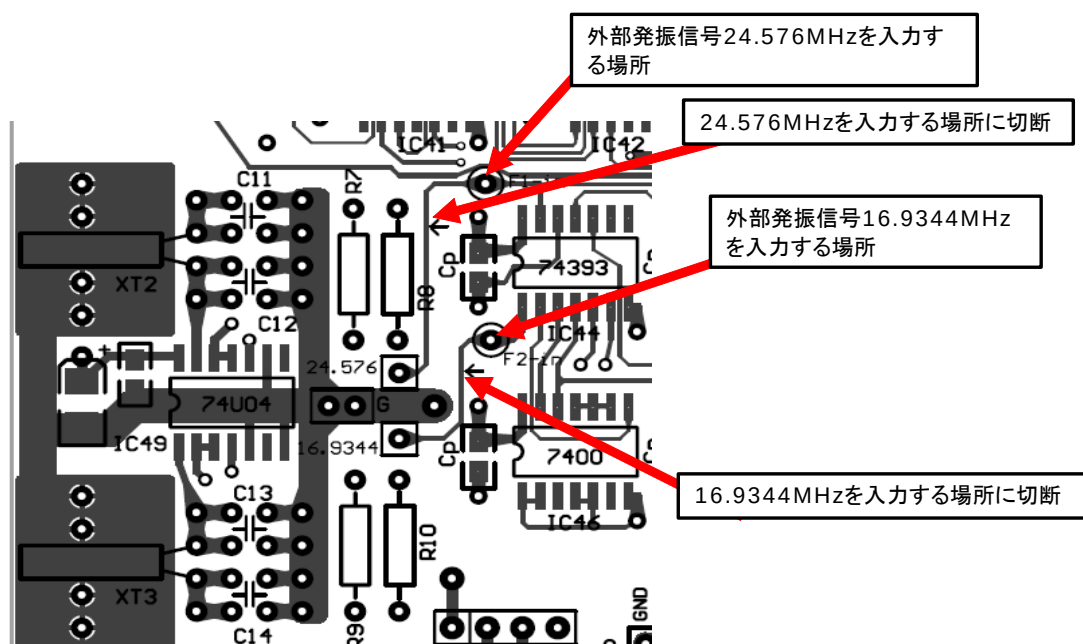
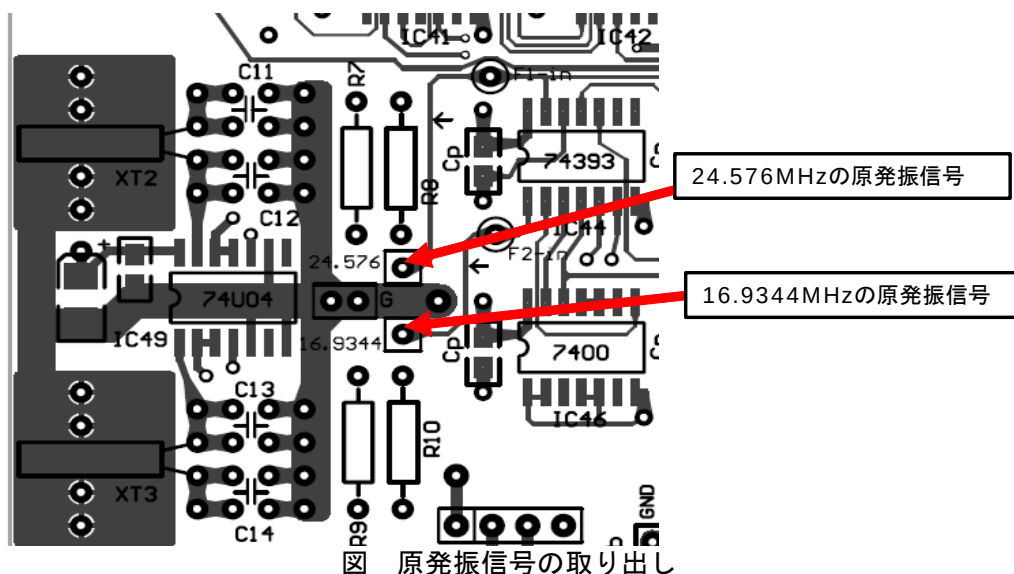


図 外部発振入力を用いる場合

(b) システムクロックとして 384fs (44.1kHz) を使用する。

本基板でのシステムクロックは 128fs としています。PCM1794 については 128fs でも動作しますが、中には 384fs が必要な DAC もあります。44.1kHz の場合は、直接的に原発振周波数である 16.9344MHz を使用してください。48kHz の場合の 384fs の取り出しはできませんが、現発振である 24.576MHz を使えば 512fs となります。48kHz にても 256fs を使用したい場合は、直接的に IC44 の Pin11 より信号を取り出して下さい。



(c) 192kHz 動作のための改造

本基板では一部に 74HC をつかっていますが、74VHC を使用すること 192kHz 動作が可能になると思われます（あくまで予想）。C16 の調整 (470pF→47pF 程度) も必要ですが、チャレンジするのも面白いかもしれません。ただし、動作を確認したわけではないので自己責任にてチャレンジください。

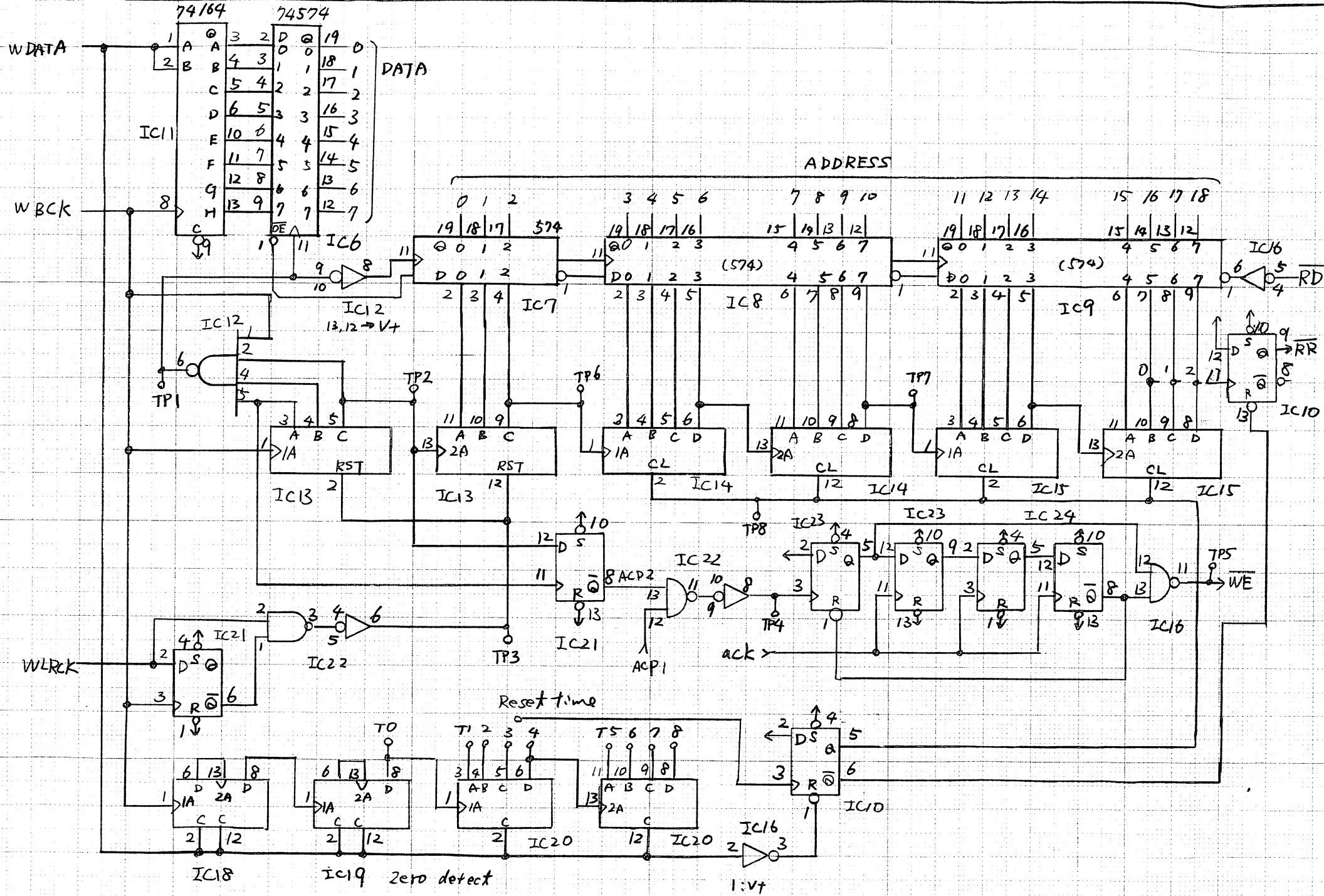
8. 基板シルク、回路図

巻末にまとめて掲載。

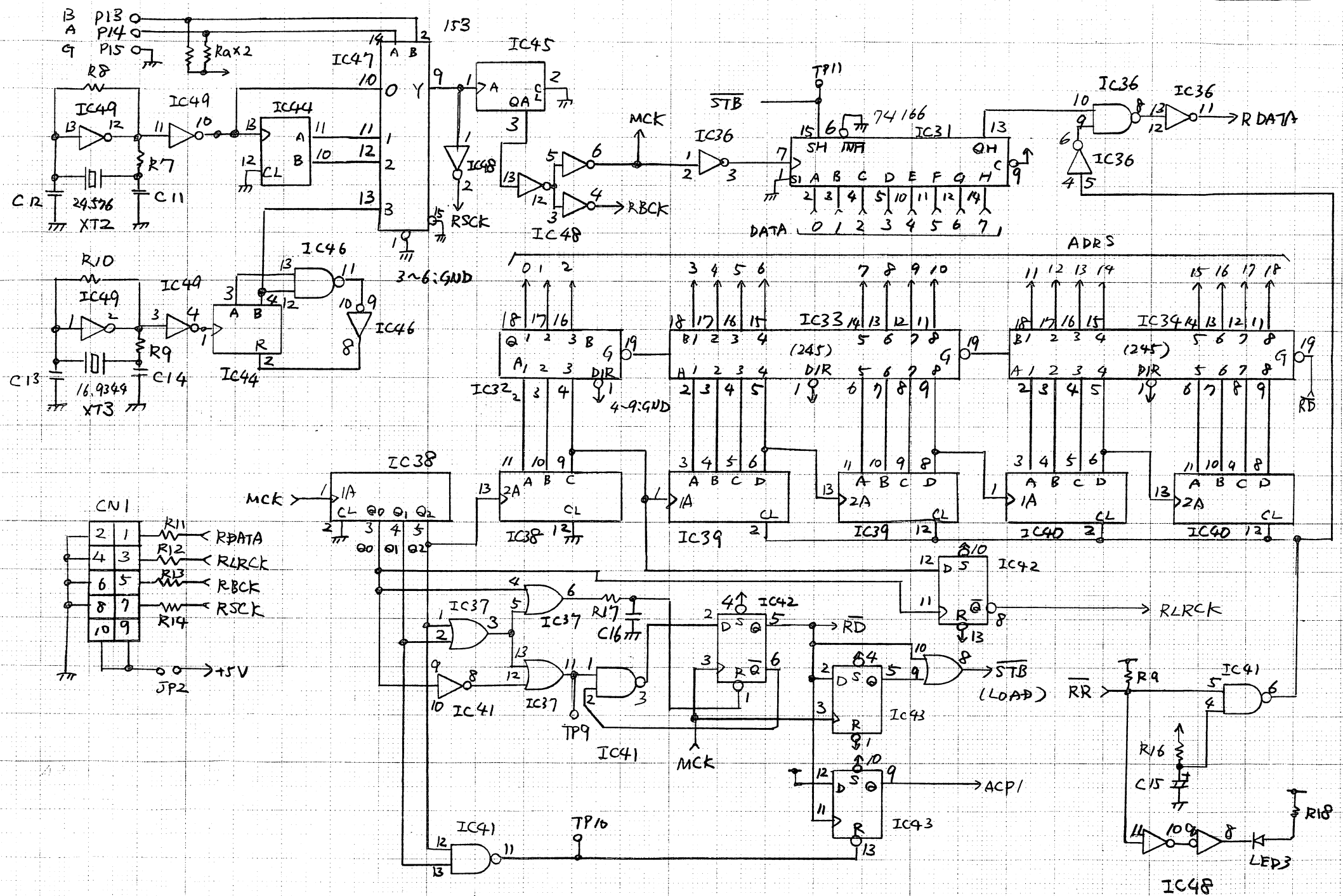
10. 編集履歴

2007. 8. 30～9. 2 R. 1

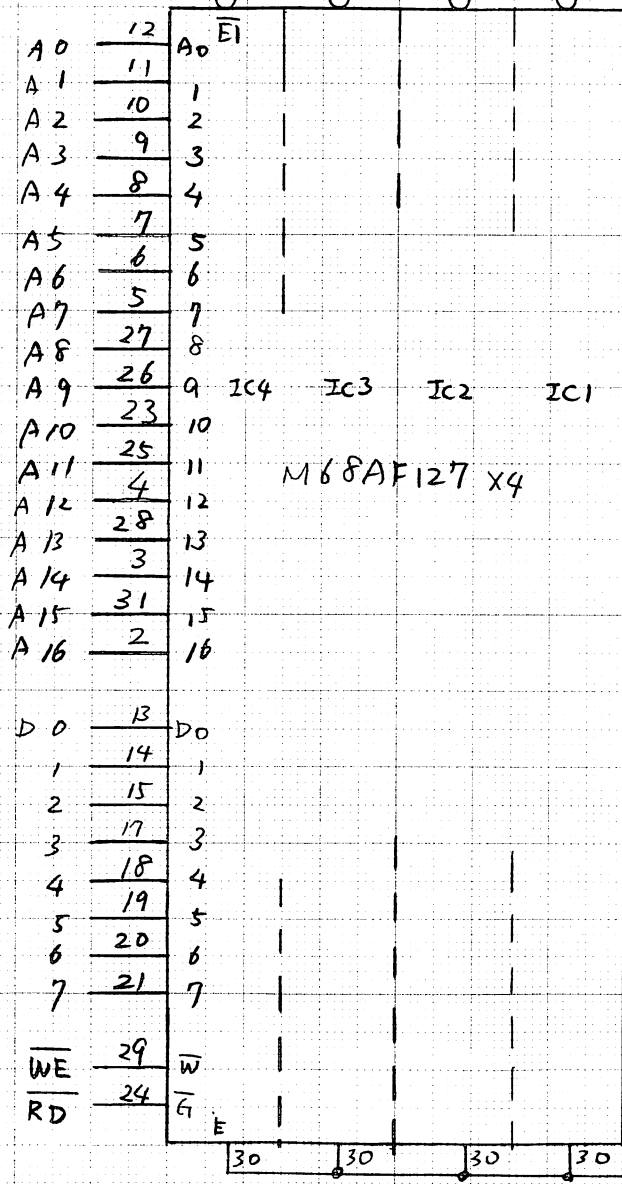
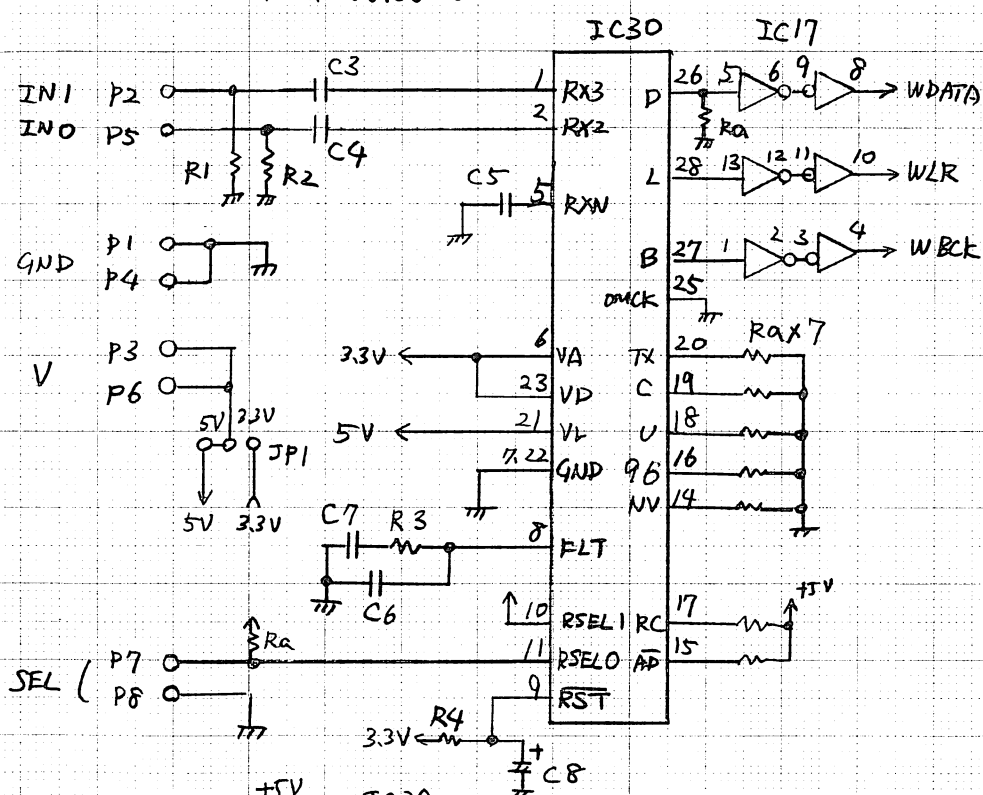
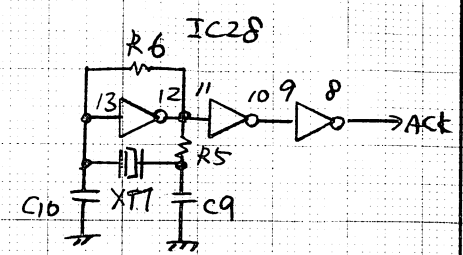
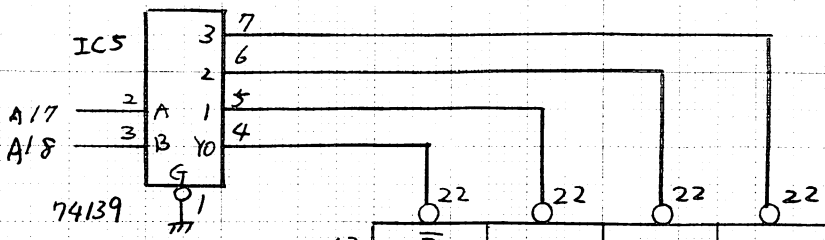
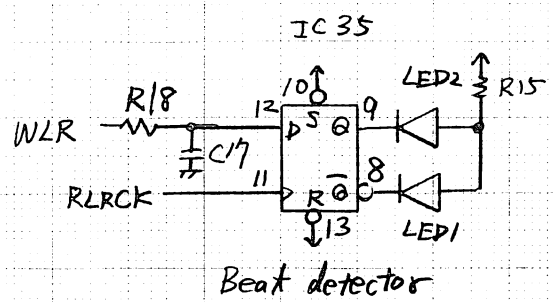
(以 上)



Memory Buffer / write unit



Memory Buffer / read unit



(30は、データNo.18
不一致の場合有り)

Memory Buffer, Memory, etc.

Cp: 0.1uF
Cb: 10uF